



Découvrez notre Chaîne YouTube "[Ingénierie et Projets](#)"

Découvrez notre Chaîne Secondaire "[Information Neuronale et l'Ingénierie du Cerveau](#)"

**Titre:** Le microprocesseur Cold FIRE 5307

**Auteurs:** C. GUIRAUDIE

**Ecole:** [IUT/IUP Cachan](#)

**Résumé:** Les microprocesseurs et les [microcontrôleurs](#) intègrent des mécanismes propres à donner des réponses satisfaisantes à, soit à des événements [logiciels](#) « anormaux », il s'agit des exceptions, soit à des événements physiques issus de capteurs câblés sur des entrées particulières, il s'agit des [interruptions](#).

Les microprocesseurs offrent les deux mécanismes, gestions d'exceptions et d'interruptions. En général les microcontrôleurs n'offrent que les mécanismes liés aux gestions d'interruptions. Les exceptions logicielles sont des comportements « réflexes » adoptés par le microprocesseur à l'occasion de l'exécution d'une instruction « anormale ». Typiquement il est possible de classer ces exécutions en 4 grandes catégories. Exécution d'instructions « normales » mais qui posent problème à l'instant de l'exécution. Exemple, une division (div d1,d0), sera exécutée des millions de fois sans « problème » jusqu'au moment où le diviseur (d1) adoptera (il contient, exemple, une valeur issue d'un [CAN](#)) la valeur zéro. Alors le microprocesseur n'exécutera pas l'instruction et se déroutera vers l'exécution d'un programme particulier (à écrire) censé répondre au problème rencontré d'une division par zéro. Ce type d'exception est noté 1 dans la table d'exceptions page : 128

**Extrait du sommaire:** Voir le document

[Cours Microcontrôleur microprocesseur 20](#)

**Télécharger le fichier PDF:** [Le microprocesseur Cold FIRE 5307](#)



## Nous Soutenir [👉](#)

Le blog contient des publicités, elles permettent de financer l'hébergement et maintenir le blog en fonctionnement. Vous pouvez utiliser adblock pour une lecture sans publicités.