

Acquisition Multi-détecteurs ou « L'électronique au cœur des expériences de physique »

Cours n°1

A. Les expériences de physique

- But et principe

B. La chaîne d'acquisition

- Les détecteurs
- L'électronique Front-End
 - Les préamplificateurs
 - Le bruit
 - Le filtrage
 - Les discriminateurs
 - Les codeurs
- Le trigger
 - Pourquoi un trigger ?
 - Trigger synchrone / asynchrone
- Le système d'acquisition de données



Cours n°2

C. L'électronique numérique et mixte

- La théorie du signal
 - L'échantillonnage
 - Le théorème de Shannon
 - Le repliement de spectre
- Les convertisseurs analogique-numérique (ADC)
 - Les caractéristiques principales
 - Quelques exemples d'ADC
 - « Flash ADC »
 - « à approximations successives »
 - « pipeline »
 - Exemples de traitements numériques du signal
- La logique programmable (FPGA)



Cours n°3

D. La tendance de l'électronique front-end

- Front-End numérique
- L'analyse de forme des signaux
- La datation haute résolution des événements

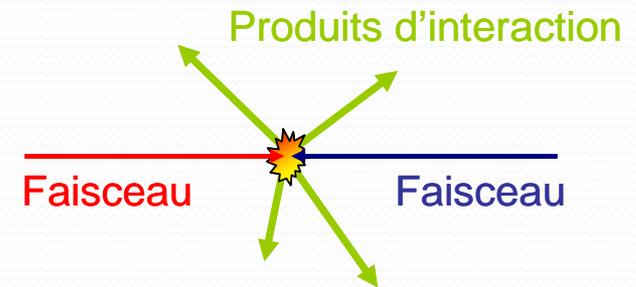
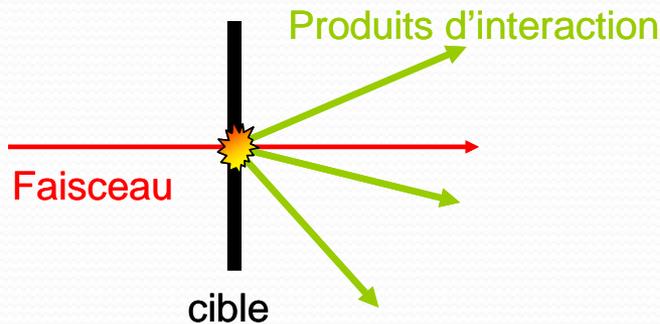
E. Mise en œuvre d'une chaîne d'acquisition

- Critères de choix d'intégration
 - Evolution des expériences de physique
 - Electronique ↔ Microélectronique
 - Les standards d'instrumentation
 - Les standards d'acquisition de données
- Exemple de chaîne d'acquisition en physique nucléaire
- Exemple de chaîne d'acquisition en physique des particules

F. Pour aller plus loin

Le but des expériences

Etudier les produits d'interaction (Il s'est passé qqc, on parle d'événement)



↪ Identifier et caractériser les particules créées

$A=?$
 $Z=?$

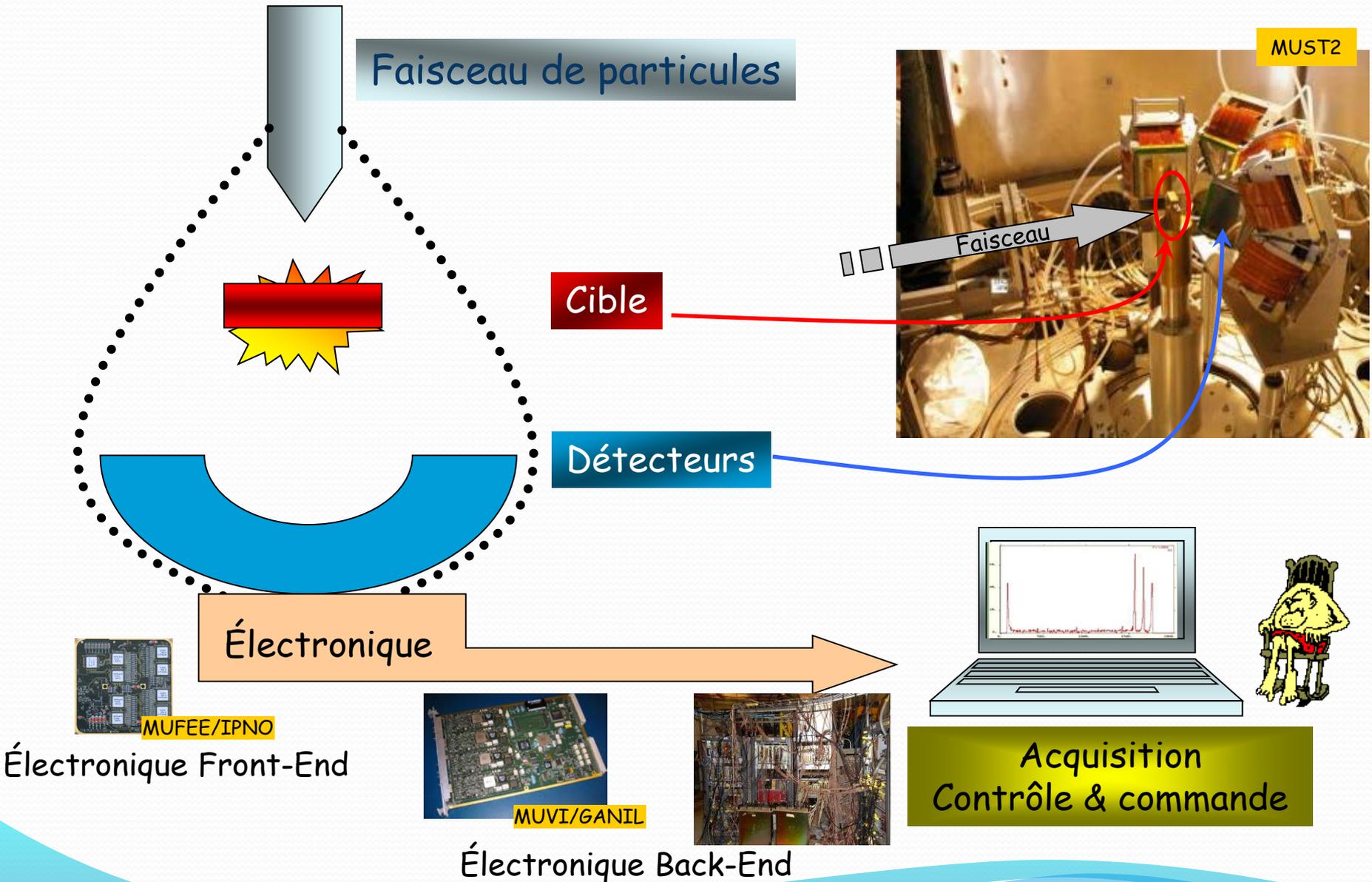
Noyau = Z protons + N neutrons
Nombre de masse $A = Z + N$

↪ Collecter les particules créées (détecteurs)

↪ Mesurer différents paramètres

- L'énergie déposée par la particule dans le détecteur
- Le temps de vol de la particule entre deux détecteurs
- La position de l'impact de la particule dans le détecteur

Une expérience de physique... C'est quoi ?



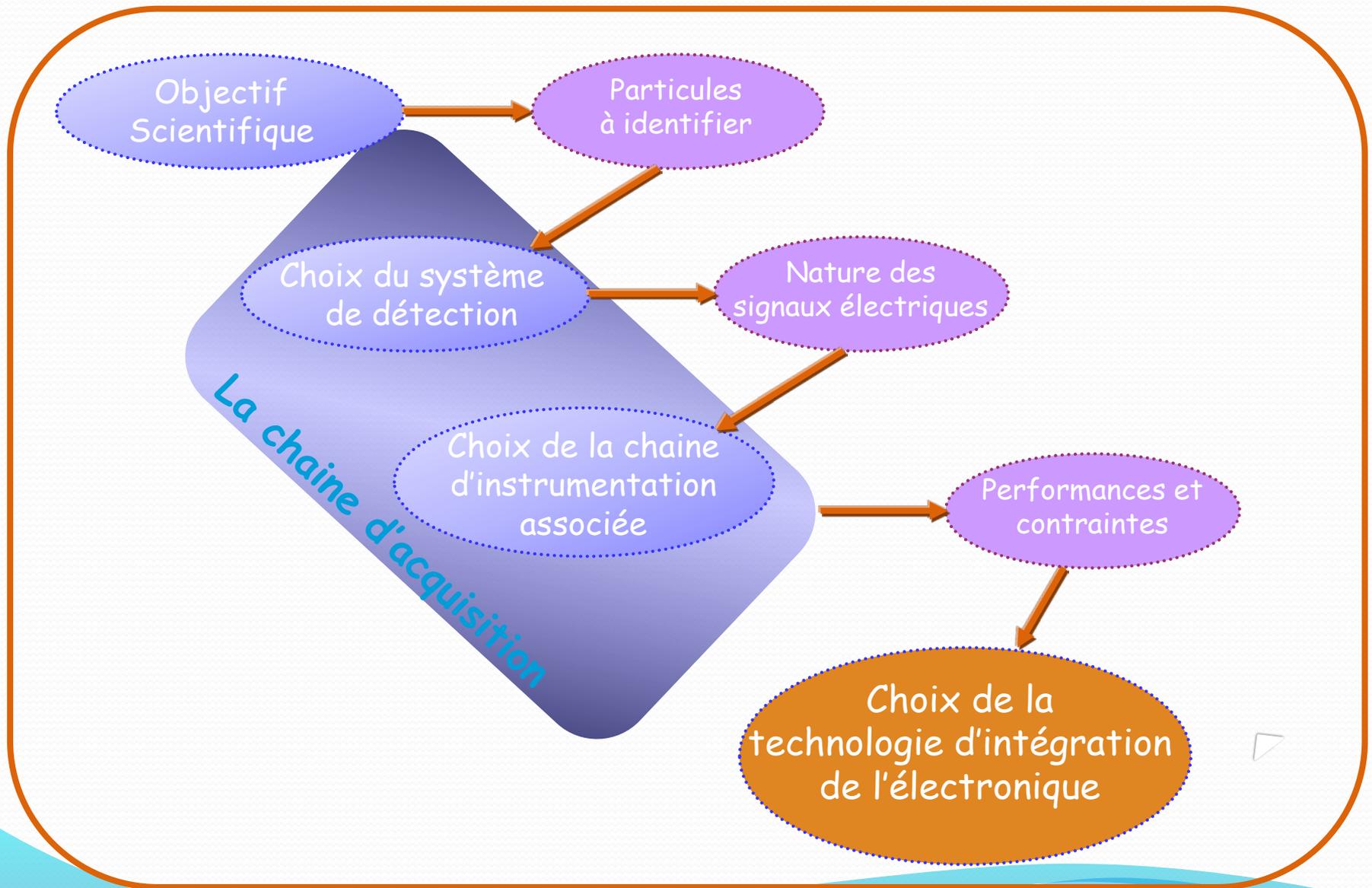
MUST2

Électronique Front-End

Électronique Back-End

Acquisition
Contrôle & commande

Conception d'une expérience du point de vue de l'électronique



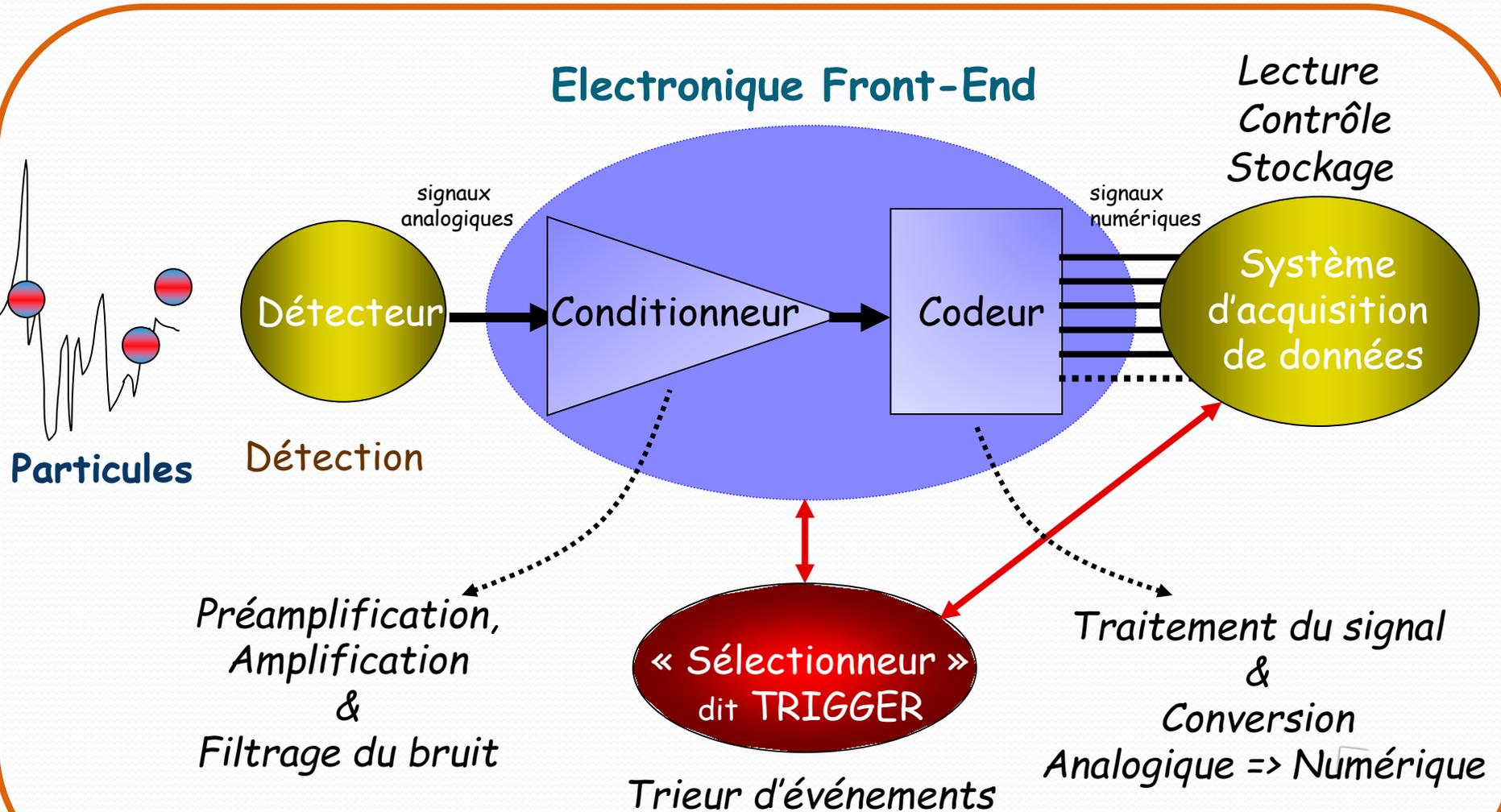
Plus précisément, le choix d'une chaîne d'acquisition

- ⇒ Dépend de ce que l'on cherche à mesurer (E, T, θ ,...)
- ⇒ Dépend du **nombre de paramètres** à mesurer pour un événement
- ⇒ Dépend de la **précision** recherchée sur les paramètres
- ⇒ Dépend du **flux de particules** sur les détecteurs (Taux de comptage)
- ⇒ Dépend du **débit admissible** sur les différentes composantes

Afin de garantir la précision des mesures, la chaîne d'acquisition doit minimiser les fluctuations du signal à mesurer :

- ⇒ **Bruit de fond** : réjection des signaux inutiles pour la mesure
- ⇒ **Perturbations** : CEM (blindage, filtrage, mise à la masse)
- ⇒ **Bruit électronique** : bruit du détecteur, du système électronique

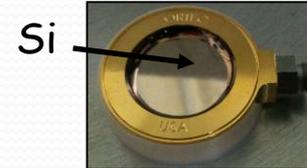
Qu'est ce que la chaine d'acquisition?



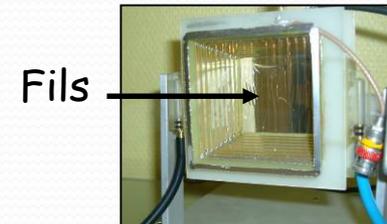
Détecteurs

⇒ Une grande variété

↪ Détecteurs solides :
Silicium, Germanium, ...



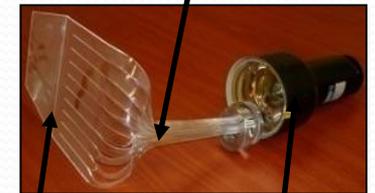
↪ Détecteurs gazeux :
Chambre à ionisation,
Chambre à fils, ...



↪ Scintillateur + lecture :
Cristaux, plastique, ...
+ photomultiplicateur (PM),
photodiode (PD), ...



Guide de lumière



Plastique

PM

⇒ **Une modélisation similaire**

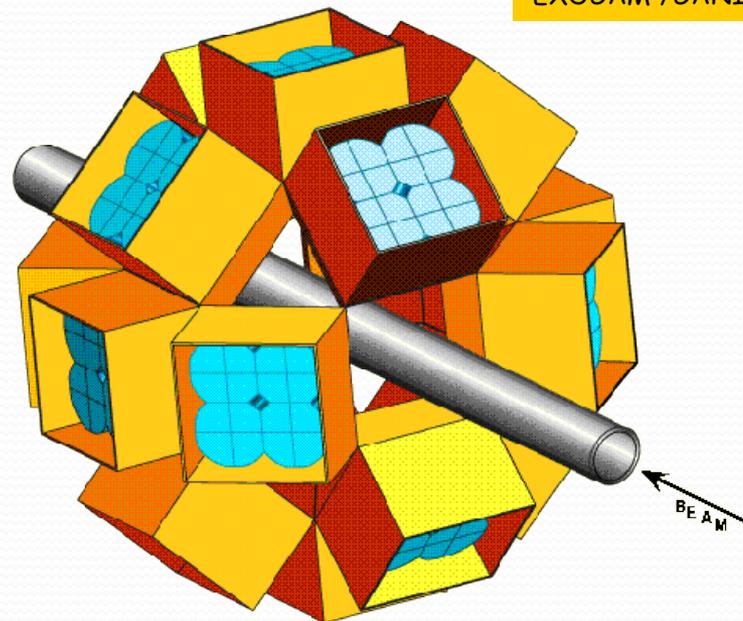
Exemples de multi-détecteurs en physique nucléaire

INDRA /GANIL



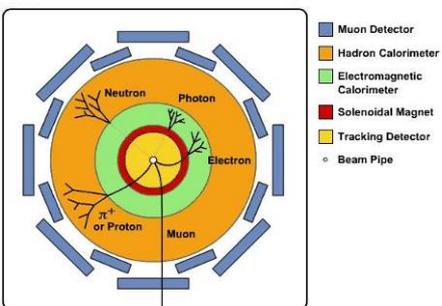
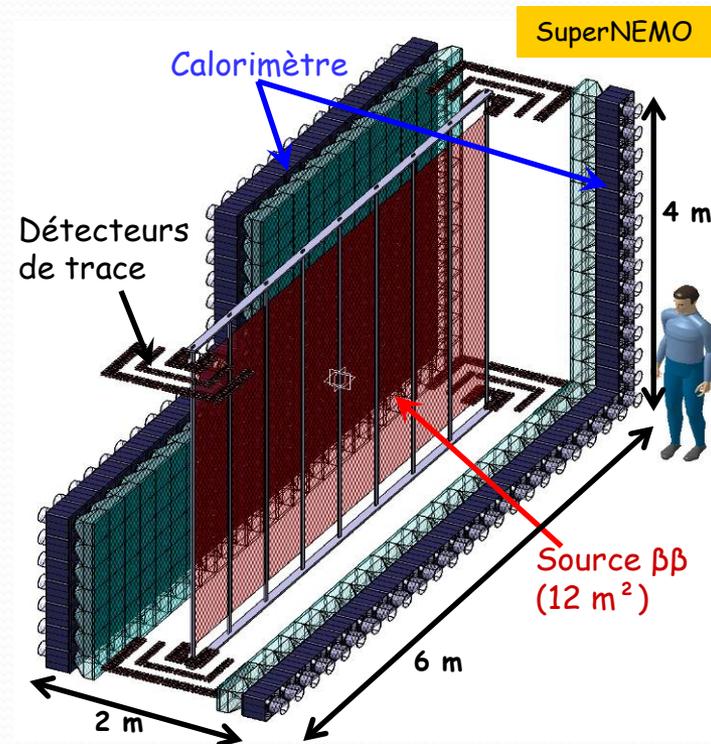
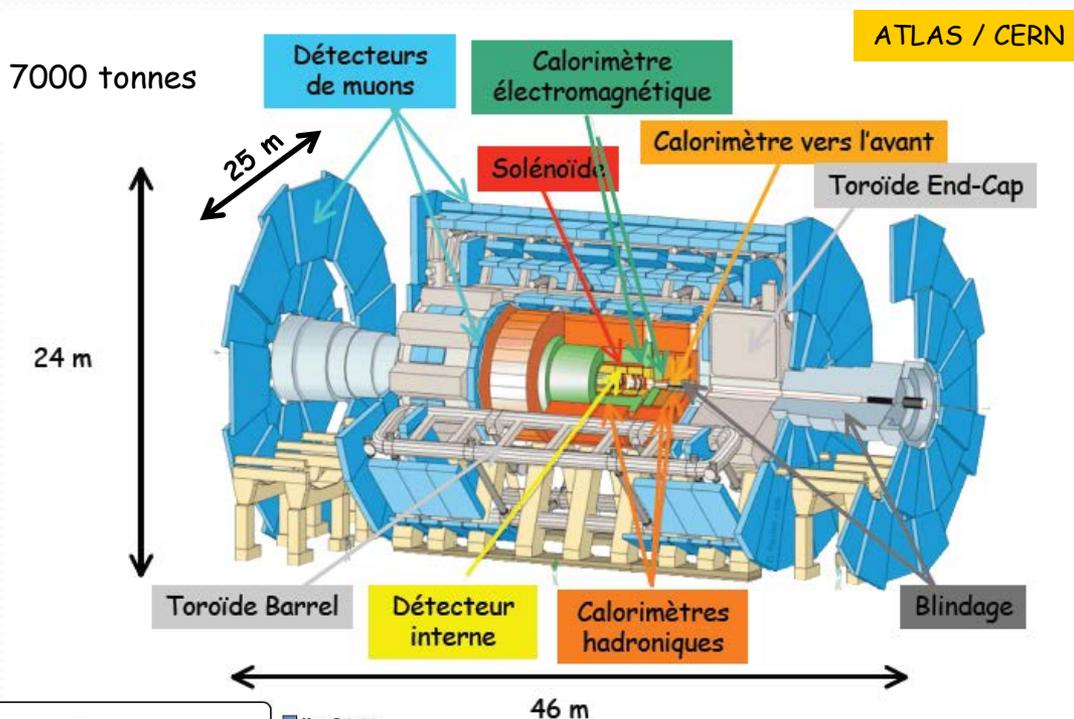
- 336 modules de détections
- 324 CsI + PM, chambre d'ionisation
- Couvre tout l'espace
- Etudes des noyaux chauds

EXOGAM /GANIL



- 16 modules de détections
- GeHP en clovers segmentés
- Large couverture angulaire (4π)
- Etudes de la structure des noyaux

Exemples de multi-détecteurs en physique des particules



- ⇒ Les détecteurs de position spatiale
 - ↪ Reconstruire la trajectoire des particules
- ⇒ Les calorimètres
 - ↪ Mesurer l'énergie des particules

Les signaux électriques issus des détecteurs

Définition d'un signal électrique :

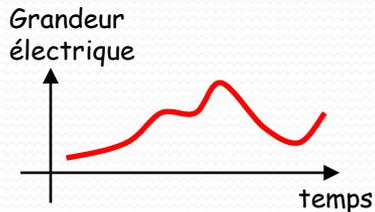
Un **signal électrique** est une grandeur électrique mesurable variant dans le temps ou dans l'espace et permettant de transporter une information.

Il peut s'agir :

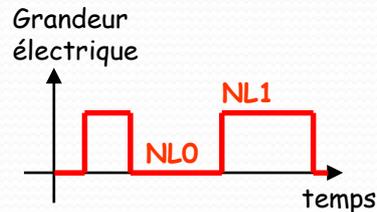
- ↪ d'une différence de potentiel entre deux points (**tension**, V)
- ↪ d'une intensité de courant circulant dans un composant (**courant**, A)

Il existe deux familles de signaux avec différentes caractéristiques:

↪ **Analogiques**



↪ **Logiques**

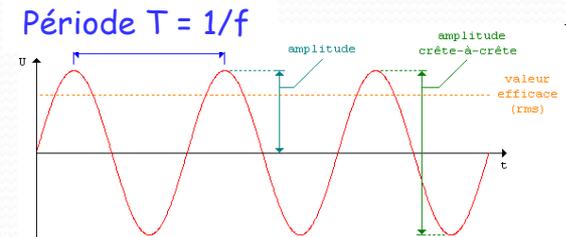


Numériques



- ↪ forme : sinusoïdale, triangulaire,...
- ↪ type : impulsionnel, périodique
- ↪ amplitude, valeur moyenne,...

Signal périodique sinusoïdal



Signaux impulsionnels

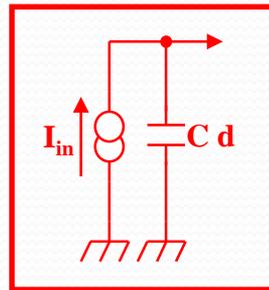


Les signaux électriques issus des détecteurs

Signaux de détecteurs :

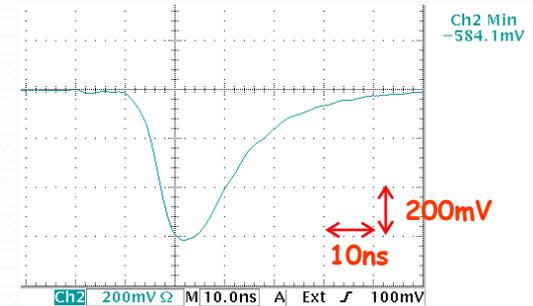
- ↪ de faible puissance donc très sensibles aux perturbations
- ↪ courts (impulsion à temps de montée ~ qq ns à qq μ s)
- ↪ équivalents à des sources de courant

Modèle simplifié d'un détecteur

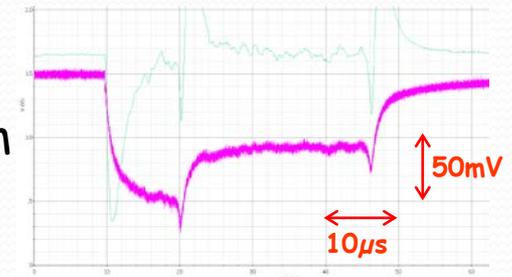


- ↪ $C_d = 10$ fF à 1 nF suivant le détecteur
- ↪ Brèves impulsions (Dirac) : $I_{in}(t) = Q_0\delta(t)$
- ↪ Signaux unipolaires

Signal typique d'un PM



Signal anodique d'un détecteur de trace SuperNEMO



 Petit calcul pour un détecteur Si d'épaisseur 300 μ m

$$C_d = \epsilon_0 \epsilon_r \frac{S}{e}$$

S	C_d
1 mm ²	0,33 pF
25 cm ²	833 pF

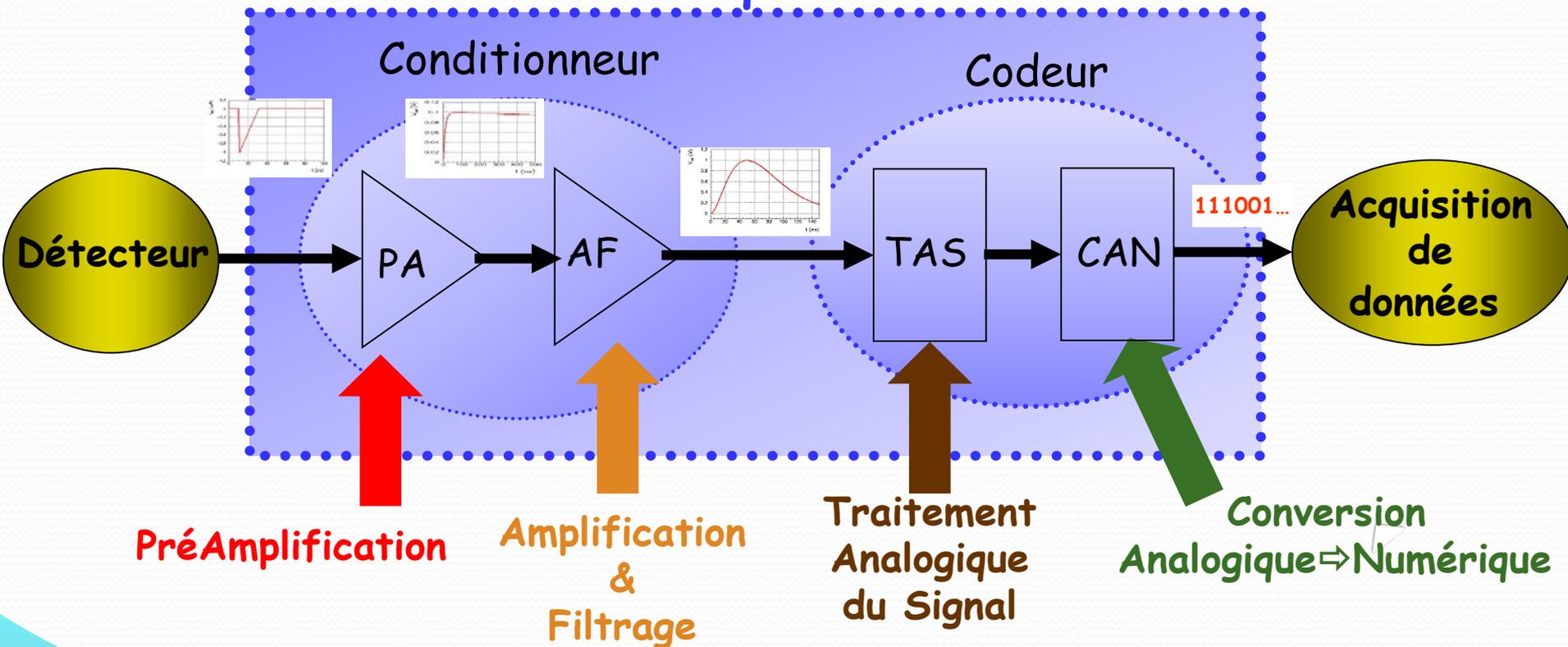
$$\epsilon_{r_{Si}} = 12$$

$$\epsilon_0 = 8,8 \text{ pF/m}$$

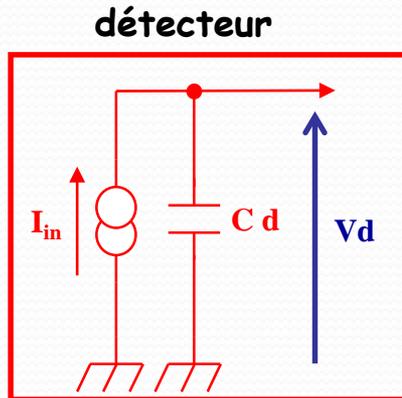
L'électronique front-end

Rôle : traiter les signaux électriques bas niveaux issus des détecteurs pour assurer les mesures d'énergie et de temps mais sans dégrader la mesure ⇒ **électronique bas bruit**

Electronique Front-End



Pourquoi une préamplification ?



On cherche l'énergie E déposée dans le détecteur.

On sait que : $I_{in}(t) = Q_0\delta(t)$ et $Q_0 \propto E$

On s'intéresse donc à Q_0

On mesure en sortie du détecteur : $V_d = Q_0/C_d$

↪ dépend de C_d (peu précise, dépend de la T° , ...)

↪ V_d très faible (difficile à sortir du bruit)

↪ ...



Petit calcul pour un détecteur Si avec $C_d = 100$ pF et $E = 1$ MeV

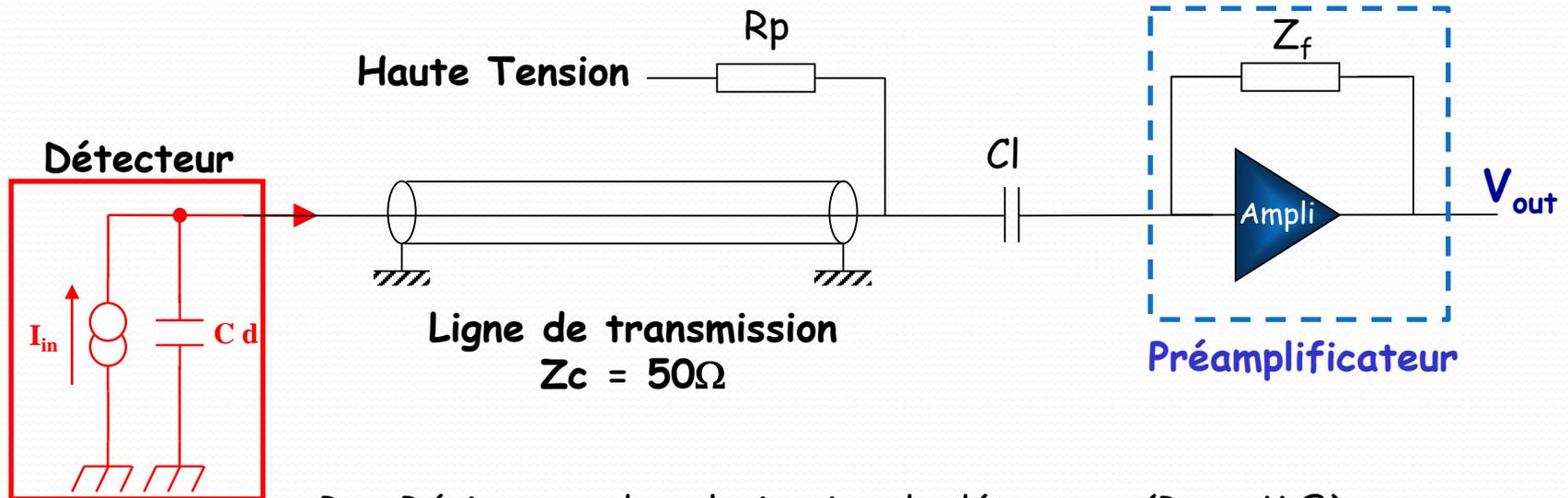
$$\Rightarrow Q_0 = (E / E_c) \times q = 44 \text{ fC} \quad q = 1,6 \cdot 10^{-19} \text{ C} \quad \text{et} \quad E_c = 3,6 \text{ eV}$$

$$\Rightarrow V_d = Q_0/C_d = 444 \text{ } \mu\text{V} \quad \text{!!!!!!!}$$

On doit donc préamplifier le signal sortant du détecteur

Les préamplificateurs

Exemple typique de couplage détecteur-préamplificateur :



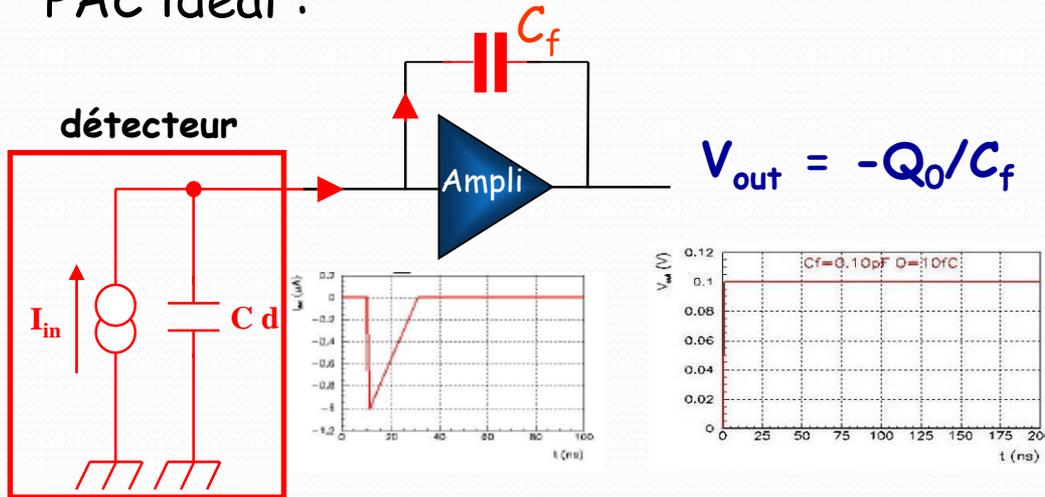
R_p : Résistance de polarisation du détecteur ($R_p \gg M\Omega$)

C_l : Capacité de découplage entre HT et électronique BT ($C_l \gg nF$)

si $Z_f = R \rightarrow$ préamplificateur de courant (PAI)
si $Z_f = C \rightarrow$ préamplificateur de charge (PAC)

Le préamplificateur de charges (PAC)

PAC idéal :



$$V_{out} = -Q_0/C_f$$

- ⇒ Indépendant de C_d
- ⇒ Choix du gain ($1/C_f$)
 - ↳ $1 \text{ pF} \rightarrow 1 \text{ mV/fC}$
- ⇒ Simple



Petit calcul avec même exemple (détecteur Si, $C_d = 100 \text{ pF}$ et $E = 1 \text{ MeV}$)

↳ donne Q_0 identique = 44 fC

Mais si $C_f = 1 \text{ pF}$

$$\text{↳ } V_{out} = -Q_0/C_f = -44,4 \text{ mV}$$

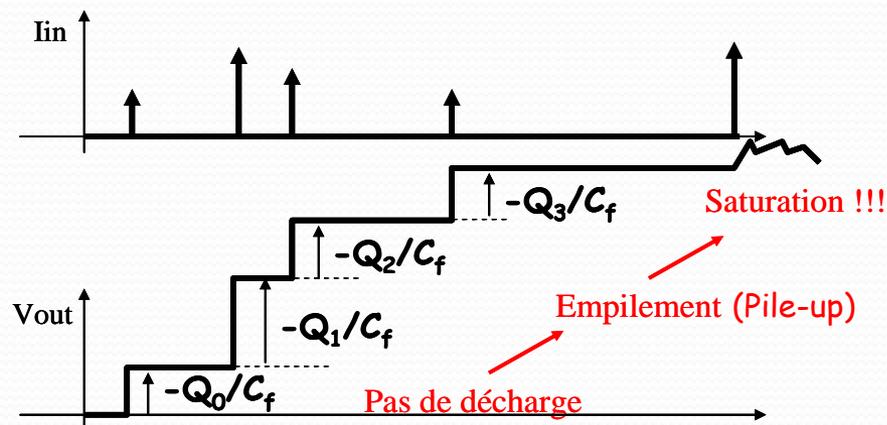
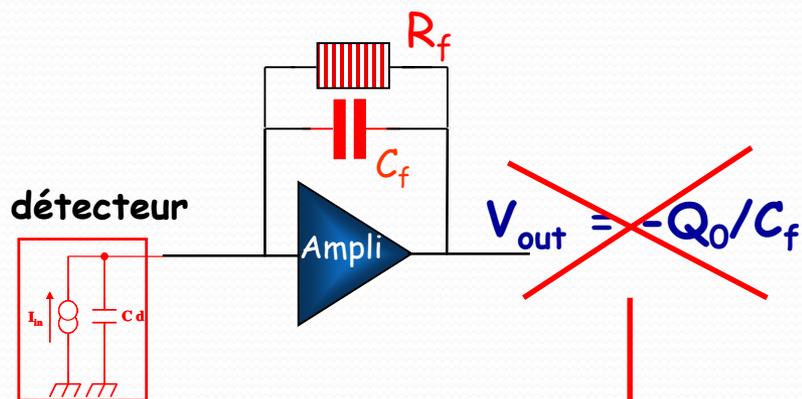
On obtient $44,4 \text{ mV}$ pour 1 MeV soit **100 fois plus** qu'avec le détecteur seul !!!
 Cette valeur représente la sensibilité du PAC, c'est-à-dire le $\Delta V/E$ (V/MeV)



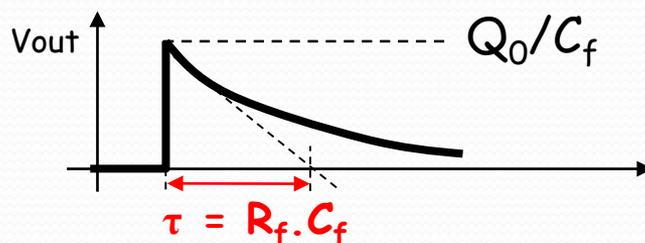
Il faut penser à vider C_f

Le préamplificateur de charges (PAC)

Si on ne vide pas C_f :



$$V_{out} = -(Q_0/C_f) \cdot \exp(-t/\tau)$$



- ⇒ Évite la saturation mais
- ⚠️ taux de comptage
- ⇒ R_f doit être élevée (bruit)

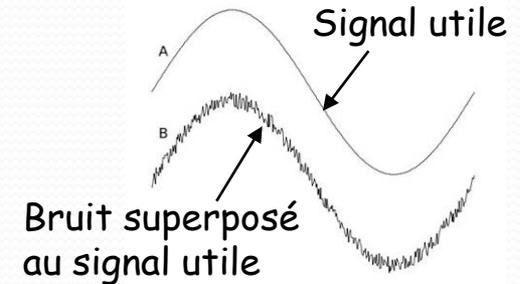


Pour le PAC réel, il faut considérer les limitations de l'ampli, la polarisation du détecteur, les connexions,...

Quelques définitions



Le bruit est un signal parasite dont l'amplitude et la fréquence varient aléatoirement.

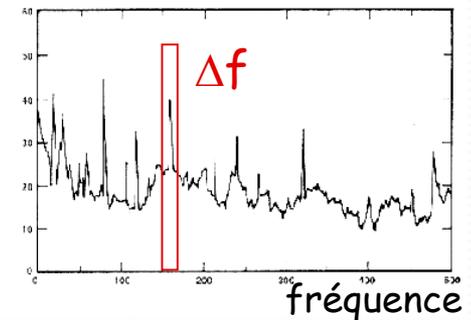


Pour étudier le bruit, on s'intéresse à la **Densité Spectrale de Puissance** de bruit qui est la puissance du bruit contenue dans une petite bande de fréquence Δf .

Suivant la nature du signal de bruit, elle s'exprime :

↪ en tension (unité : V^2/Hz , notation : S_e)

↪ en courant (unité : A^2/Hz , notation : S_i)



A partir de la DSP, on définit

↪ Densité Spectrale de **Tension de bruit** : $e_n = \sqrt{S_e}$ (unité : V/\sqrt{Hz})

↪ Densité Spectrale de **Courant de bruit** : $i_n = \sqrt{S_i}$ (unité : A/\sqrt{Hz})

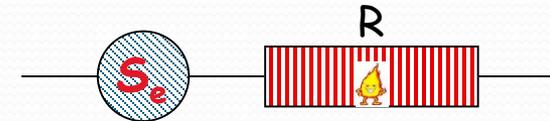
Ces densités donnent l'amplitude du bruit en fonction de la fréquence

Les bruits qui nous intéressent...

Bruit thermique (thermal noise) :
Agitation thermique des électrons libres.

$$S_e = 4kTR$$

$$k : 1,38 \cdot 10^{-23} \text{ J/K}$$



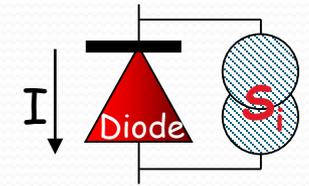
T° ambiante et $R = 1 \text{ M}\Omega$



$$\begin{aligned} \rightarrow S_e &= 16 \times 10^{-15} \text{ V}^2/\text{Hz} \\ \rightarrow e_n &= 126 \text{ nV}/\sqrt{\text{Hz}} \end{aligned}$$

Bruit de grenaille (Shot noise) :
Fluctuations statistiques du nombre de porteurs de charge qui participent à la création d'un courant.

$$S_i = 2qI$$

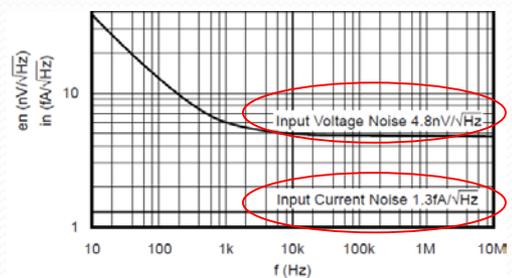


Courant inverse $I = 10 \text{ nA}$



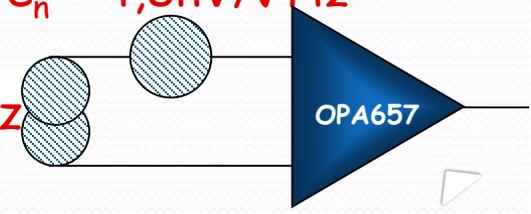
$$\begin{aligned} \rightarrow S_i &= 3,2 \times 10^{-27} \text{ A}^2/\text{Hz} \\ \rightarrow i_n &= 56 \text{ fA}/\sqrt{\text{Hz}} \end{aligned}$$

Pour un amplificateur opérationnel:
On a ces deux types de bruit



$$e_n = 4,8 \text{ nV}/\sqrt{\text{Hz}}$$

$$i_n = 1,3 \text{ fA}/\sqrt{\text{Hz}}$$



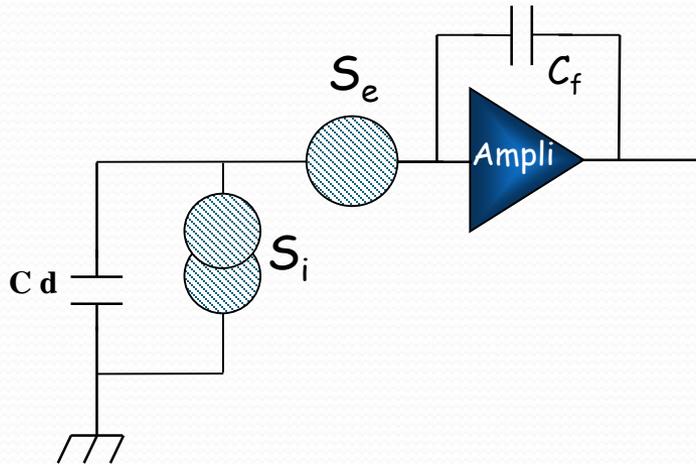
C ne génère pas de bruit



Le bruit en sortie du préamplificateur de charges

Schéma simplifié pour le bruit:

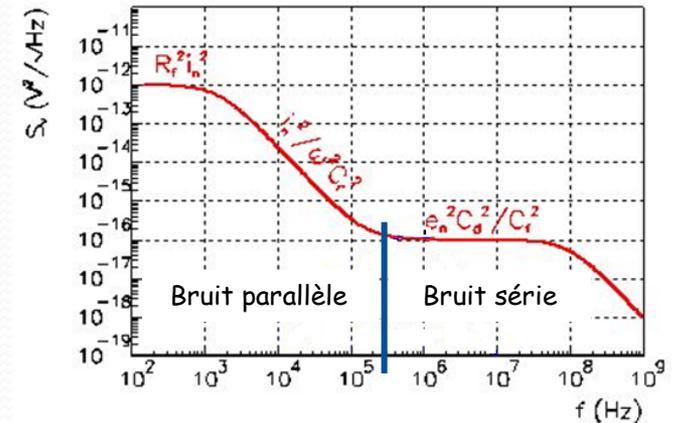
Les résistances sont suffisamment élevées pour qu'on puisse les négliger!



$$DSP_{\text{bruit}} \text{ (V}^2\text{/Hz)} \approx \frac{1}{(\omega \cdot C_f)^2} \cdot S_i + \left(\frac{C_d}{C_f} \right)^2 \cdot S_e$$

Bruit « parallèle »

Bruit « Série »



Bruit série :

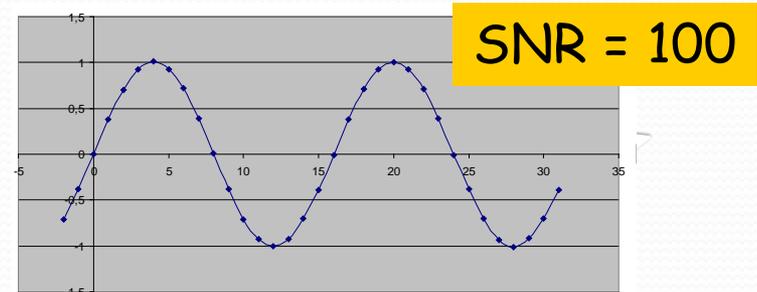
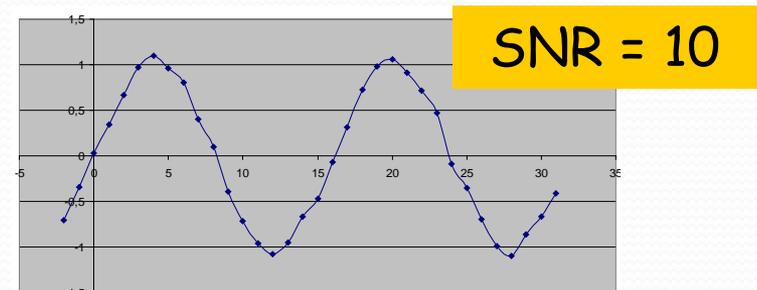
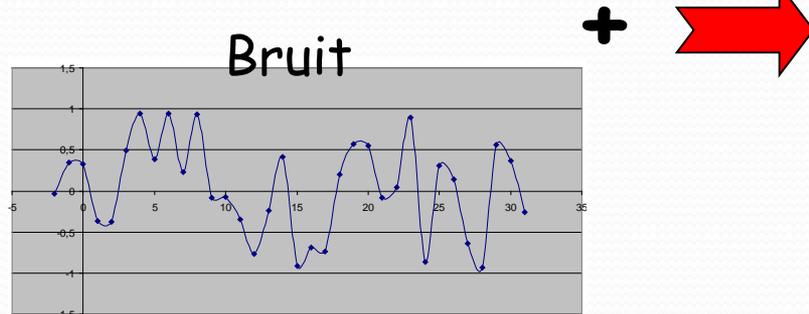
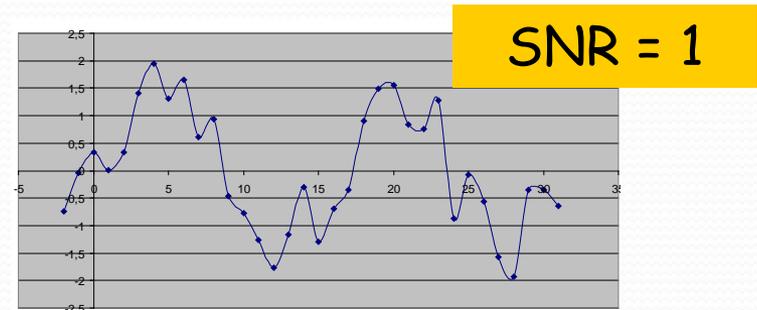
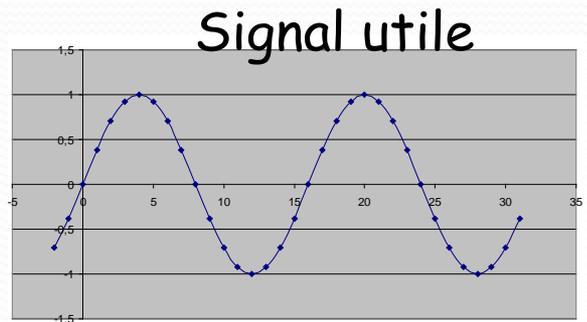
- ↪ Seulement dû à l'ampli.
- ↪ Pour les très bons PACs, $e_n < 2 \text{ nV}/\sqrt{\text{Hz}}$

Bruit // :

- ↪ Principalement dû au détecteur.
- ↪ Pour un bon détecteur silicium, $I = 10 \text{ nA} \Rightarrow i_n \approx 56 \text{ fA}/\sqrt{\text{Hz}}$
- ↪ Faible contribution de l'ampli ($i_n < 10 \text{ fA}/\sqrt{\text{Hz}}$)
- ↪ Les résistances doivent produire moins de bruit que le détecteur $\Rightarrow R \gg 10 \text{ M}\Omega$

Minimiser le bruit / au signal utile

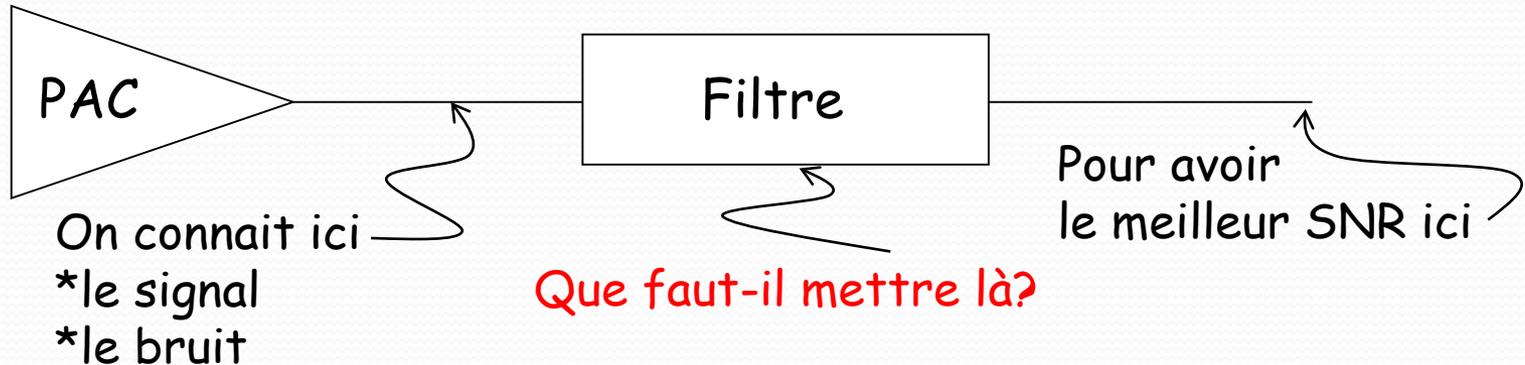
On s'intéresse au rapport signal sur bruit, SNR (Signal Noise Ratio)



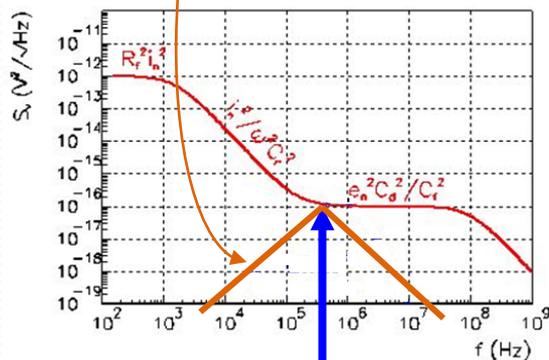
On cherchera donc à avoir le plus grand signal sur bruit

Minimiser le bruit / au signal utile : le filtrage

L'idée de base :



Le filtre optimal



$$f_{\text{charnière}} \approx \frac{1}{2\pi C_d} \sqrt{\frac{S_i}{S_e}}$$

Temps de mise en forme (shaping time)

$$\tau_{\infty} = C_d \cdot \sqrt{\frac{S_e}{S_i}}$$

Charge Equivalente en Bruit (ENC)

C'est la charge qui, présentée en entrée du système complet, produit un signal d'amplitude égale à la valeur efficace de bruit en sortie

$$CEB_{\infty} = \sqrt{C_d \cdot \sqrt{S_i \cdot S_e}}$$

On veut la CEB la plus petite possible \Rightarrow le S/B le plus grand

Minimiser le bruit / au signal utile : le filtrage

Est-ce que l'on améliore bien les choses ?



Petit calcul de la CEB pour notre cas précédent:

$R_f = 100 \text{ M}\Omega$
 $C_f = 2,2 \text{ pF}$
en $\approx 7 \text{ nV}/\sqrt{\text{Hz}}$
Détecteur Si
 $C_d = 120 \text{ pF}$
in $\approx 40 \text{ fA}/\sqrt{\text{Hz}}$

En sortie du PAC

Le bruit mesuré = $878 \mu\text{V}_{\text{RMS}}$

Pour $C_f = 2,2 \text{ pF} \Rightarrow V_{\text{out}} = -20 \text{ mV/MeV}$

Ce qui donne $CEB_{\text{pac}} = 44 \text{ keV}_{\text{Si}}$

En sortie du filtre optimal

$$CEB_{\infty} = \sqrt{C_d \cdot \sqrt{S_i \cdot S_e}}$$

Ce qui donne $CEB_{\infty} = 1,83 \cdot 10^{-16} \text{ C}$
 $= 1150 \text{ e-}$
 $= 4 \text{ keV}_{\text{Si}}$

C'est donc bien meilleur!



Le filtre optimal n'est pas causal, il n'a donc pas d'existence physique
 \Rightarrow En pratique, on cherche à s'en approcher.

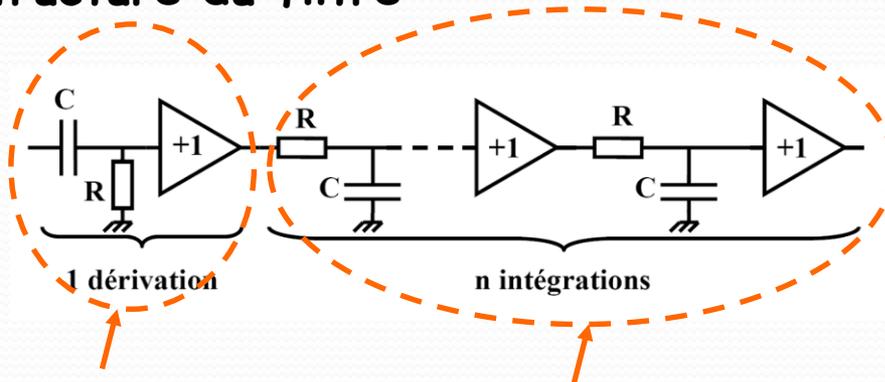
Ces filtres pourront s'exprimer en fonction de CEB_{∞} tel que:

$$CEB_H = k_H \cdot CEB_{\infty} \quad \text{avec } k_H > 1$$

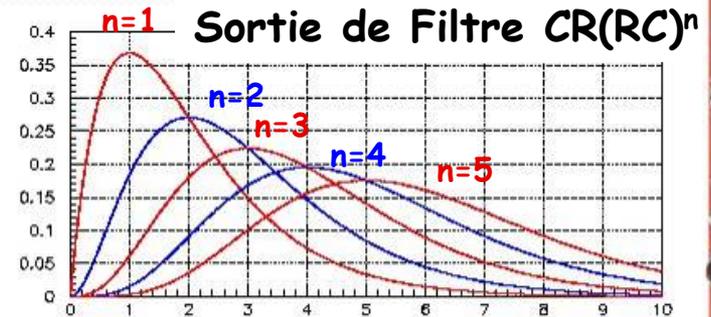
Minimiser le bruit / au signal utile : le filtrage

En pratique, les filtres utilisés le plus souvent sont des **filtres passe-bande de type $CR(RC)^n$** . Ce type de filtre est connu sous le nom d'amplificateur de spectroscopie (AS).

Structure du filtre



Enlève le bruit // Enlève le bruit série



Caractéristiques de deux filtres

CRRC

Bruit : performances médiocres
Empilements : médiocre
Déficit balistique : bonnes performances
Commentaire : réalisation très simple

$$CEB_{CRRC} = 1,36 \cdot CEB_{\infty}$$

$CR(RC)^4$

Bruit : bonnes performances
Empilements : excellent
Déficit balistique : très peu sensible

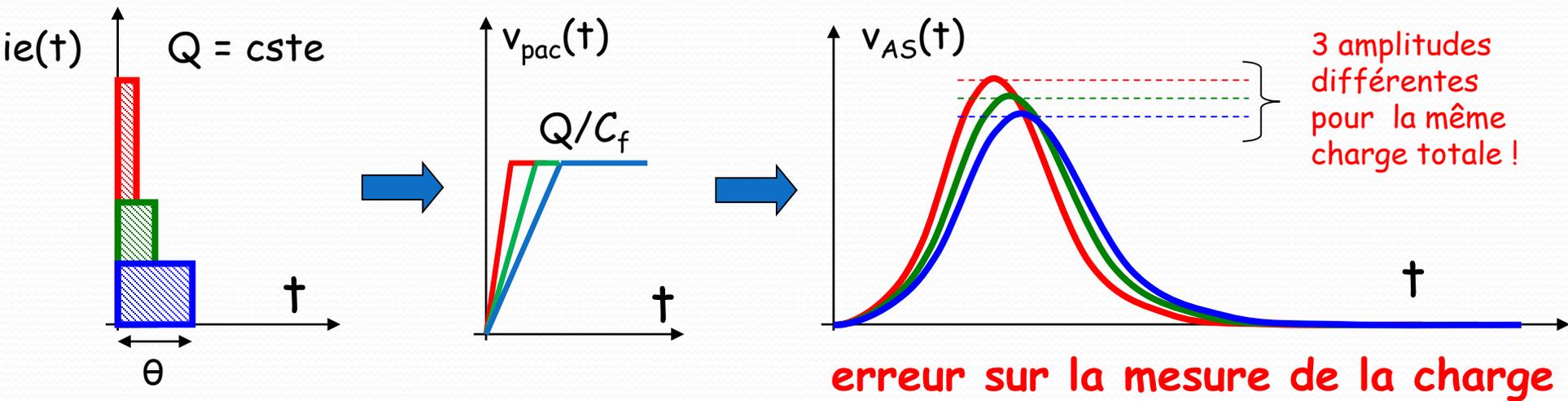
$$CEB_{CR(RC)^4} = 1,15 \cdot CEB_{\infty}$$

Minimiser le bruit / au signal utile : le filtrage

Le déficit balistique, c'est quoi?

En réalité, l'impulsion issue du détecteur n'est pas forcément brève :

- ↪ Sa durée θ peut ne pas être très \ll au temps de mise en forme de l'AS
- ↪ Sa durée θ peut varier selon le point d'impact dans le détecteur



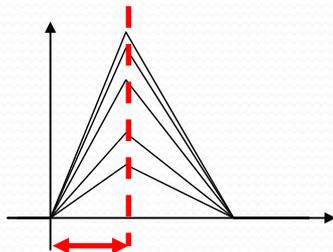
Quelques chiffres pour $\tau = 1 \mu\text{s}$, on commet une erreur de 0,1% avec

- ↪ $\theta = 4 \text{ ns}$ et un filtre à réponse impulsionnelle aigüe
- ↪ $\theta = 150 \text{ ns}$ et un filtre à réponse impulsionnelle arrondie

En bref, plus le sommet est plat moins on a de déficit balistique!

Les discriminateurs

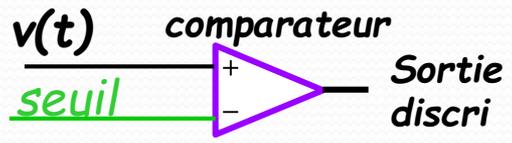
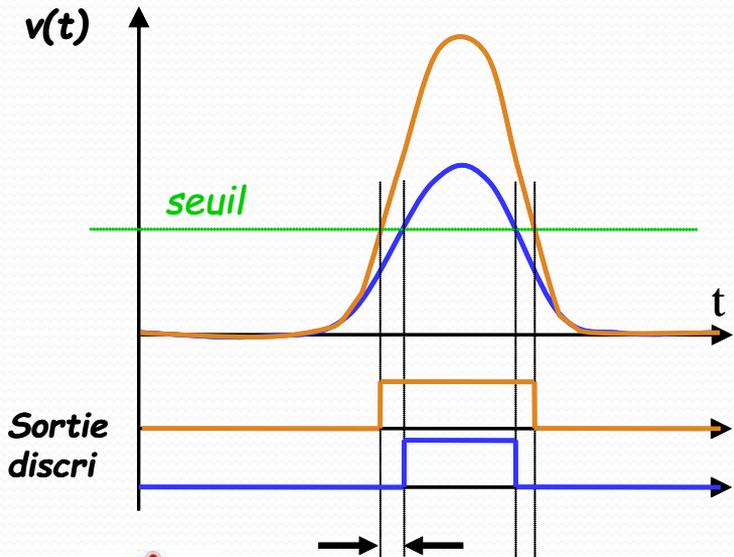
- ⇒ Ils sont placés après le bloc conditionneur.
- ⇒ Ils génèrent un signal logique à partir d'un signal analogique.
- ⇒ Ils permettent de :
 - ↳ Déclencher le codage du signal analogique
 - ↳ Avertir qu'il s'est passé quelque chose (trigger)
 - ↳ Faire de la mesure de temps de vol
- ⇒ Les plus couramment utilisés:
 - ↳ **Discriminateur à seuil** (Leading Edge discriminator, **LE**)
 - ↳ **Discriminateur à fraction constante** (Constant Fraction Discriminator, **CFD**)



Pour la suite, on considère que les signaux analogiques d'entrée sont homothétiques en amplitude (même temps de montée).

Discriminateur à seuil (LE)

Rôle : générer un signal logique lorsque le signal analogique d'entrée dépasse une tension de seuil

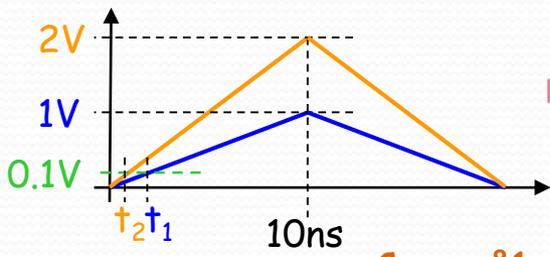


si $v(t) < \text{seuil} \Rightarrow$ Sortie discri = « 0 » logique
 si $v(t) > \text{seuil} \Rightarrow$ Sortie discri = « 1 » logique

Erreur temporelle appelée « walk »

Sensible à l'amplitude du signal donc pas de mesure de temps précise

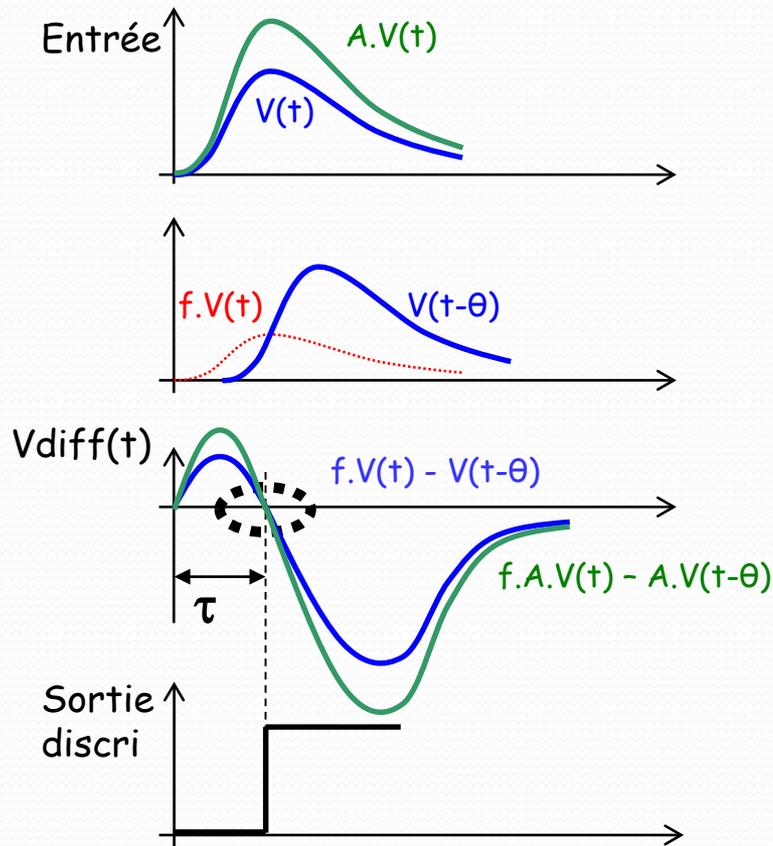
Petit calcul :



Walk = $t_1 - t_2 = 500 \text{ ps} !!!$

Discriminateur à Fraction Constante (CFD)

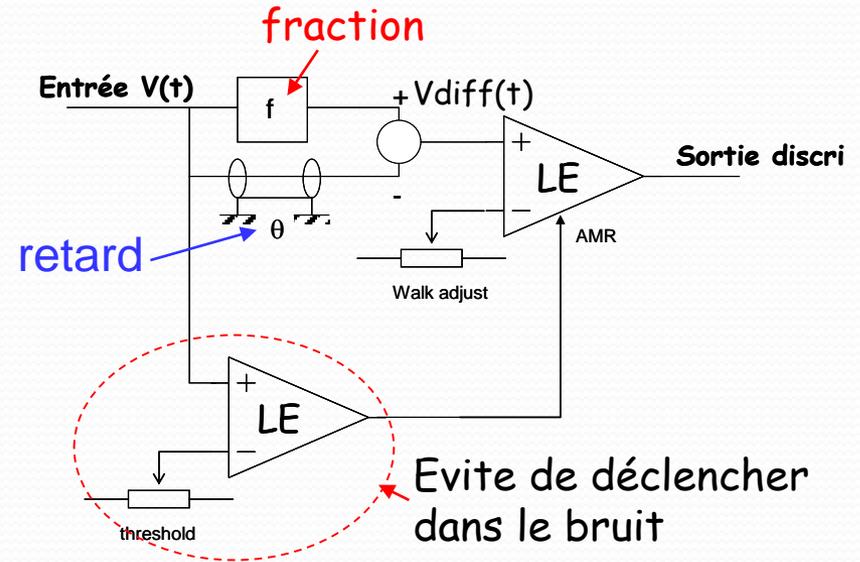
Rôle : même que le « LE » mais sans walk!



A $V_{diff}(t) = 0$

↪ $f.V(t) - V(t-\theta) = 0$

↪ $f.A.V(t) - A.V(t-\theta) = 0$



Le passage à zéro est donc indépendant de l'amplitude du signal $V(t)$ ce qui permet une mesure de temps précise.

Infos pratiques:

- ↪ Fraction typique entre 0,1 et 0,5
- ↪ Retard typique: $\theta \approx (1-f).T_m$
- ↪ Ne règle pas tout : ⚠ jitter

Les codeurs

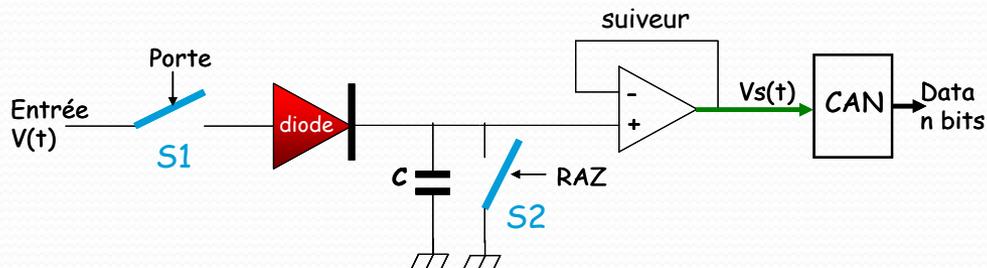
Rôle : assurer le traitement analogique du signal et la conversion analogique-numérique

Le traitement analogique du signal :

- ↪ Le codeur d'amplitude ADC :
mesure l'amplitude du signal
- ↪ Le codeur de charge QDC :
mesure l'intégrale du signal
- ↪ Le codeur de temps TDC :
mesure un intervalle de temps

Le codeur d'amplitude ADC (pour la mesure d'énergie)

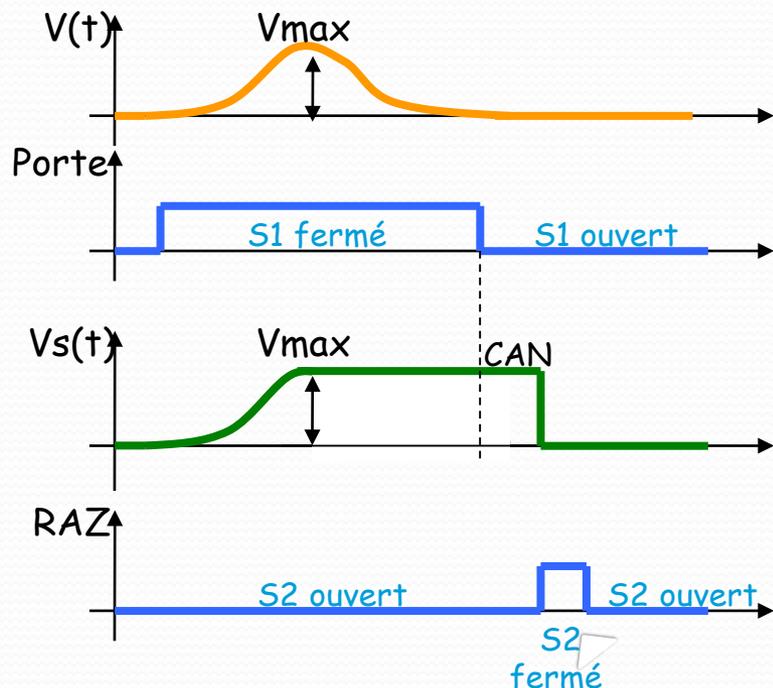
Schéma de principe:



Le codeur d'amplitude capture l'amplitude max du signal analogique provenant du shaper.

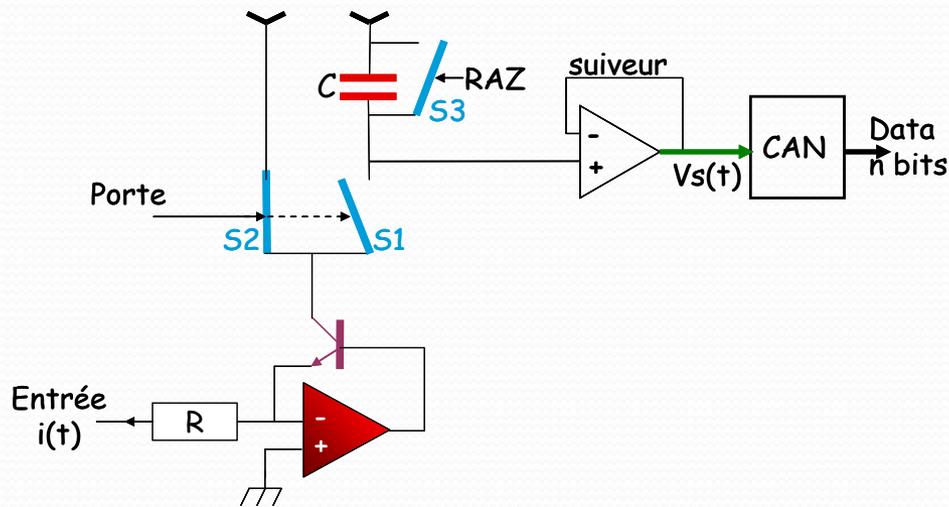
Le schéma de principe présenté ici est celui d'un détecteur de crête.

La durée de la porte est généralement comprise entre qqs 100 ns à qqs 10 μ s.



Le codeur de charge QDC (pour la mesure d'énergie)

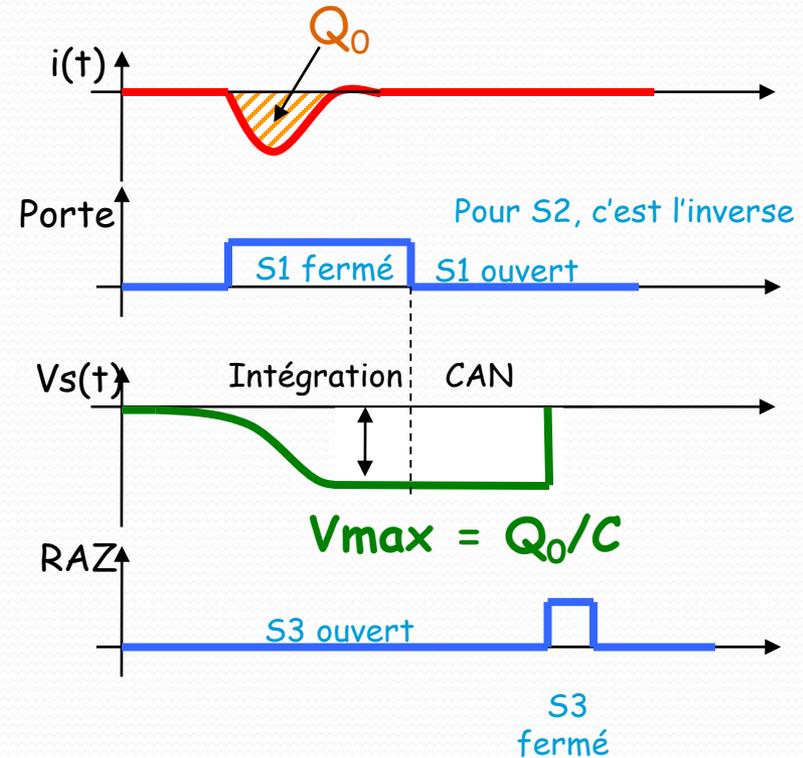
Schéma de principe:



On intègre le courant d'entrée pendant la durée de la porte (interrupteur S1 fermé)

$$V_s(t) = \frac{1}{C} \int_{Porte} i(t) dt$$

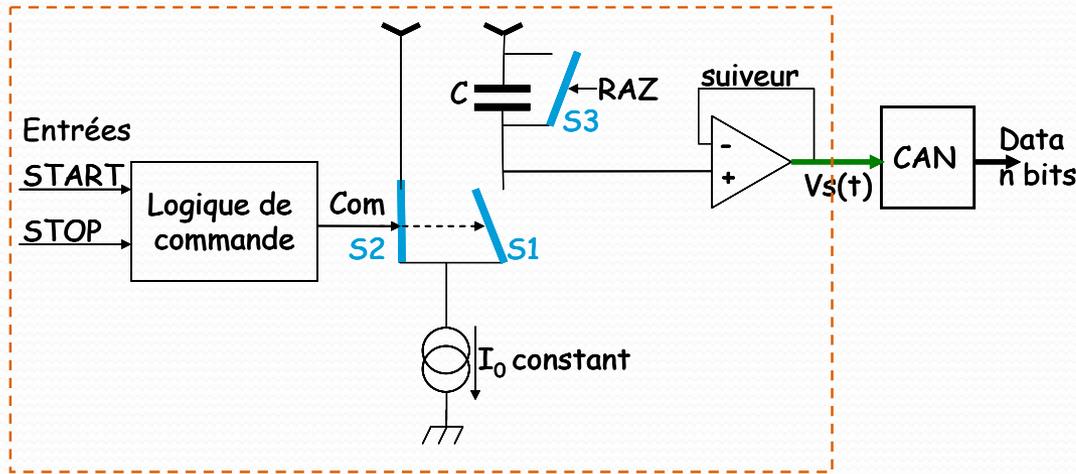
Intégrer = calculer l'aire entre la courbe et l'axe du temps pendant la durée de la porte = à la charge Q_0



Par exemple, on utilisera un QDC si le signal en courant du détecteur est suffisamment élevé (PM), ou pour les forts taux de comptage, ou...

Le codeur de temps TDC (pour la mesure du temps de vol)

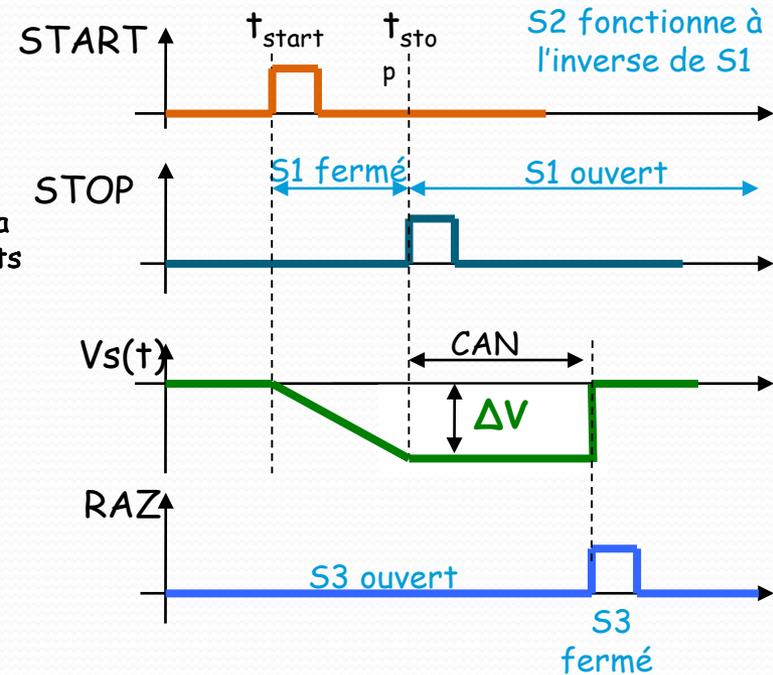
Schéma de principe:



TAC (Codeur Temps Amplitude)

Lorsque S1 est fermé, on décharge la capacité à courant I_0 constant. La tension aux bornes de la capacité évolue comme une rampe ce qui donne:

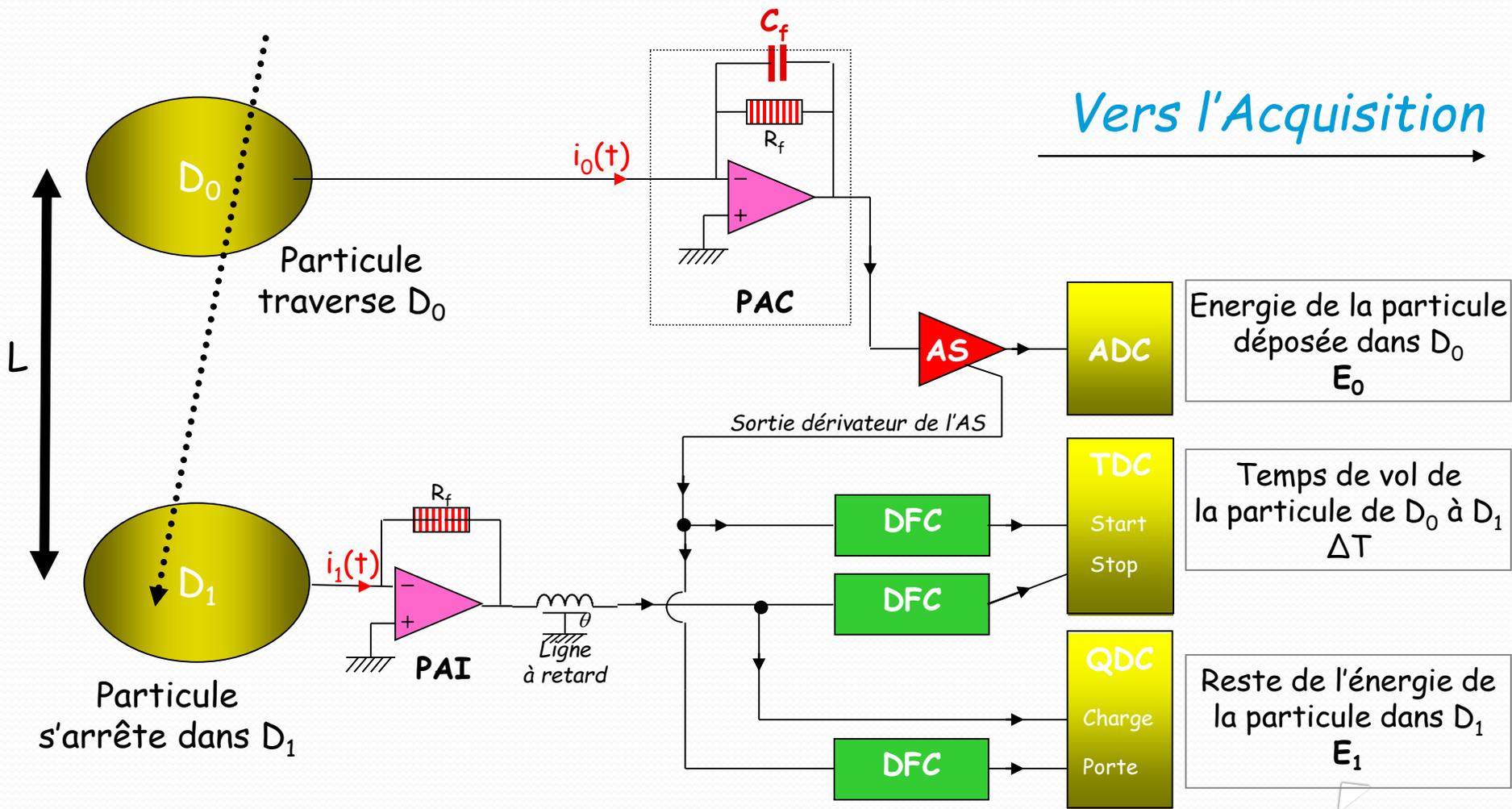
$$\Delta V_{S(t)} = \frac{I_0}{C} \cdot \Delta t$$



$$\Delta V = (I_0/C) \cdot (t_{\text{stop}} - t_{\text{start}})$$

Rq : Les signaux logiques START et STOP viennent généralement de discriminateur

Exemple d'une chaîne de mesures



Déduction aisée de la masse de la particule

$$E = E_0 + E_1 = \frac{1}{2} \cdot M \cdot V^2 \quad \text{et} \quad L = V \cdot \Delta t \quad \Leftrightarrow \quad M = 2 \cdot E \cdot \Delta t^2 / L^2$$

(Pour des particules non relativistes)

Le trigger

Qu'est ce qu'un Trigger ?

Un trigger est une unité de traitement qui **sélectionne les données potentiellement intéressantes** pour la physique sur la base de critères tels que :

- ↪ corrélation temporelle ou géographique
- ↪ dépassement de seuil
- ↪ reconnaissance de forme de signal

Le trigger peut être implanté en matériel ou en logiciel (compromis entre rapidité / complexité).



Pourquoi un trigger ?

Le but est surtout de **ne pas rater les événements intéressants** mais...

↳ **La durée de traitement et d'acquisition des paramètres d'un événement** est relativement importante et donc génère du temps mort (on est aveugle pendant ce temps!).

↳ **Le nombre d'événements** produits est beaucoup plus important que ce que l'on peut digérer (analyser et stocker).

Le trigger doit donc sélectionner les événements pour mettre en adéquation le flot de données issu du Front End et la capacité du système d'acquisition.

Définition d'un bon trigger :

Un bon trigger (dans sa conception et son utilisation) est celui qui peut faire la meilleure sélection des événements intéressants en minimisant le temps mort.

En fonction de l'expérience

plusieurs niveaux de Trigger :

Rapidité (inverse du temps mort)

Trigger de niveau 0
Discriminateur (seuil analogique)

Trigger de niveau 1
Plus sophistiqué (Fonctions logiques)
Analyse de la coïncidence des voies touchées

Trigger de niveau 2
Il agit pendant le temps de lecture
Fonctions arithmétiques simples (ex : seuil numérique,...)

Trigger de niveau 3
Il agit après la lecture et avant le stockage
(fonctions mathématiques et logiques effectuées sur les paramètres)

Localisation dans la chaîne

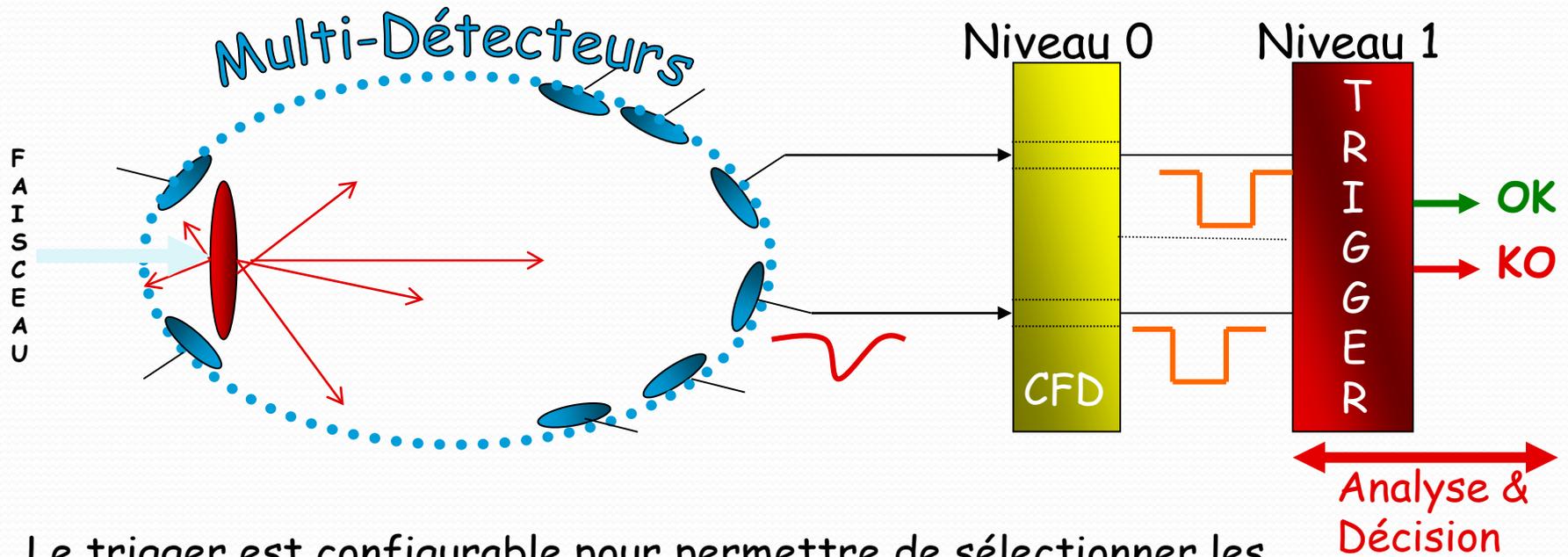
Électronique
front-end

Électronique
back-end

Logiciel

Complexité et puissance

Le trigger de niveau 1 : « chef d'orchestre »



Le trigger est configurable pour permettre de sélectionner les évènements particuliers de l'expérience (choix des critères).

Il existe 2 types de voies à configurer :

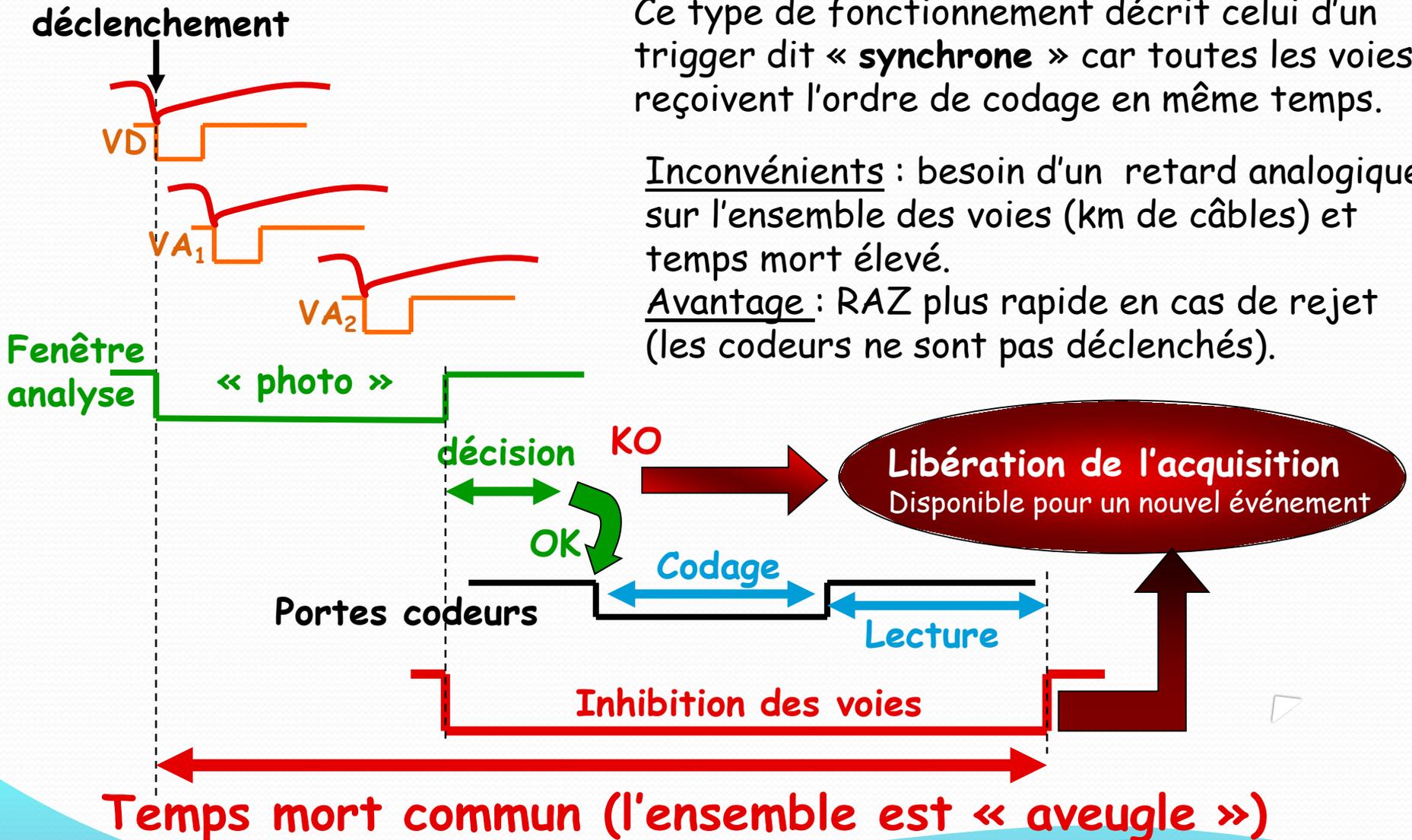
- ↪ les voies de déclenchement (VD) qui lancent l'analyse de l'événement
- ↪ les voies d'analyse (VA) qui participent au tri de l'événement c'est-à-dire, à l'acceptation ou au rejet de l'événement

Exemple de fonctionnement avec Trigger niveau 1

Ce type de fonctionnement décrit celui d'un trigger dit « **synchrone** » car toutes les voies reçoivent l'ordre de codage en même temps.

Inconvénients : besoin d'un retard analogique sur l'ensemble des voies (km de câbles) et temps mort élevé.

Avantage : RAZ plus rapide en cas de rejet (les codeurs ne sont pas déclenchés).



Trigger asynchrone, c'est quoi ?

Comment minimiser le temps mort?

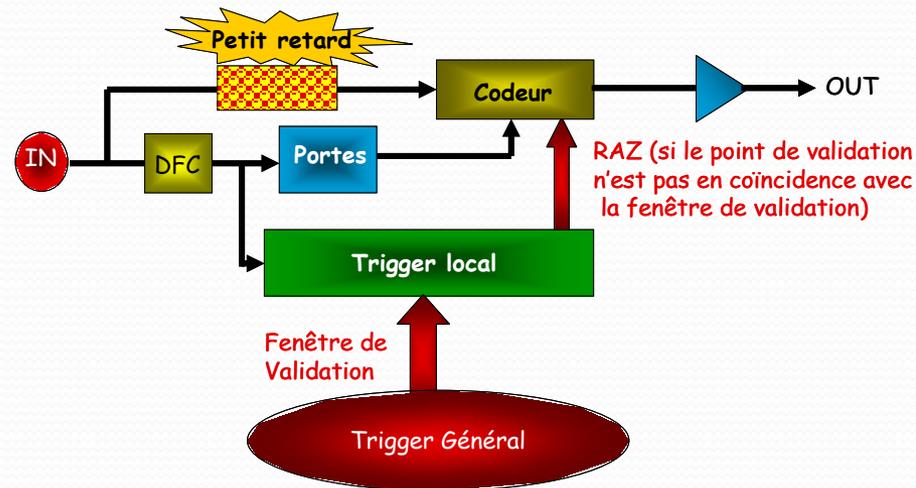
Comment éviter ces kilomètres de câbles ?

Il faut mettre en place un **trigger local** à la voie:

↳ chaque déclenchement individuel (CFD) entraîne le traitement analogique du signal .

Malgré tout il y a encore un Trigger général pour validation ou non de l'évènement => codage et lecture

Exemple:

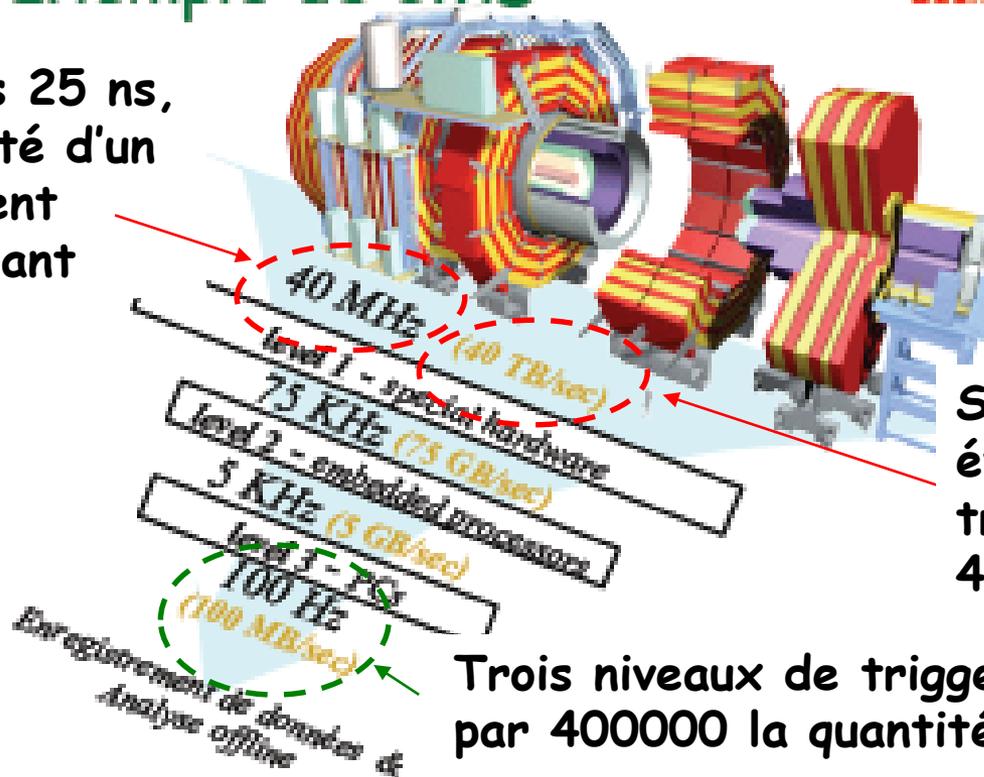


Exemple de l'intérêt de différents niveaux de Trigger sur l'expérience CMS

Exemple de CMS

Identique à ATLAS !

Tous les 25 ns,
possibilité d'un
événement
intéressant



Si pas de sélection des événements, il faudrait transférer et stocker 40 TO/s (c'est énorme!).

Trois niveaux de trigger après, on a divisé par 400000 la quantité de données.

Ouf!

Systeme d'acquisition de données

Rôle : enregistrer les signaux issus des détecteurs sur un support informatique pour pouvoir les analyser par la suite.

Il assure :

↳ l'acquisition :

↳ la lecture des données

↳ l'analyse en ligne -> Trigger Logiciel

↳ la sauvegarde des données

↳ le slow control :

↳ la configuration des paramètres d'expériences

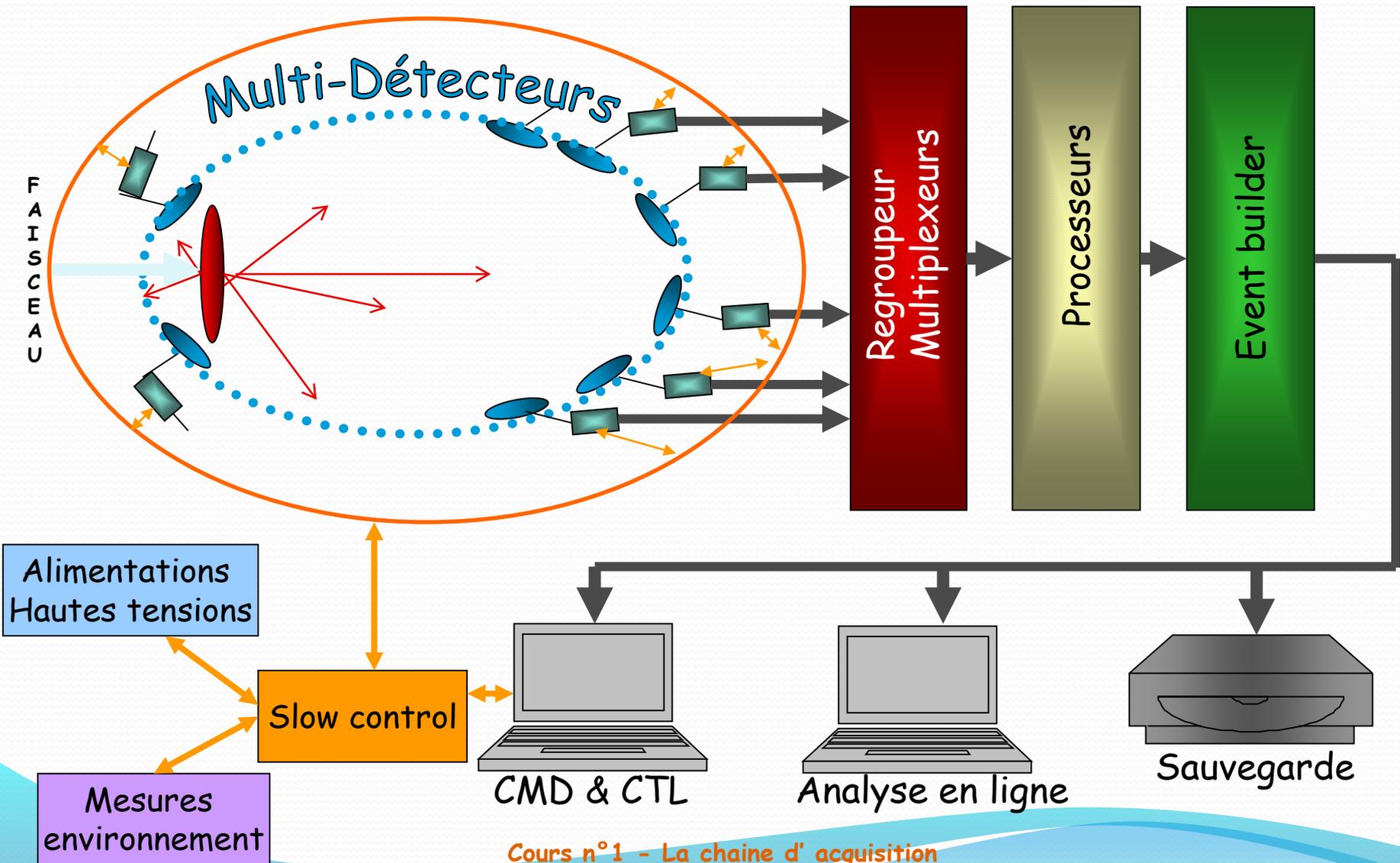
↳ du front end

↳ du trigger

↳ le contrôle continue de l'environnement

↳ T°, alimentation, pression, ...

Exemple d'une Architecture d'acquisition



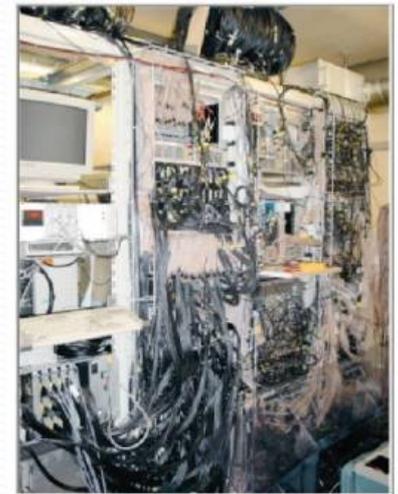
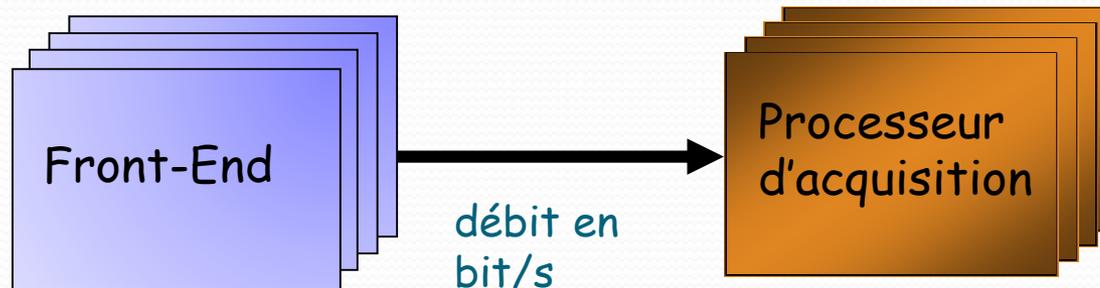
Architecture d'acquisition

L'architecture d'acquisition est déterminée en fonction

- ↪ du débits de données que délivre l'électronique Front-End
- ↪ du taux d'événements voulu

Pour augmenter la capacité du système d'acquisition :

- ↪ la puissance de calcul ↗,
- ↪ la capacité mémoire ↗
- ↪ faire du «multiprocessing» c'est-à-dire de paralléliser la lecture, le traitement et la sauvegarde des données.



Cours n°2

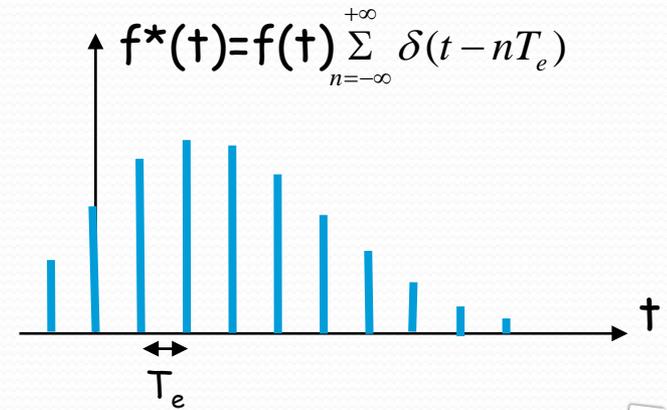
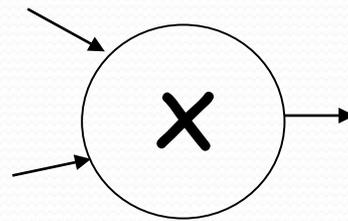
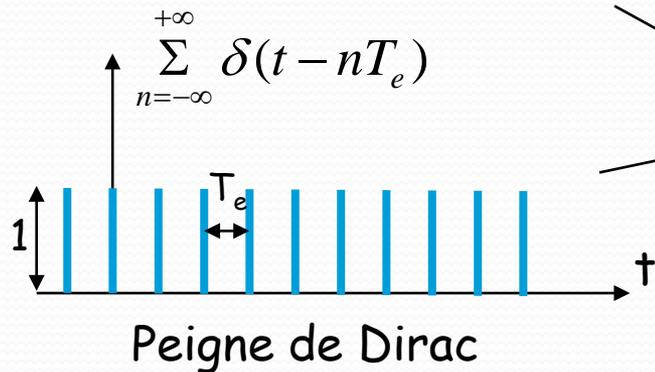
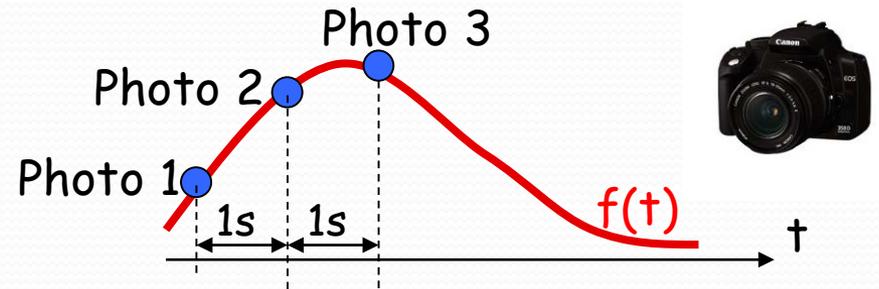
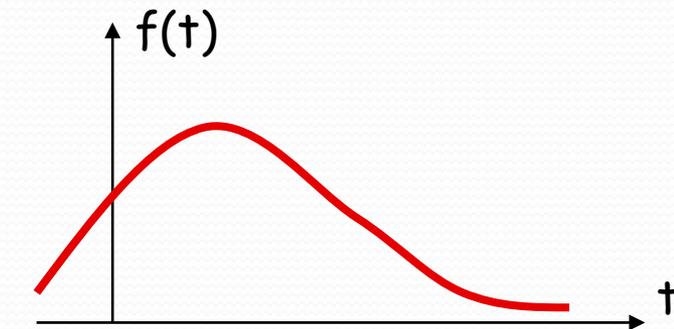
L'électronique numérique et mixte

- La théorie du signal
 - L'échantillonnage
 - Le théorème de Shannon
 - Le repliement de spectre
- Les convertisseurs analogique-numérique (ADC)
 - Les caractéristiques principales
 - Quelques exemples d'ADC
 - « Flash ADC »
 - « à approximations successives »
 - « pipeline »
 - Exemples de traitements numériques du signal
- La logique programmable (FPGA)



Échantillonnage du signal

Principe : prélever la valeur d'un signal à des instants répartis uniformément.

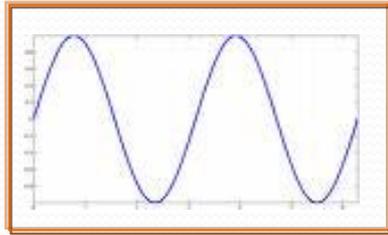


T_e : période d'échantillonnage

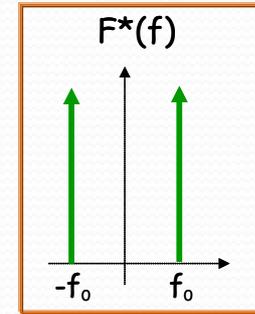
Échantillonnage d'un signal sinusoïdal

Domaine temporel :

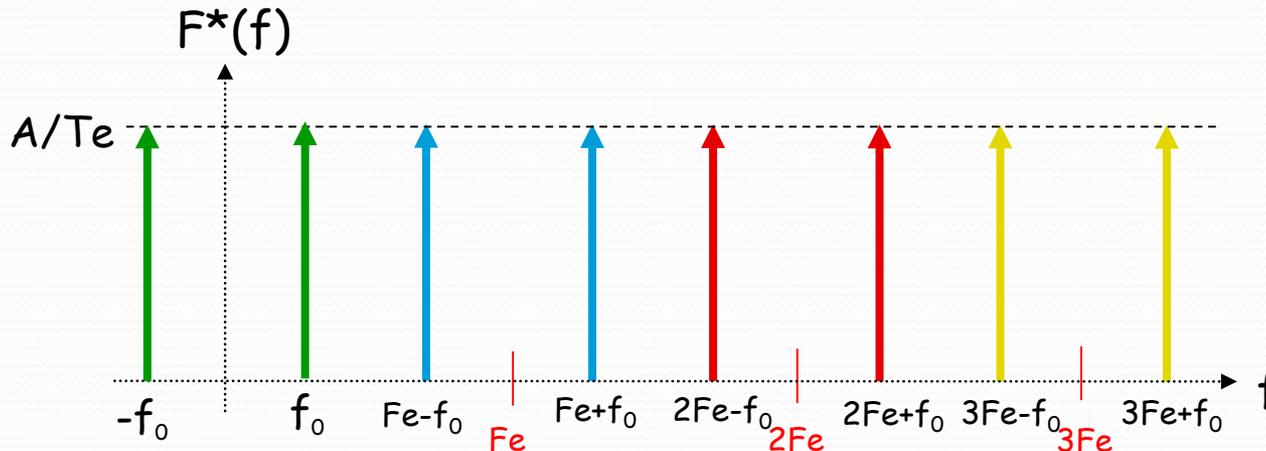
$$f(t) = A \cos 2\pi f_0 t$$



Domaine fréquentiel:
Spectre d'une sinusoïde



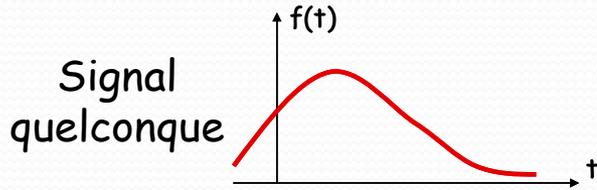
Si on échantillonne une sinusoïde, son spectre devient alors :



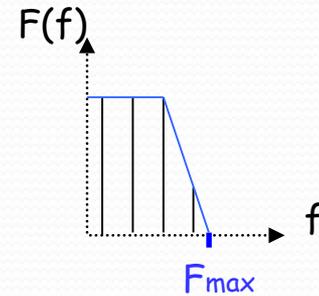
périodisation du
spectre fréquentiel
à la fréquence
d'échantillonnage

$$F_e = 1/T_e$$

Théorème de Shannon



dont le spectre initial est



Pour « bien » échantillonner un signal,
il faut au minimum: $F_e > 2 \cdot F_{max}$

Cas ou $F_e < 2 \cdot F_{max}$
Cas ou $F_e < 2 \cdot F_{max}$

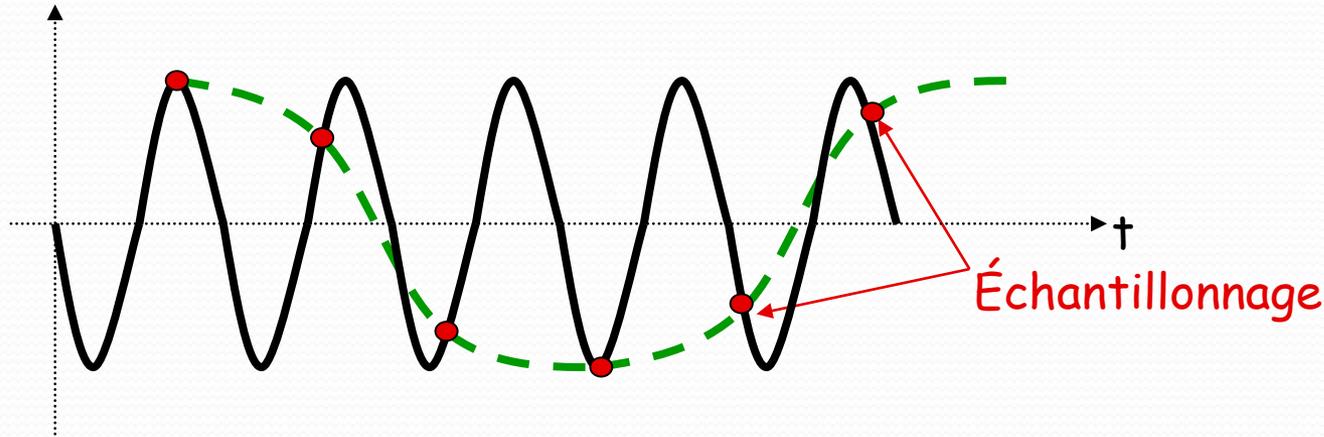


Cas ou $F_e \gg 2 \cdot F_{max}$



Exemple de l'effet du repliement de spectre

Si on a un signal sinusoïdal de fréquence (F_{\max}) supérieure à la moitié de la fréquence d'échantillonnage (F_e).



Le **signal vert** n'est pas une « image » correcte du signal initial!!!
La fréquence de ce signal n'est pas forcément présente dans le signal initial.

Il faut donc augmenter la fréquence d'échantillonnage F_e mais ce n'est pas suffisant. En fait, il sera nécessaire de filtrer le signal d'entrée afin de limiter sa bande passante ($F_{\max} = F_{\text{utile}}$).
Ce type de filtre est dit « **filtre anti-repliement** ».

La Conversion Analogique-Numérique (CAN) (ADC, Analog to Digital Converter)

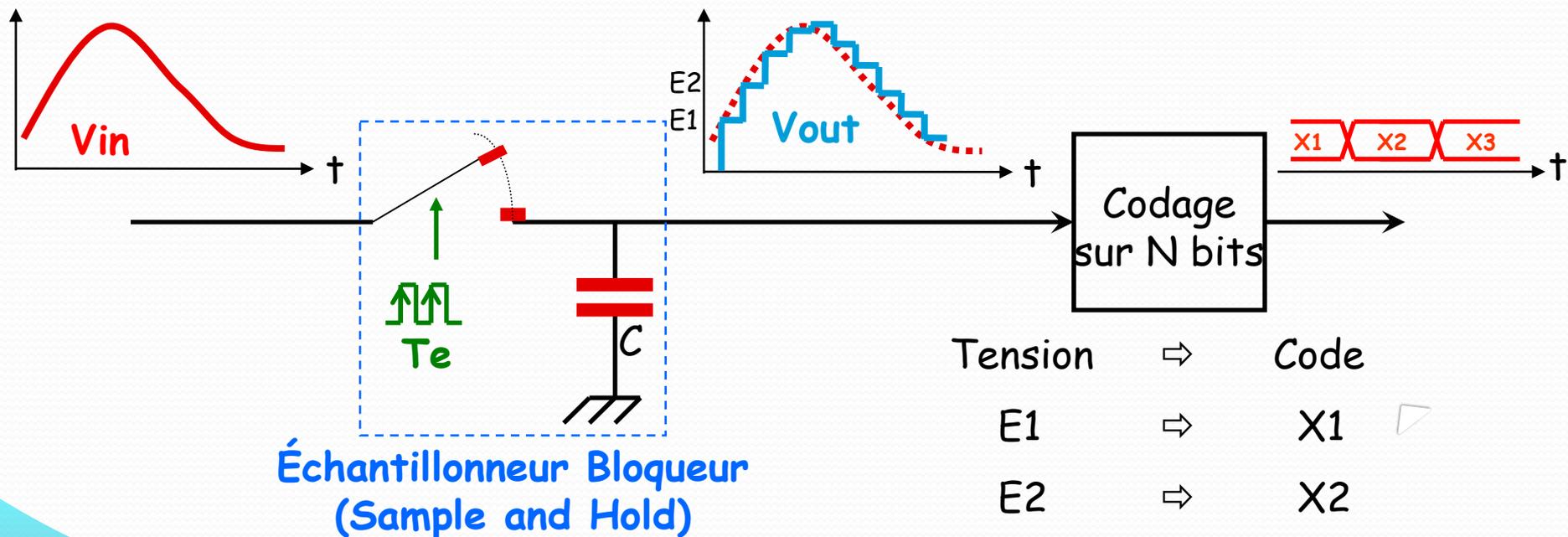
- Caractéristiques des ADC
- Les ADC
 - « Flash ADC »
 - « à approximations successives »
 - « pipeline »
- Exemples de traitement numérique du signal

Il y a différentes façons de faire la conversion analogique-numérique... Je me suis limité aux trois qui me paraissent les plus utilisées dans notre domaine! ▽

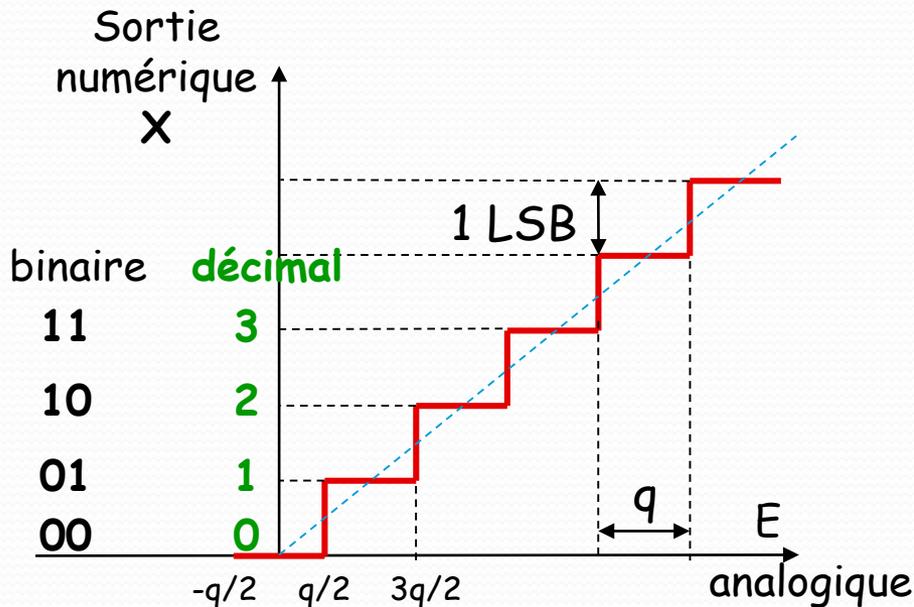
Le rôle d'un ADC

C'est de convertir une grandeur analogique (A,V) en une valeur numérique (N bits).

Pour cela, l'ADC échantillonne le signal et maintient la valeur de l'échantillon pour permettre son codage.



La fonction de transfert d'un ADC idéal



$$\frac{E}{q} - \frac{1}{2} < X_{decimal} < \frac{E}{q} + \frac{1}{2}$$

q (quantum ou pas de quantification) c'est la différence des tensions d'entrées correspondant à deux codes successifs en sortie.

LSB (Least Significant Bit) c'est le bit de poids faible. Sa dimension analogique vaut q.

$$q = PE / 2^N$$

PE : pleine échelle d'entrée (V)
N : nombre de bits = Résolution

Petits calculs :



Si PE = 2 V et N = 12 bits $\Rightarrow q = 2/2^{12} = 488 \mu V$

Si E = 1 V $\Rightarrow X_{decimal} = 2049 \Rightarrow X_{binaire} = 010000000001$ **LSB**

Dynamique d'un ADC

C'est le rapport entre la valeur maximale et la valeur minimale que le convertisseur peut convertir.

Valeur max : PE (PE : Pleine Échelle)
Valeur min : 1 LSB = $q = PE/2^N$ (N : nombre de bits de l'ADC)

$$\text{Dynamique} = 2^N$$

Elle exprime généralement en dB : $20 \log 2^N = 6.02 N$

Petits calculs :



- ↪ Un ADC de 10 bits a une dynamique de 1024 codes ou 60dB
- ↪ Un ADC de 20 bits a une dynamique de 1048576 codes ou 120dB

Résolution élevée ↗ → Dynamique élevée ↗

Le Bruit dans l'ADC

Le bruit de quantification:

C'est l'erreur de mesure due à la conversion AN

$$\varepsilon = \pm q/2$$

En général, on utilise la valeur efficace de bruit (RMS, Root Mean Square)

$$\sigma = \pm q/\sqrt{12}$$

Le rapport signal sur bruit:

$$\text{SNR} = 6.02 N + 1.76$$

En dB

Pour un CAN réel, le bruit englobe l'erreur de quantification et les erreurs dans un convertisseur non parfait (distorsion, gigue temporelle, erreur de linéarité, bruit des amplis, distorsion harmonique du signal ...)

SiNAD : « Signal to Noise And Distorsion »

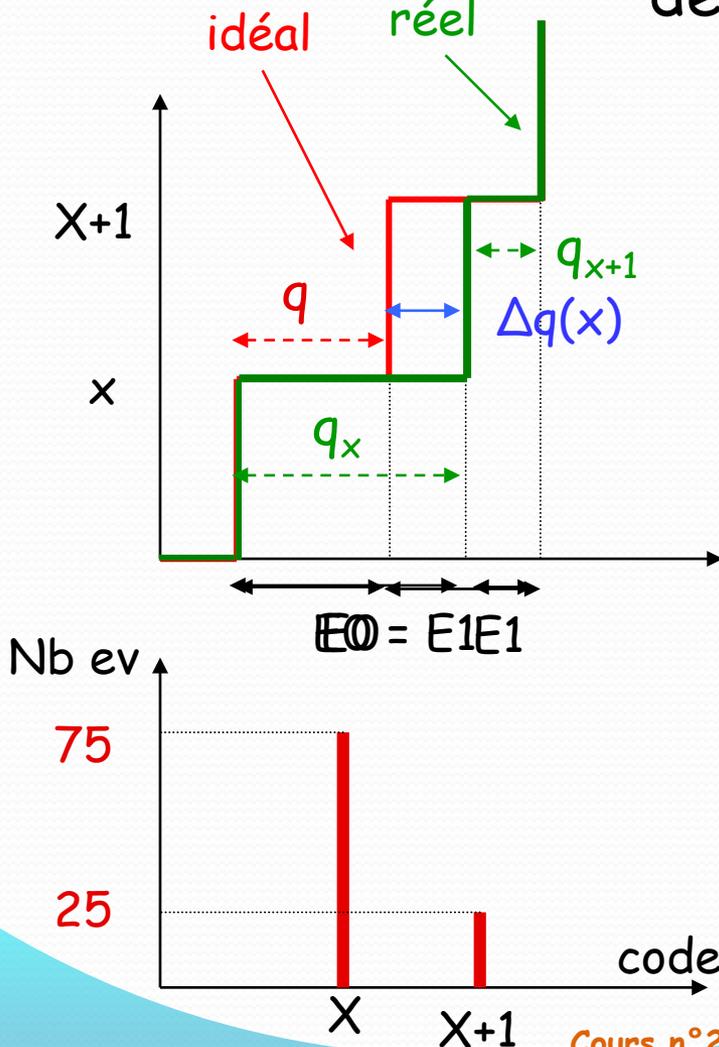
En pratique, tout se passe comme si l'utilisateur avait un nombre de bits inférieurs à celui indiqué sur la fiche de spécifications ...

Nombre de bits effectifs (Effective Number Of Bits, **ENOB**)

$$\text{ENOB} = \frac{\text{SiNAD} - 1.76}{6.02}$$

DNL : Non Linéarité Différentielle

Définition : écart maximal de la largeur de 2 marches successives en LSB



$$DNL = \Delta q(x)_{\max} / q$$

Cas idéal : DNL = 0

Un bon ADC : DNL < ± 1 LSB sinon code manquant

Exemple :

si DNL = $\pm 0,5$ LSB

alors $0,5 \text{ LSB} < q_i < 1,5 \text{ LSB}$

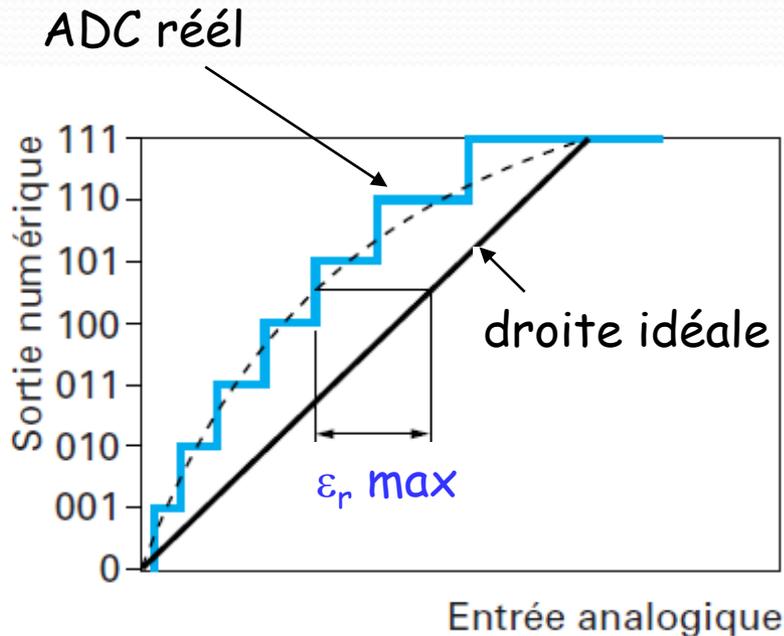
q_i : largeur de la marche i

Pour 100 évènements statistiquement répartis entre E_0 et E_1

Pour une DNL nulle on aurait 2 pics de 50 coups chacun

INL : Non Linéarité Intégrale

Définition : écart entre la caractéristique de transfert réelle et celle idéale.



Elle exprime en LSB ou en % de la pleine échelle

pour un codeur N bits :

$$INL(\%) = \frac{\epsilon_{r \text{ max}} (V)}{PE} \cdot 100$$

$$INL(LSB) = \frac{\epsilon_{r \text{ max}} (V)}{q}$$

Exemple :

si $INL = \pm 2 \text{ LSB}$ et $N = 12 \text{ bits}$
alors la non linéarité max sera
 $INL = 0.05 \%PE$

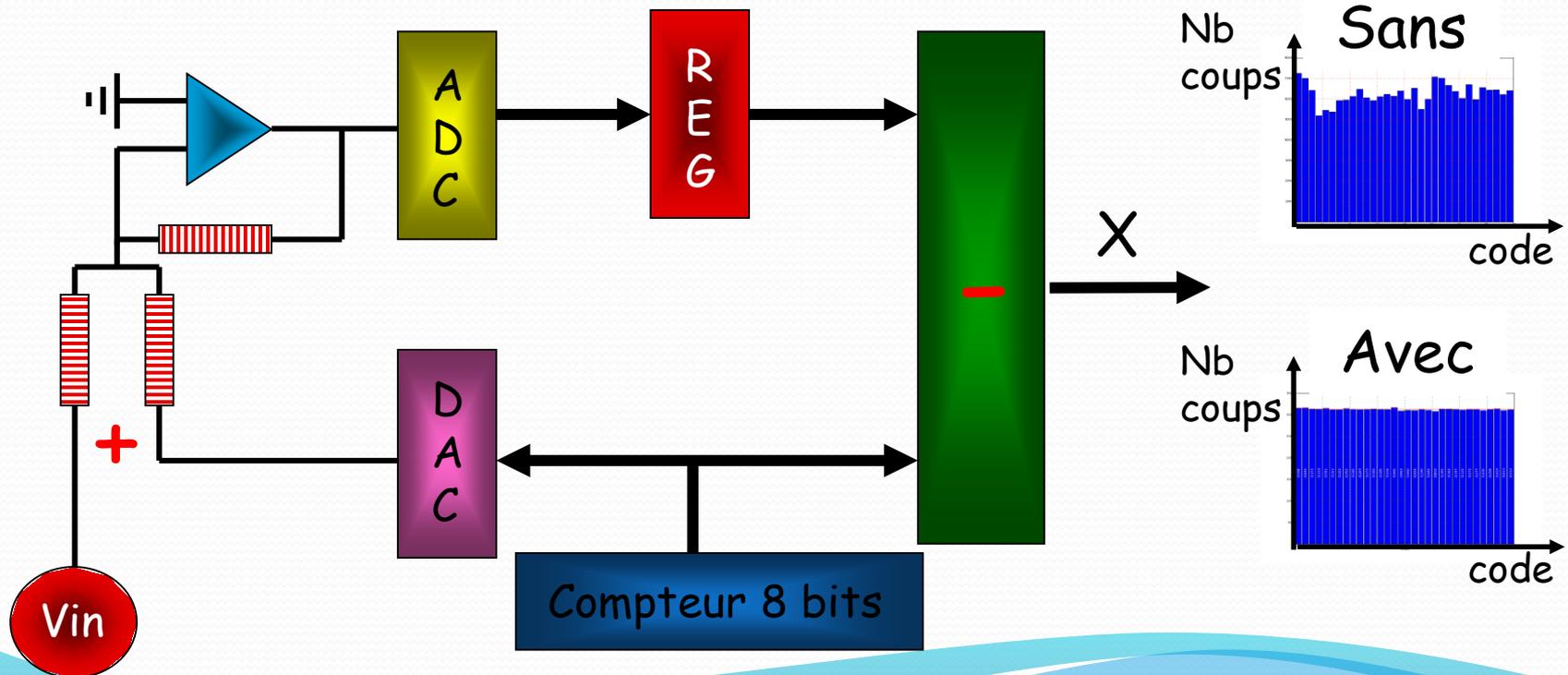
$$INL(\%) = \frac{INL(LSB)}{2^N} \cdot 100$$

Correction par Échelle Glissante

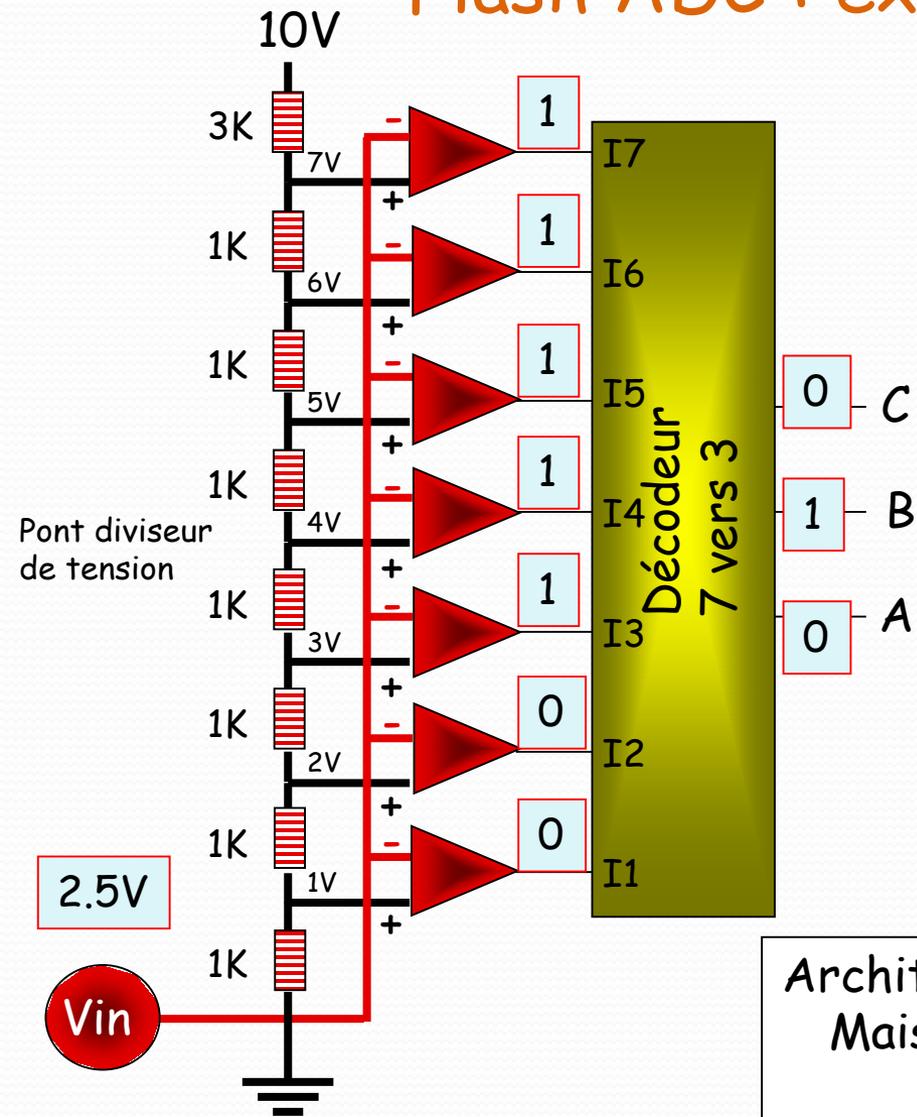
Remarque :

Cette Non Linéarité Différentielle est très néfaste dans notre domaine :
Comme on représente des histogrammes représentant le nombre de fois
où l'énergie a été numérisée pour une voie.

Une mauvaise DNL peut créer des pics parasites ou masquer
des pics caractéristiques



Flash ADC : exemple avec N = 3 bits



$LSB = PE / 2^N$ (PE : Pleine Échelle)

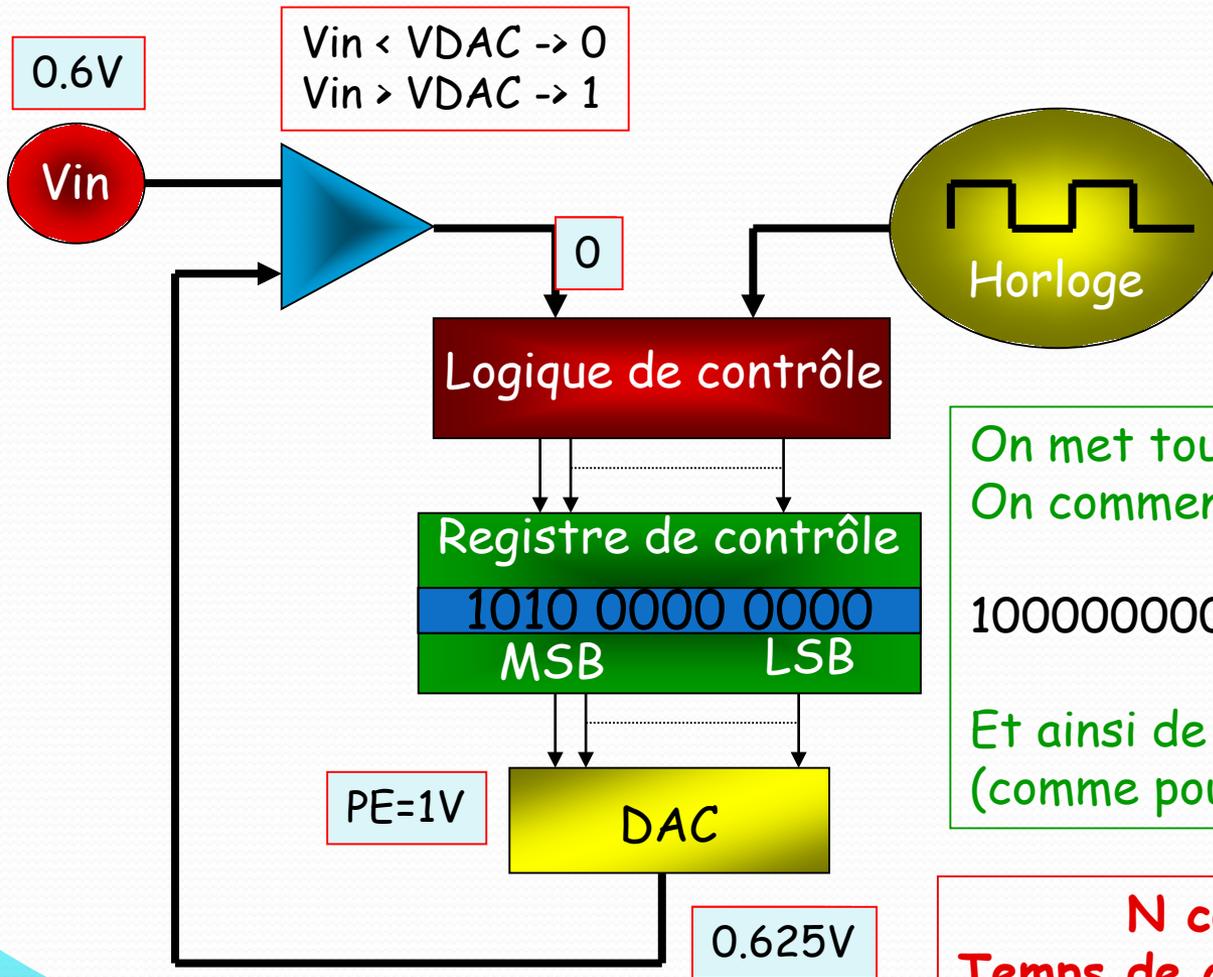
$2^N - 1$ comparateurs
 2^N Résistances

Vin	I1	I2	I3	I4	I5	I6	I7	A	B	C
<1V	1	1	1	1	1	1	1	0	0	0
1V<Vin<2V	0	1	1	1	1	1	1	0	0	1
2V<Vin<3V	0	0	1	1	1	1	1	0	1	0
3V<Vin<4V	0	0	0	1	1	1	1	0	1	1
4V<Vin<5V	0	0	0	0	1	1	1	1	0	0
5V<Vin<6V	0	0	0	0	0	1	1	1	0	1
6V<Vin<7V	0	0	0	0	0	0	1	1	1	0
Vin>7V	0	0	0	0	0	0	0	1	1	1

Architecture la plus rapide (comparaison en //)
 Mais le nombre de comparateurs croit $\sim 2^N$
12 bits -> 4095 comparateurs !
 On trouve des Flash ADC de 8 voire 10 bits

ADC à approximations successives

SAR « Successive Approximation Register »



On met tous les bits à zéro
On commence à mettre le poids fort à 1

100000000000 est-il (> ou <) Vin ? ...

Et ainsi de suite sur tous les bits
(comme pour une pesée...)

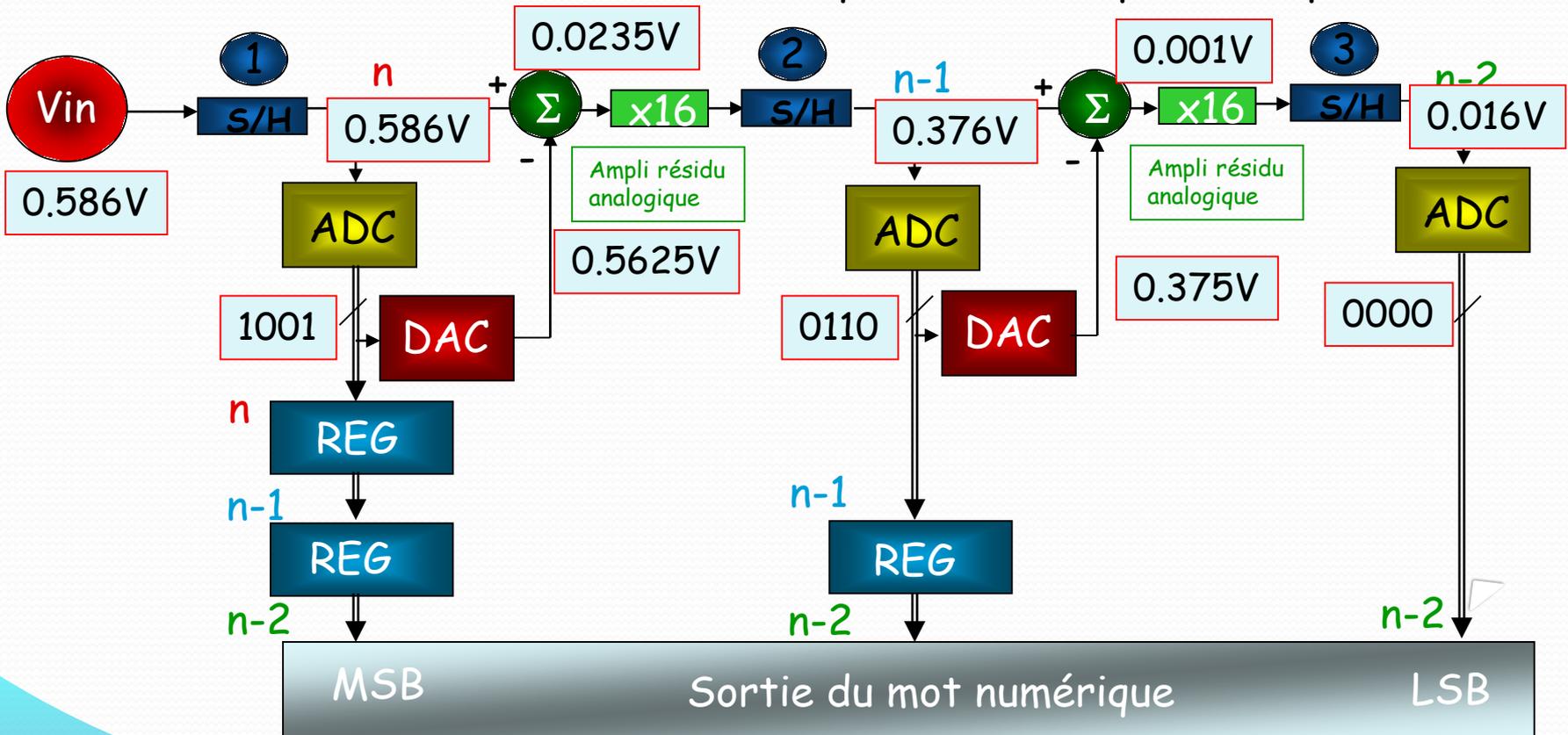


N comparaisons
Temps de conversion constant

Convertisseur Pipeline

Convertisseur 12bits : PE = 1V \rightarrow LSB \sim 245 μ V
 Flash ADC 4bits
 DAC 4bits

Ce résidu est ensuite recalé à la pleine échelle par un amplificateur

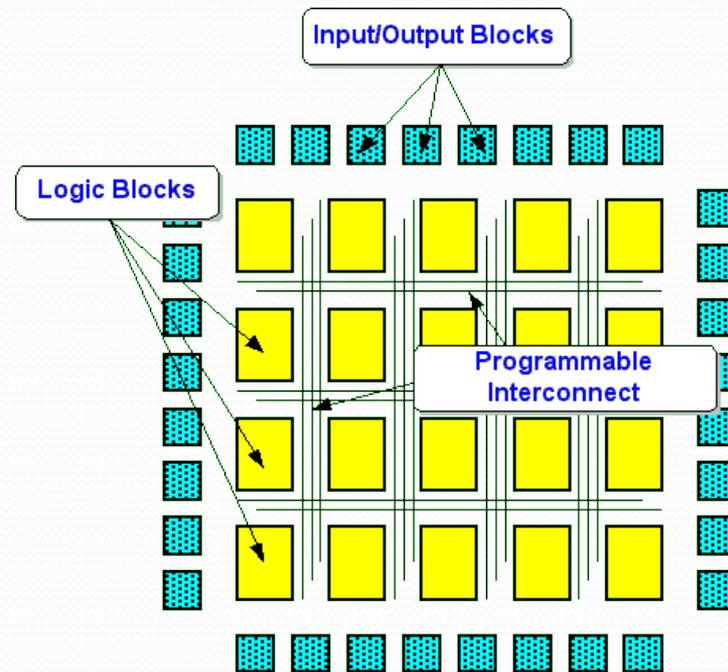


La logique programmable FPGA (Field Programmable Gate Array)

Rôle : On utilise les FPGA pour réaliser des fonctions logiques et numériques simples (séquençage de la lecture des données issues d'ADC, stockage de ces données avant lecture par l'acquisition,...) jusqu'à assez complexes (traitement numérique du signal, lien Gigabits Ethernet,...).

C'est quoi?

Ensemble de blocs logiques pouvant être reliés via une matrice d'interconnexions programmable.



La logique programmable FPGA

Quelques caractéristiques :

Les FPGA sont particulièrement adaptés au design synchrone (lignes de propagation d'horloge dédiées). Les fréquences de fonctionnement peuvent être très élevées (plusieurs centaines de MHz).

Plusieurs centaines de milliers d'éléments logiques.

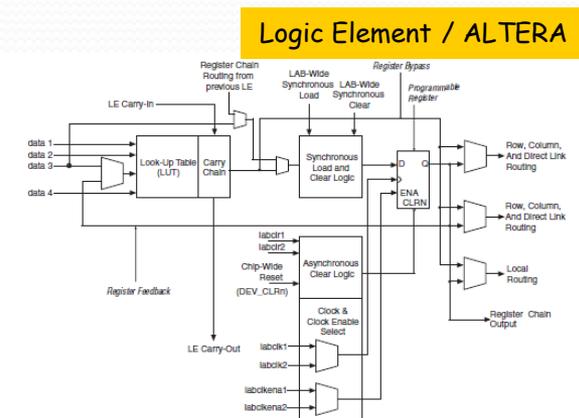
Des blocs spécifiques sont disponibles tels que des RAMs (mémoire vive), PLL (boucle à verrouillage de phase), processeurs (soft ou hard), interface de bus standard (PCI, USB,...),...

Le standard électrique des entrées/sorties est configurable (LVTTTL, LVDS,...).

Un petit exemple: Stratix 5SGXBB Altera

~700 MHz, ~ 10^6 LE, 52 Mbits, 352 DSP,

66 transmetteurs 14 Gbps, 4 IP PCI,...



La logique programmable FPGA

Avantages :

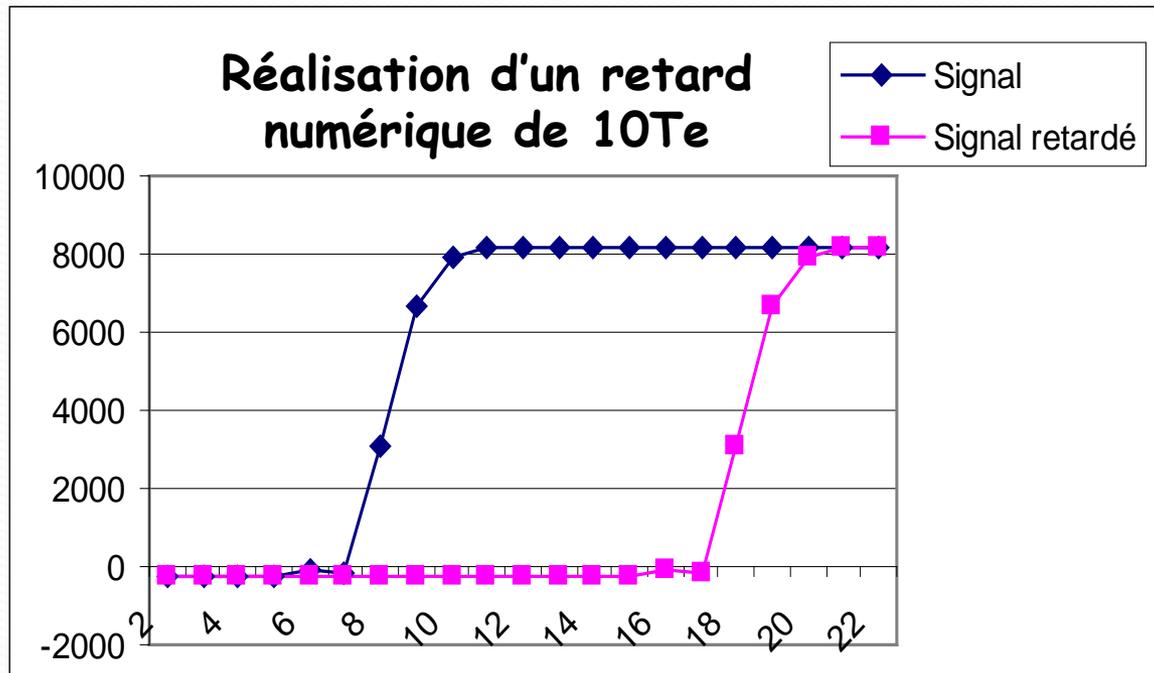
- ↪ Parallélisme ⇒ Rapidité
- ↪ Reconfigurable totalement ou en partie ⇒ Souplesse
- ↪ Portabilité du code ⇒ pas d'obsolescence (si pas de déclaration de blocs spécifiques dans le code)

Inconvénients :

- ↪ Complexité pour les algorithmes complexes mais IP (μ C, FFT, Ethernet,...)
- ↪ Difficulté de debug (ça s'améliore!)
- ↪ Prix

Une fois que l'on a numérisé le signal,
« on fait ce que l'on en veut ou presque... »

Exemple de traitement numérique du signal:
Le plus simple et en plus très utile...



Plus facile que de mettre du câble pour retarder le signal !

Petit calcul : si $T_e = 10 \text{ ns}$ ($F_e = 100 \text{ MHz}$) $\Rightarrow 10T_e = 100 \text{ ns}$

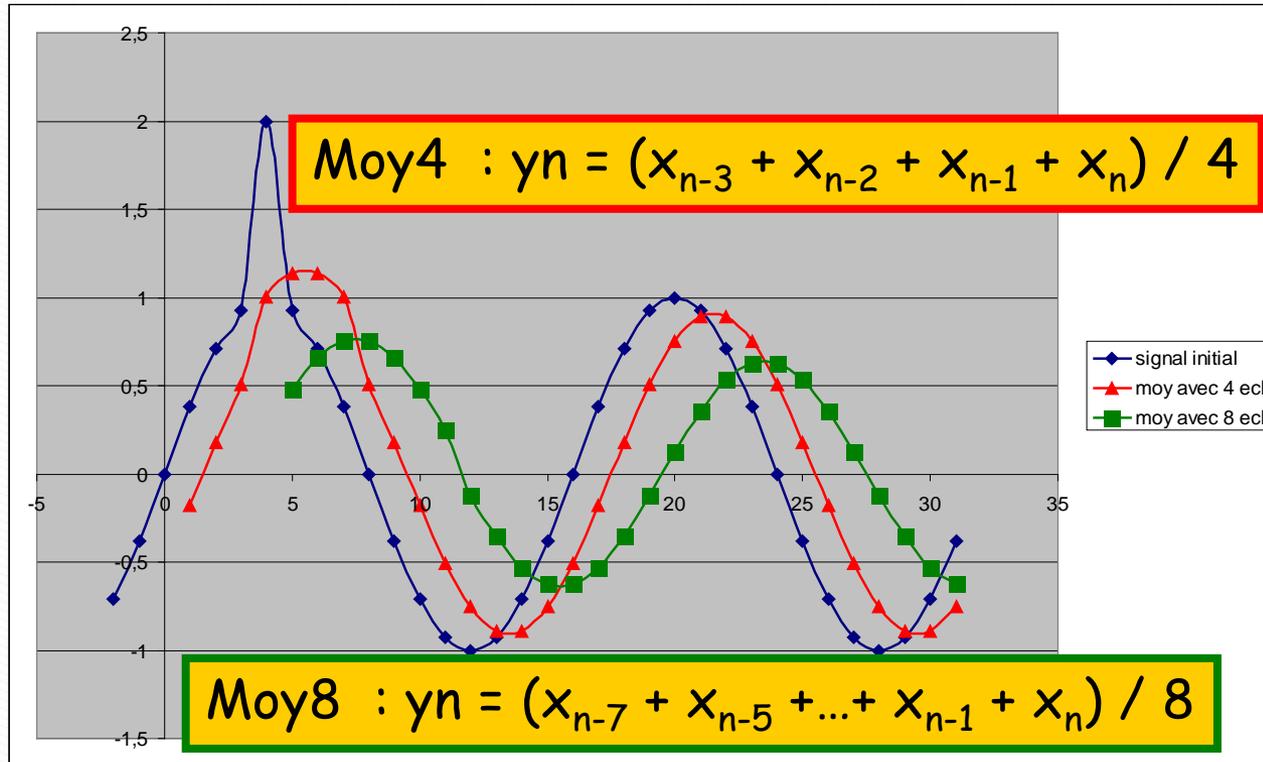
= 20 m de câble!!!



Autre exemple: un filtre numérique

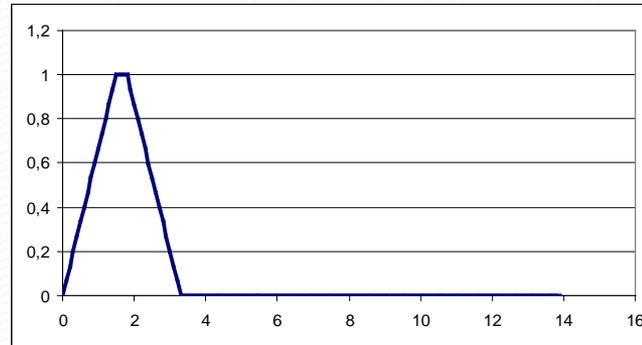
(En numérique, on peut faire du filtrage comme en analogique).

Le Filtre à moyenne mobile (filtre MA, Moving Average)
Filtre passe bas



Autre exemple: Le filtre trapézoïdale (Gated integrator)

Ce type de filtre est très utilisé dans la mesure d'énergie.



Bruit :

presque optimal, dépend de la largeur du plateau

Empilements :

excellentes performances

Déficit balistique :

rigoureusement insensible (durée de plateau > variation balistique)

Commentaires :

Filtre de réalisation très aisée en numérique. Il représente, en numérique, l'équivalent du CR(RC)⁴ analogique. ◀

$$CEB = 1,075 \rightarrow 1,15 \cdot CEB_{\infty}$$

Suivant largeur du plateau

Cours n°3

D. La tendance de l'électronique front-end

- Front-End numérique
- L'analyse de forme des signaux
- La datation haute résolution des événements

E. Mise en œuvre d'une chaîne d'acquisition

- Critères de choix d'intégration
 - Evolution des expériences de physique
 - Electronique \leftrightarrow Microélectronique
 - Les standards d'instrumentation
 - Les standards d'acquisition de données
- Exemple de chaîne d'acquisition en physique nucléaire
- Exemple de chaîne d'acquisition en physique des particules

Electronique Front-End Numérique

C'est du très costaud!!!

Evolution des ADC en terme :



Fréquence d'échantillonnage $F_e = 3,6 \text{ GHz} \Leftrightarrow T_e = 280 \text{ ps}$

Résolution **12 bits**

rend possible la numérisation du signal au plus près du détecteur

Avantages : Flexibilité du traitement du signal ↗
Possibilité d'analyser la forme du signal
Fonctionnement sans trigger (tri off line)

Inconvénients : Coût des ADC ↗
Consommation de puissance ↗
Quantité de données (stockage) ↗
Complexité de mise en œuvre ↗

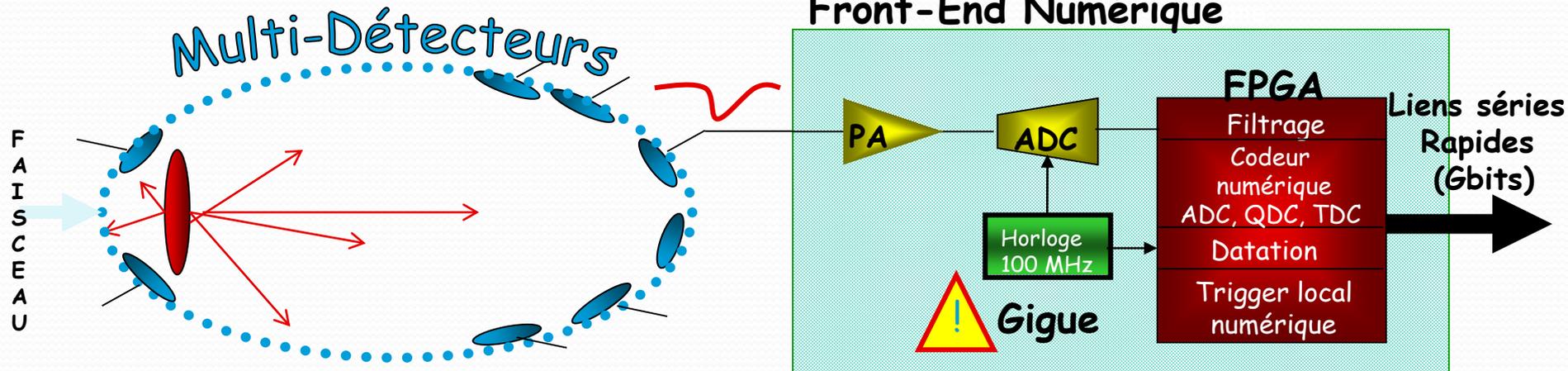
Exemples récents:

ADC12D1800 (TI): 12 bits; 3,6 GHz; pipeline; LVDS; 4,1 W; **2500 US\$ si 100u**

AD9690 (AD): 14 bits; 1 GHz; pipeline; CML; 2 W; **340 € si 1u**

Electronique Front-End Numérique

Au vue des performances des ADCs, des FPGAs et des possibilités offertes par le traitement numérique du signal, la tendance va être de numériser le signal dès que possible et ensuite de lui appliquer les mêmes traitements que l'on faisait en analogique sauf que là c'est numérique!

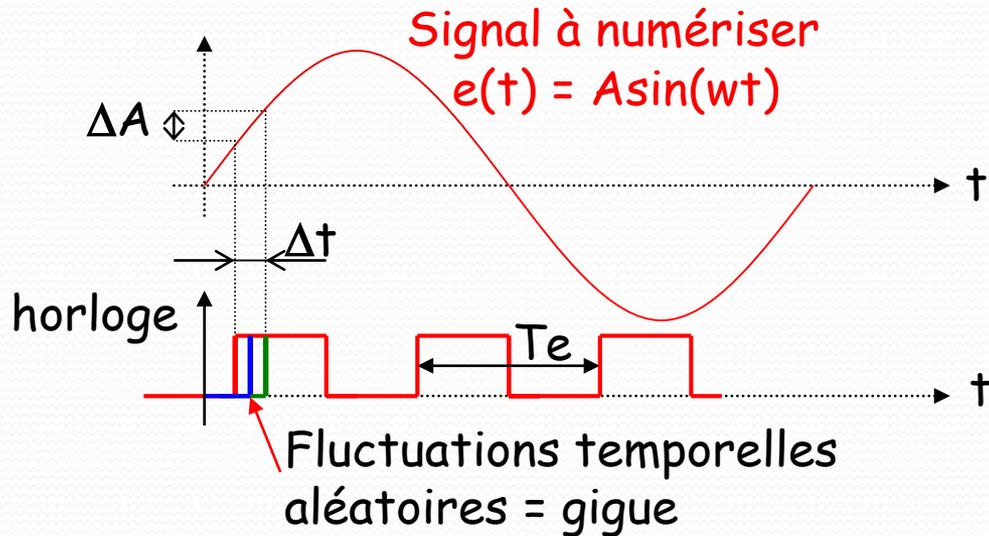


Un exemple : carte front-end FAZIA



- À proximité des détecteurs dans le vide
- ADC 14 bits @ 100 MHz et 250 MHz
- FPGA VIRTEX-5
- Analyse de forme, énergie et temps
- Liens séries rapides (400 Mbits/s)

La gigue (jitter) de l'horloge d'échantillonnage



$$\Delta t = \frac{10^{\frac{-SNR}{20}}}{2\pi f}$$

Avec SNR en dB

L'effet de la gigue :

L'incertitude du départ de la mesure Δt conduit à une incertitude sur la mesure ΔA qui peut dégrader le SNR et donc diminuer la résolution initiale.



Petit calcul :

$f_{\text{signal}} = 70 \text{ MHz}$

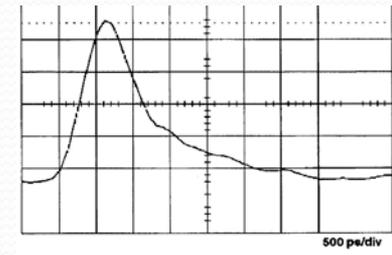
On veut 10 bits de résolution minimum donc $SNR > 60 \text{ dB}$

Il faut alors $\Delta t < 2.3 \text{ ps}$

Electronique Front-End Numérique

On a vu un ADC dernière génération avec:

$F_e = 3,6 \text{ GHz}$ ($T_e = 280 \text{ ps}$) et Dynamique = 12 bits



Même si ces caractéristiques permettent d'échantillonner les signaux des détecteurs les + rapides (ex : diamant, SiPM: $t_m \approx 1 \text{ ns}$).

Les inconvénients sont suffisamment prépondérants pour développer d'autres solutions gardant les avantages de ces ADC sans les défauts!

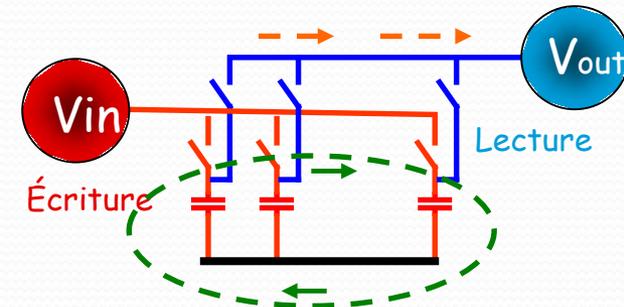
**Développement de circuits intégrés spécifiques ASIC qui sont des mémoires analogiques avec des fréquences d'échantillonnage allant jusqu'à qqs GHz.
(Défaut: Introduit du temps mort)**

Principe d'une mémoire analogique rapide

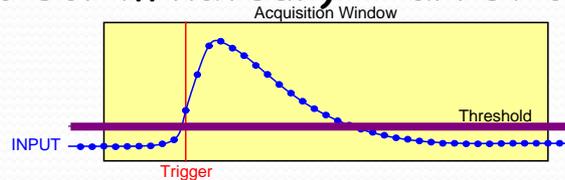
Mémorisation (échantillonneur / bloqueur) du signal d'entrée sur des capacités au rythme de la période d'échantillonnage.

Mémoire circulaire

- ↪ échantillonne en permanence (« écriture »)
- ↪ nombre d'échantillons limité (nb de capas)



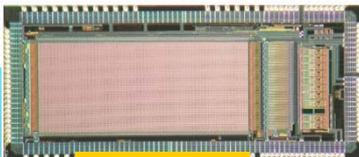
Passage du seuil (discriminateur) ⇒ arrêt de l'écriture



Mémoriser rapidement (max d'infos) puis lecture « lente » des échantillons



Un exemple : ASIC SAMLONG

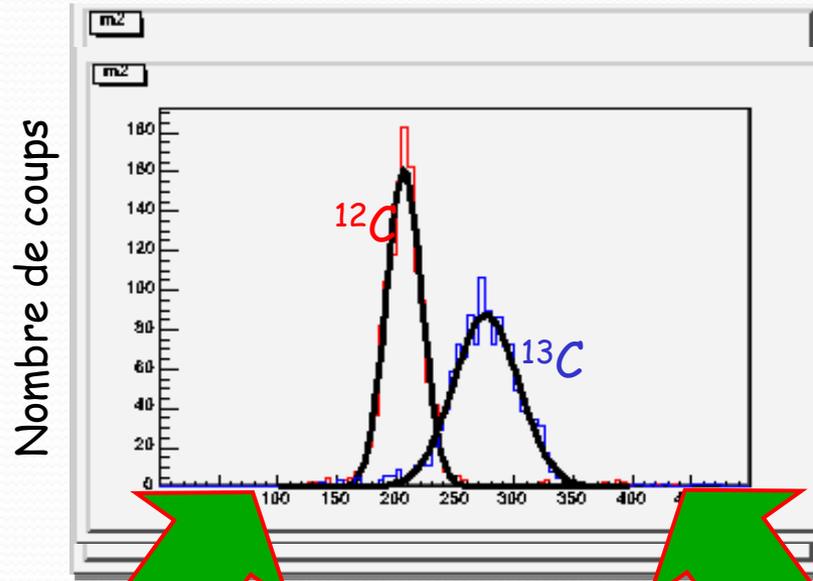


CEA/IRFU

2 voies - 1024 éch/voie - 12 bits @ 3,2 GHz - 250 mW

Analyse de forme des signaux

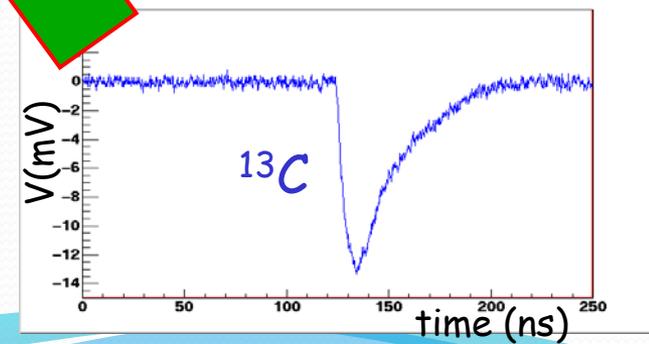
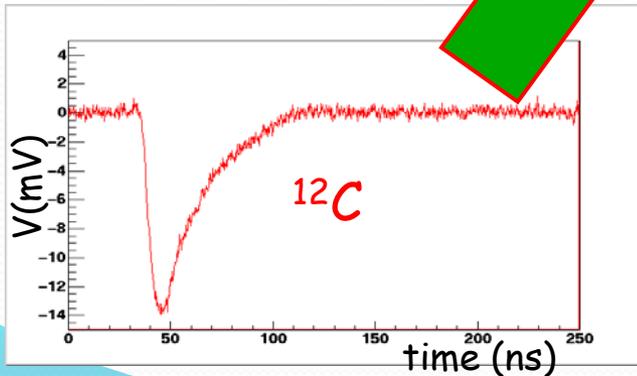
Discrimination d'isotopes par la méthode des « moments »



Expérience au Tandem

Silicium de 100 mm²

moment 2^{ème} ordre (ns²)



Analyse de forme des signaux

Notation T_e période d'échantillonnage

$X(i)$ valeur de l'échantillon en iT_e

Les valeurs de $x(i)$ sont prises au dessus d'un seuil (présence du signal)

Moment d'ordre 1 :

(s)

$$m1 = \frac{\sum_i x(i) \cdot i \cdot T_e}{\sum_i x(i)}$$

Moment d'ordre 2 :

(s²)

$$m2 = \frac{\sum_i x(i) \cdot (i \cdot T_e)^2}{\sum_i x(i)}$$



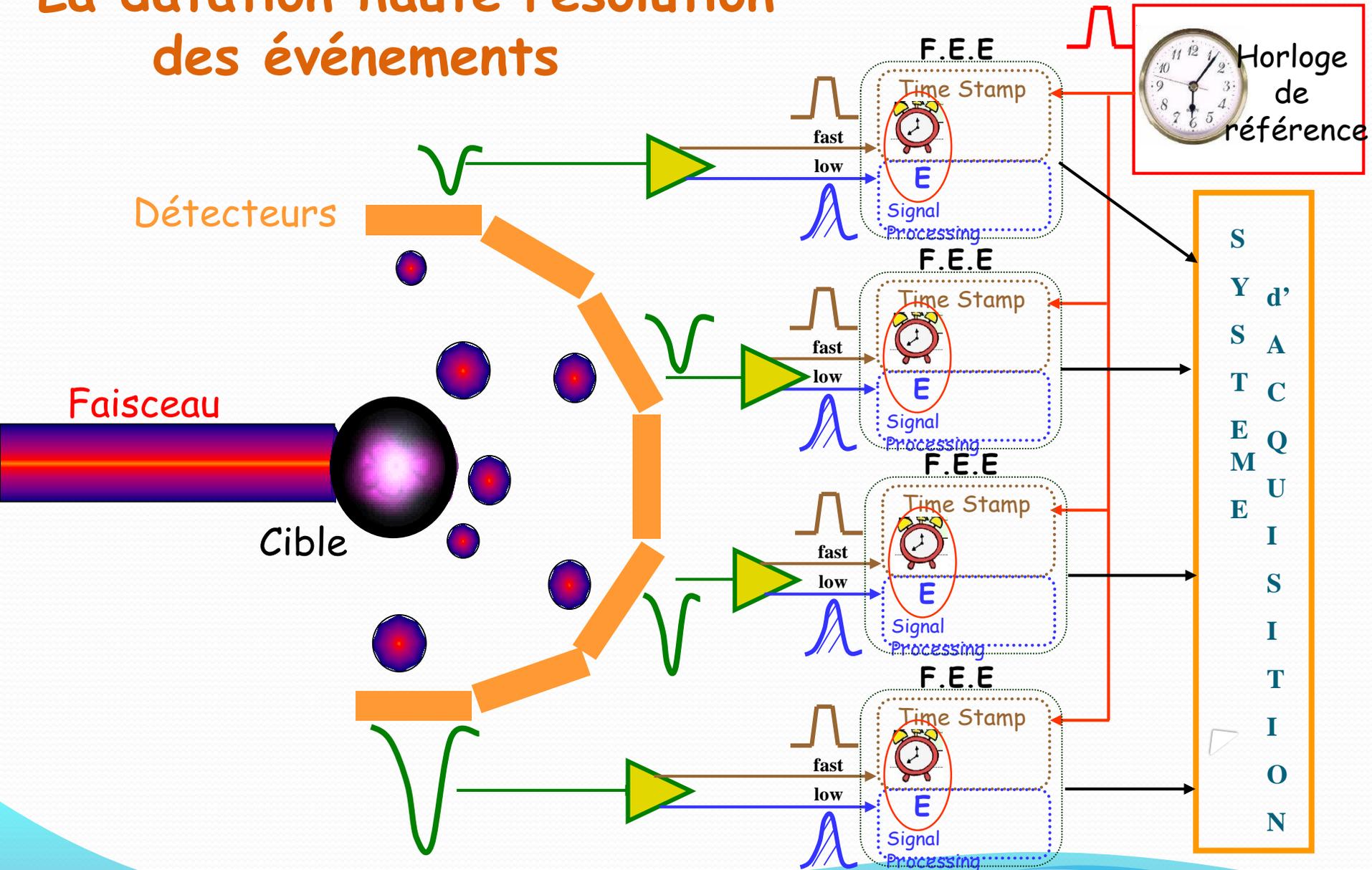
La datation haute résolution des événements

But : marquer les paramètres physiques avec une grande dynamique et une haute résolution temporelle



- Reconstituer les événements physiques « off line »
"Rejouer" l'expérience hors ligne avec différentes conditions de tri (coïncidence des événements) et en tenant compte de l'environnement (défauts)
- Voies complètement indépendantes
- Plus de temps mort commun
- implémentation possible d'un trigger « software »
- mesure du temps de vol des particules

La datation haute résolution des événements



Mise en œuvre d'une chaîne d'acquisition

- Critère de choix d'intégration
 - Evolution des expériences de physique
 - Electronique <-> Microélectronique
 - Les standards d'instrumentation
 - Les standards d'acquisition de données
- Exemple d'une chaîne d'instrumentation en physique nucléaire
- Exemple d'une chaîne d'instrumentation en physique des particules

Critère de choix d'intégration

Evolution des expériences de physique
vers de plus en plus de voies !!

- en physique nucléaire :

x 20



INDRA ~ 1000 voies en 1990
AGATA ~ 6000 voies prévues
FAZIA ~ 20000 voies prévues

- en physique des particules :

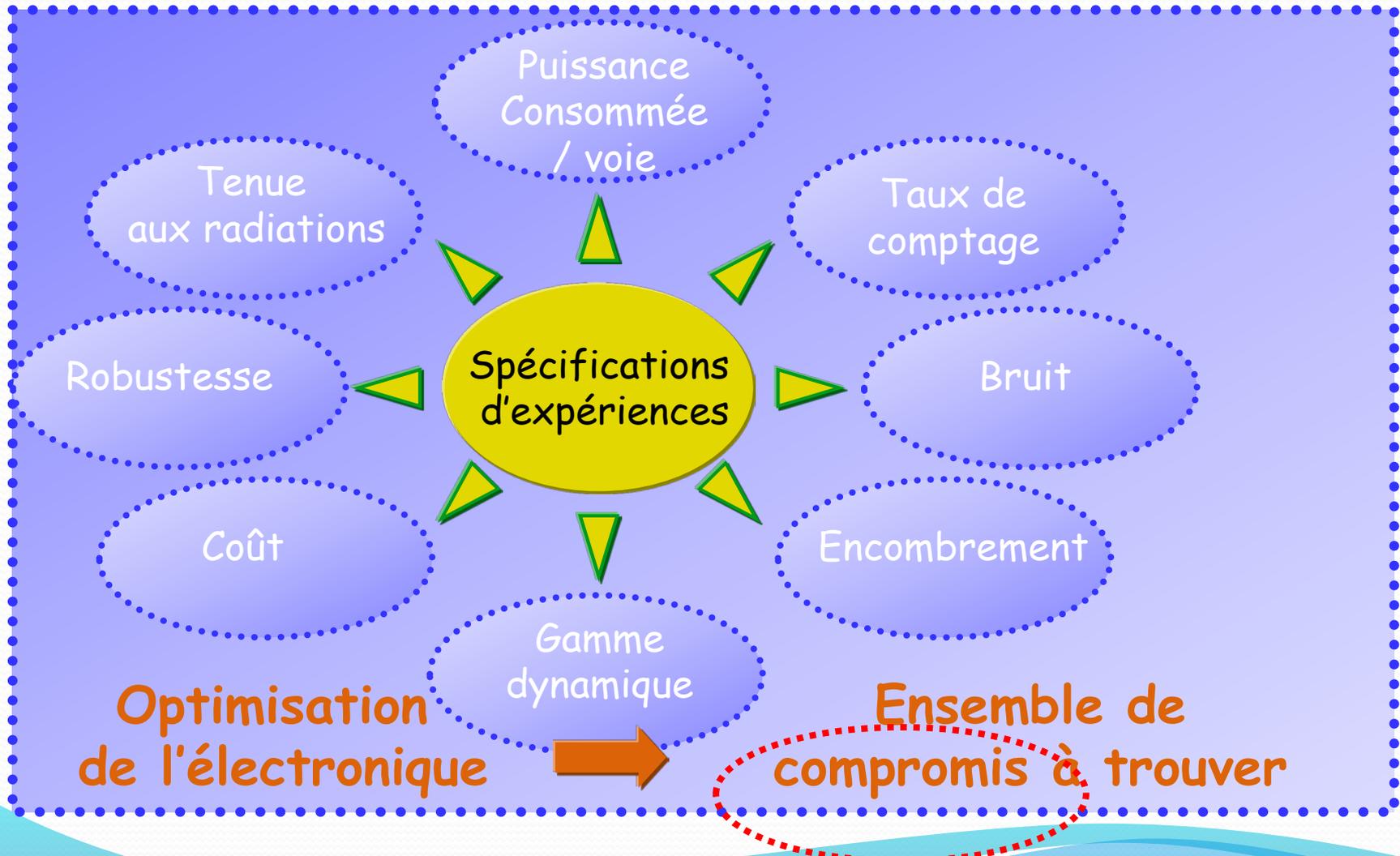
x 100



DELPHI ~ 250000 voies en 1990
ATLAS ~ 1200000 voies en 1990
ECAL / ILC ~ 25 millions de voies
en 2020

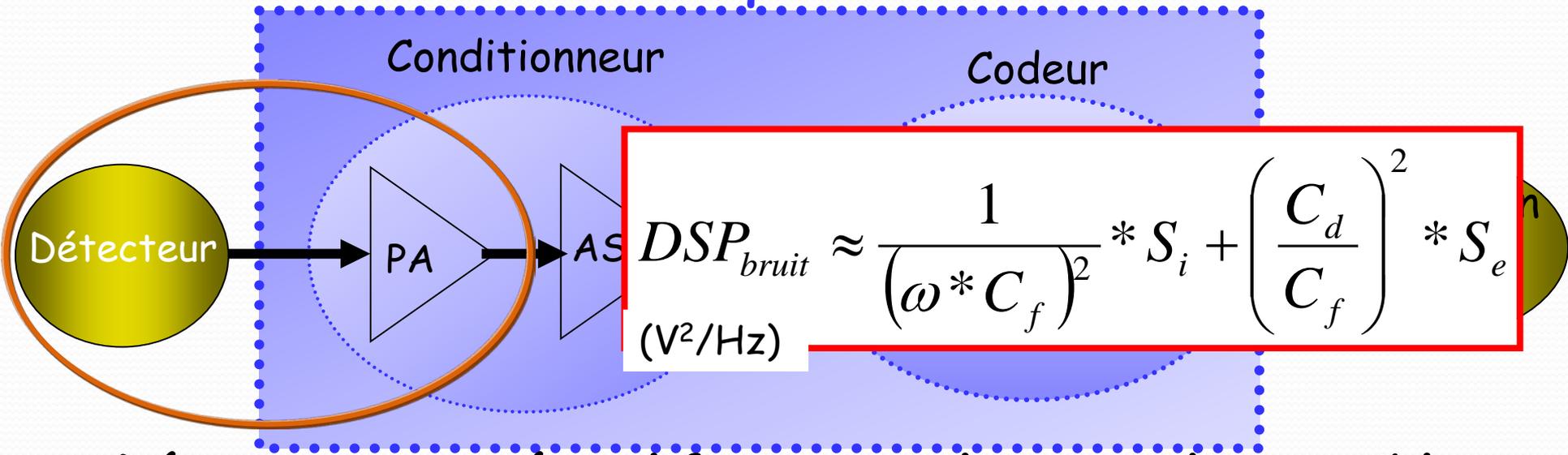
Critère de choix d'intégration

Les contraintes de l'expérience sur l'électronique



L'intégration de l'électronique front end

Electronique Front-End



$$DSP_{\text{bruit}} \approx \frac{1}{(\omega * C_f)^2} * S_i + \left(\frac{C_d}{C_f}\right)^2 * S_e$$

(V²/Hz)

« Détecteur et préamplificateur » le + proche possible

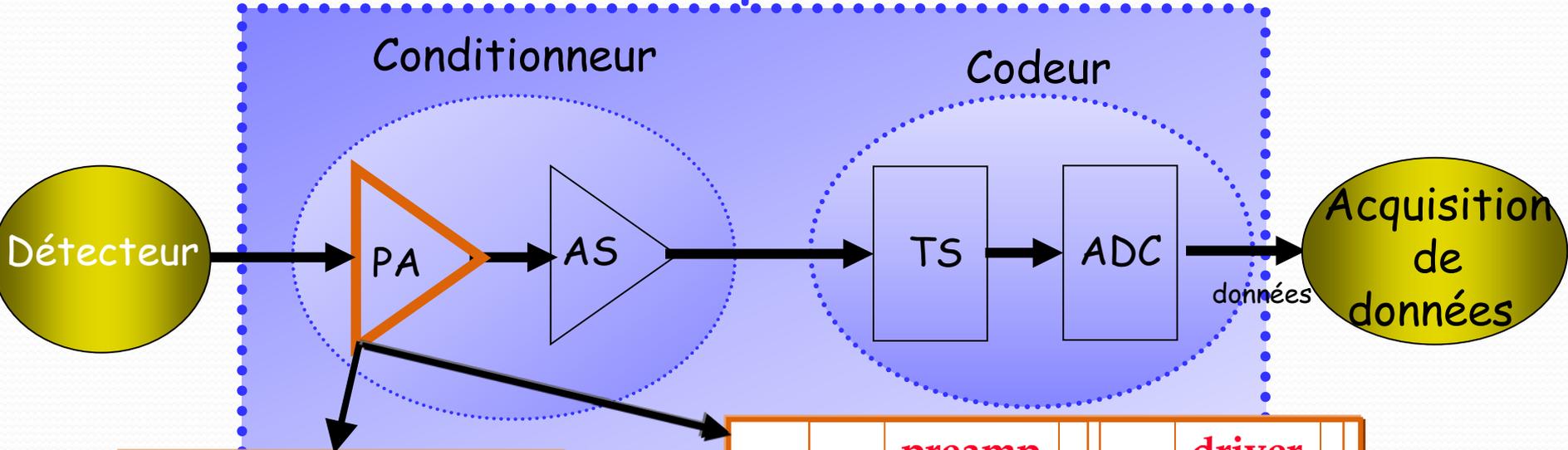
↘ longueur du câble ~100pF/m ➡ ↘ le bruit

➡ Distance fonction du nombre de voies de détection

➡ Miniaturisation de l'électronique

L'intégration de l'électronique front end

Electronique Front-End

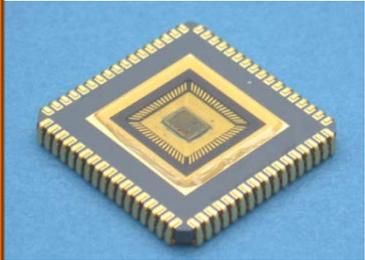


This section compares two electronic implementations. On the left, a large, square, gold-plated component is shown, representing a discrete solution. On the right, a green PCB is shown, which is significantly smaller and more integrated. The PCB is divided into sections labeled 'preamp', 'driver', and 'FET'. A dimension line below the PCB indicates a width of '6 cm'. The text '« D' »' and '« I »' is partially visible on the left, and 'sible' and 'n' are on the right.

➔ **Miniaturisation de l'électronique**

L'intégration de l'électronique partitionner au mieux l'électronique

Circuit intégré spécifique



Carte électronique



Module électronique



Châssis
électronique



Électronique
Microélectronique

Qu'est-ce que la microélectronique ?

Quelques définitions....

ELECTRONIQUE

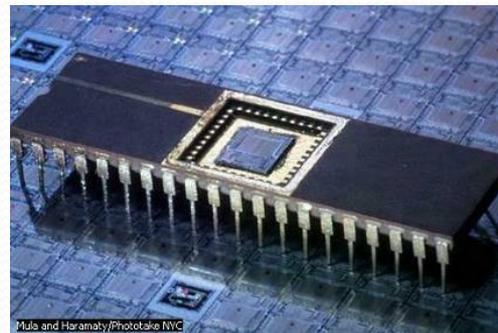
L'électronique est une branche de la physique appliquée, traitant de la mise en forme et de la gestion de signaux électriques, afin de transmettre ou recevoir des informations.

MICROELECTRONIQUE : spécialité de l'électronique

La micro-électronique s'intéresse à l'étude et à la fabrication de composants électroniques à **l'échelle micronique**

→ Technologie qui permet d'intégrer de nombreuses fonctions électroniques sur **un même morceau de Semi-conducteur**

Silicium ou autres

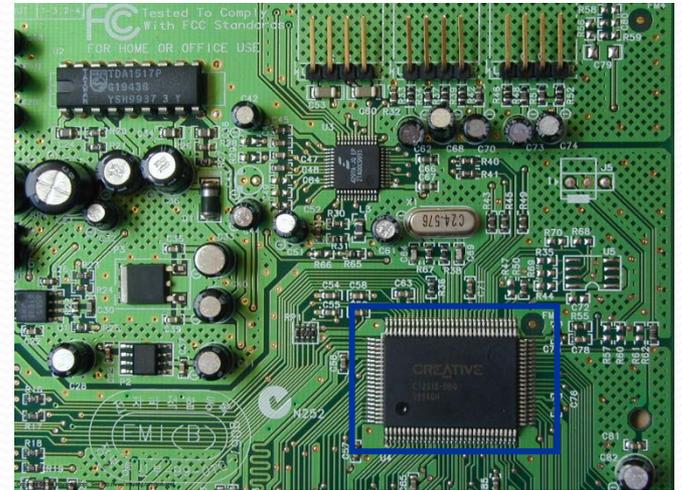


Qu'est-ce que la microélectronique ?

Micro-électronique ← → Electronique



Circuit intégré

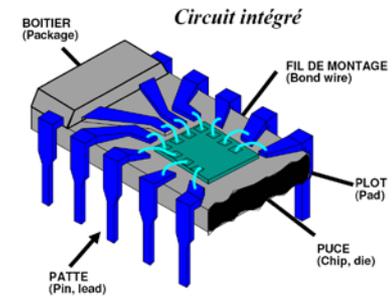


Carte électronique

Qu'est-ce qu'un circuit intégré ?

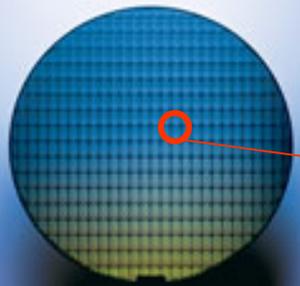
Le **circuit intégré** est un composant électronique reproduisant une ou plusieurs fonctions électroniques plus ou moins **complexes obtenues par assemblage d'une multitude de transistors**.

«puce» + fils de connexion + boitier
= **circuit intégré (CI)**

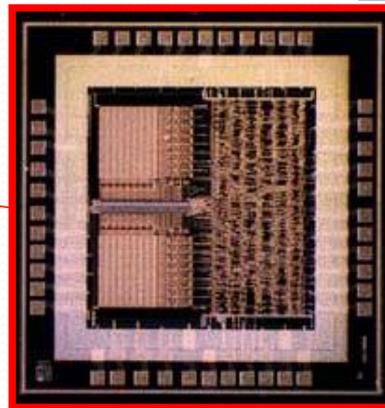


découpage des puces

Mise en boitier

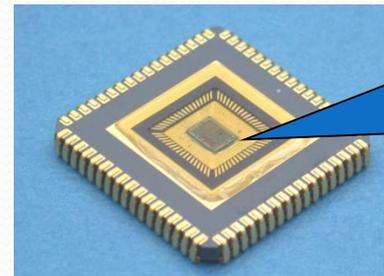


Wafer

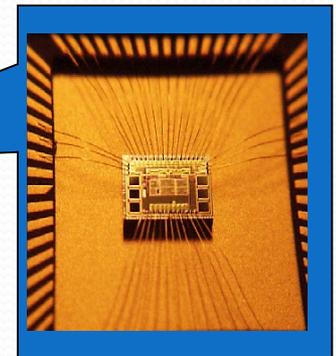


1mm à 10mm

Puce (chip)



Circuit intégré



Fils de connexion

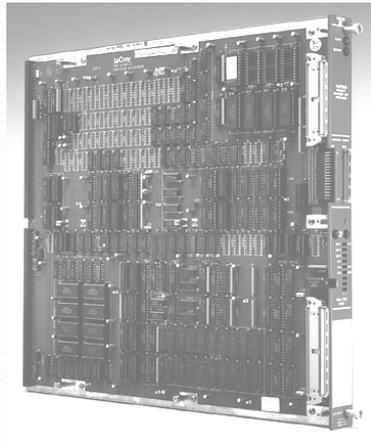
Pour quel projet de physique?

L'utilisation de la microélectronique
dans les expériences de physique
dépend des priorités du projet en terme :

Critères de choix

- + Performances (Vitesse, bruit électronique...)
- + Niveau d'intégration (encombrement)
- + Faible consommation (dissipation thermique)
- + Nombre de circuits (très faible coût pour grand volume)
- Flexibilité (intégrer= figer dans le silicium)

- Analogie avec l'arrivée des FPGA au début des années 90 ?
 - Evolution spectaculaire de l'intégration de l'électronique numérique

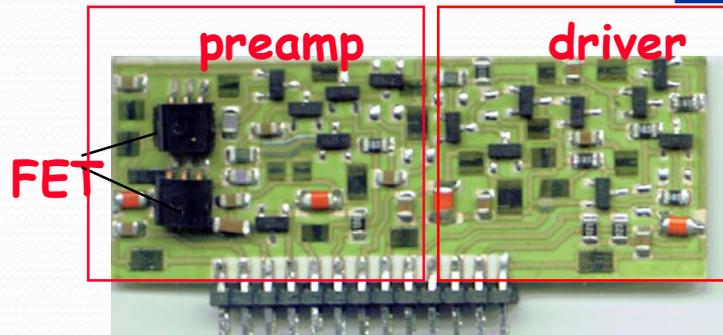


années 90

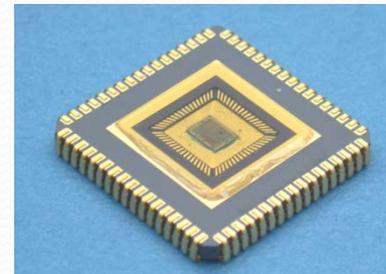


FPGA

- Evolution de l'intégration de l'électronique analogique et mixte



6 cm

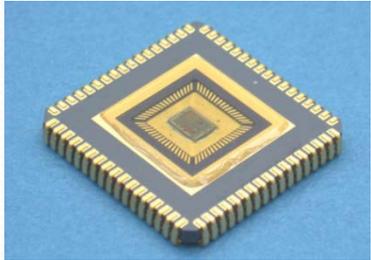


ASIC
Full
Custom

L'intégration de l'électronique

Partitionner au mieux l'électronique

Circuit intégré spécifique



Carte électronique



Electronique standardisée
ou spécifique

Module électronique



Châssis
électronique



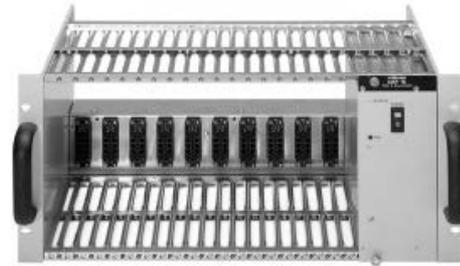
Standard d'instrumentation :

Standard NIM Nuclear Instrumentation Module

Le standard impose des spécifications mécaniques et électriques de modules électroniques utilisés en physiques de particules et nucléaires

Électronique modulaire :

- Flexibilité ↗
- Efforts de design ↘
- Facilité de Maintenance ↗
- Capacité d'évolution d'instruments ↗



Châssis
NIM



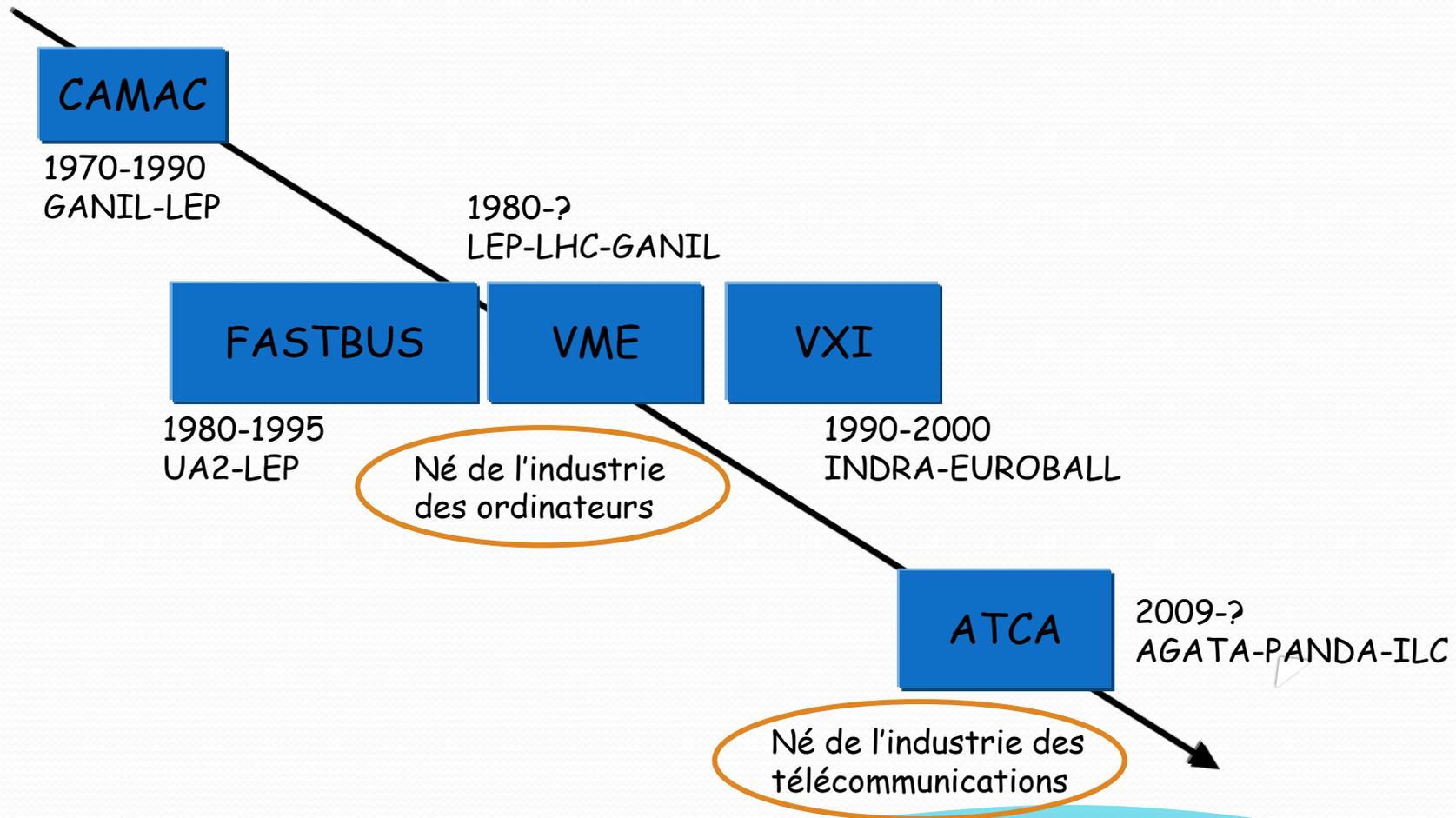
Module
NIM

Le standard NIM est le **plus simple** des standards
les modules NIM ne peuvent pas communiquer entre eux
à travers le fond de panier
mais bénéficie de connecteurs de fond de panier qui délivre de
fortes puissances

Le NIM est largement utilisé pour les *amplificateurs, discriminateurs et les modules logiques* qui ne requiert pas de transfert de données

Standard de bus d'acquisition de données

Evolutions des standards...



Standard de bus d'acquisition de données

Standard CAMAC Computer Automated Measurement And Control



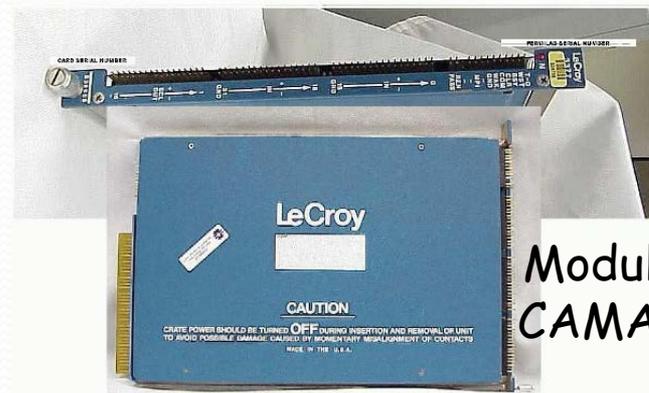
Le CAMAC est un bus standard pour l'acquisition de données et le contrôle utilisé dans les expériences de physique des particules et nucléaire et dans l'industrie.

Le bus permet les échanges de données entre les modules embarqués et le contrôleur de châssis qui réalise l'interface avec un PC ou une interface VME.

Le standard définit les caractéristiques mécaniques, électriques et logiques du bus parallèle.

Le débit de transfert de données sur le bus est de l'ordre de 3 MOctets/s

Châssis
CAMAC



Module
CAMAC

Standard de bus d'acquisition de données

Standard VME Versa Module Eurocard



Le Bus VME est un standard de bus d'ordinateur développé à l'origine des lignes spécifiques du microprocesseurs 68000 dont les applications sont nombreuses

Il est basé physiquement sur les dimensions des cartes Euros

Il a été développé en 1981 et continue à être utilisé aujourd'hui

Le débit de transfert de données sur le bus est de l'ordre de 40 MOctets/s

Châssis
VME



Module
VME



Standard de bus d'acquisition de données

Standard ATCA Advanced Telecom Computer Architecture



Les spécifications ATCA ont été conçues pour répondre aux exigences des opérateurs de télécommunications : connectique haut débit, processeurs rapides, fiabilité améliorée, interférences électromagnétiques limitées, etc. La norme cible donc principalement le marché des grands équipementiers en télécommunications (Alcatel-Lucent, Huawei, Ericsson...).

Le standard ATCA propose de multiples liens séries entre les slots :
de **2.5 à 10 Gigabits/s**.

C'est le standard qui est pressenti pour remplacer le standard VME dans les systèmes d'acquisition modernes.

Châssis
ATCA

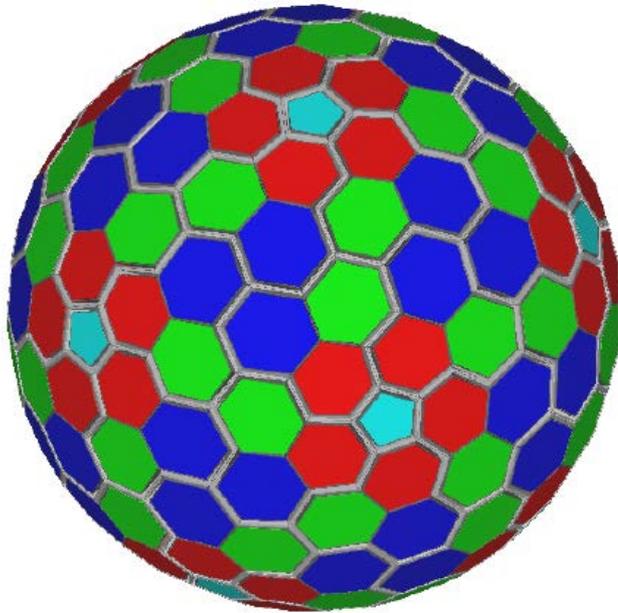


Module
ATCA

Exemple de chaine d'instrumentation en physique nucléaire

**Le projet AGATA :
Advanced Gamma Tracking Array**

**Projet Européen :
France, Allemagne, UK, Italie, Pologne...**



**Objectif : étudier le noyau grâce aux rayonnements Gamma
en exploitant
leur trajectoire leur énergie et leur temps d'arrivée.**

**Pour cela on constitue une sphère la plus parfaite possible de
180 détecteurs hexagonaux en Germanium (200k€chacun)**

Chacune des 6 faces des détecteurs est divisée en 6 segments :

**1 détecteur est alors composé de :
36 voies de mesure + 1 voie centrale CORE**

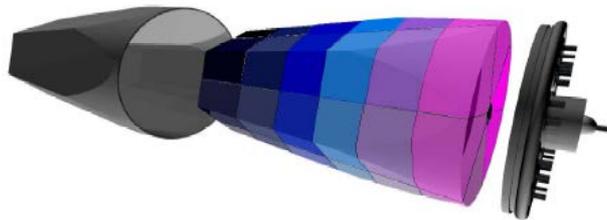
Ce qui représente $37 * 180 \sim 6600$ voies de mesure

Chacune des voies est codées par ADC 14 bits/100MHz

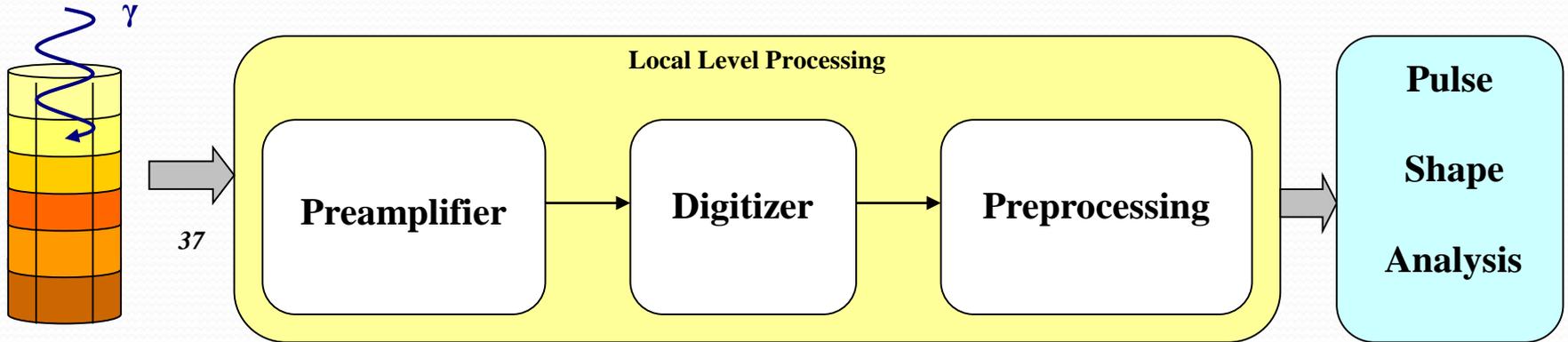
Trigger maximum de 50KHz

Débit maximum de 720Mo / Cristal

Collaboration IPN/CSNSM/INFN/RAL/IPHC/RLC



Chaine d'acquisition de données



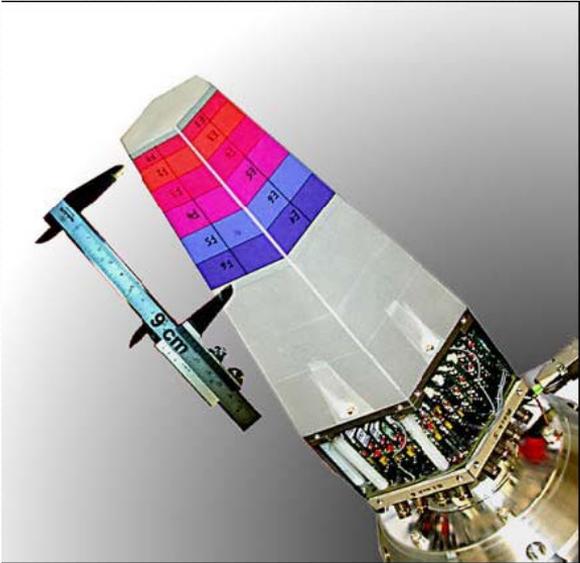
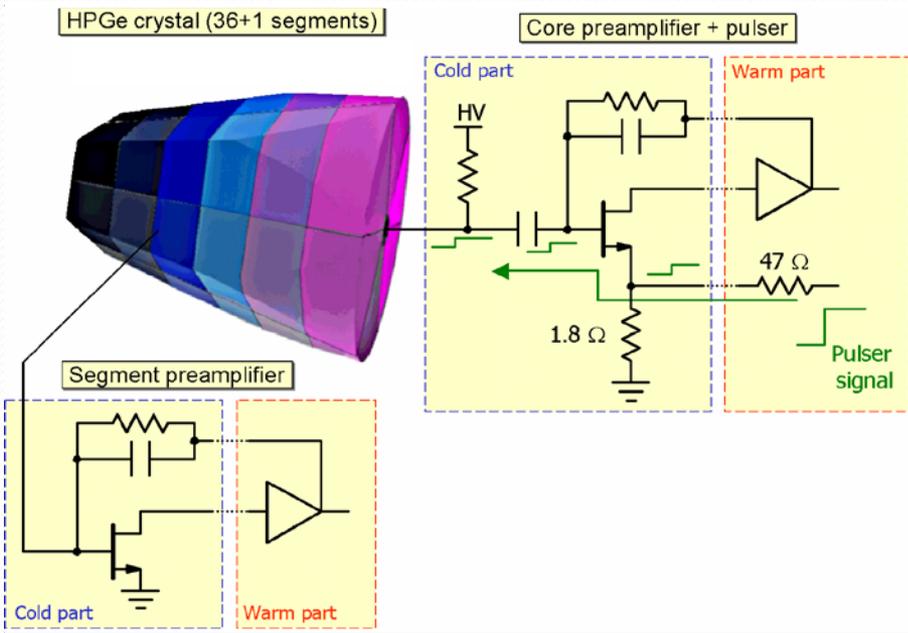
« Preprocessing » :
« Pré-traitement »

l'enregistrement du front montant
du signal de charge,
l'énergie calculée sur ce signal et
une étiquette temporelle indiquant l'instant
d'arrivée de l'évènement

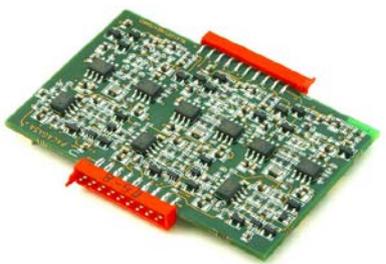
« Pulse Shape Analysis » (PSA) :
« Analyse de forme d'impulsion »

Ce système détermine la position d'interaction
du gamma à partir d'une étude
sur la forme du temps de montée
des signaux venant du détecteur

Préamplificateur de charges



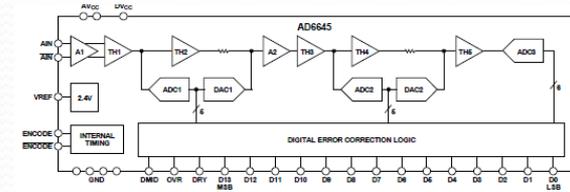
Carte PAC
Vue de dessus
Vue de dessous



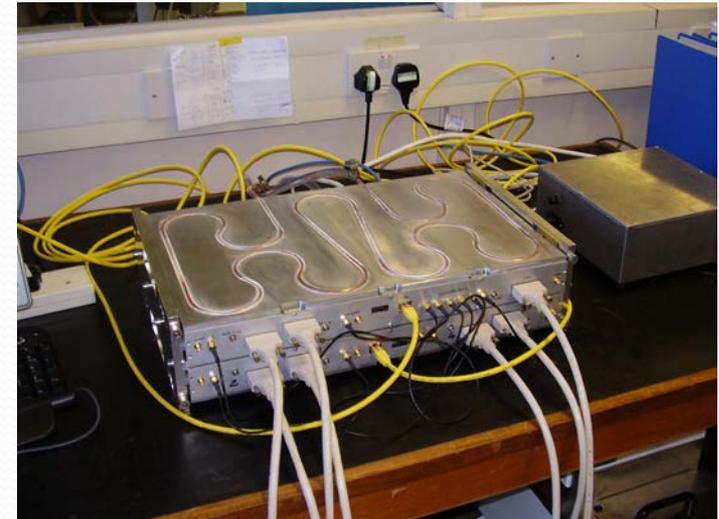
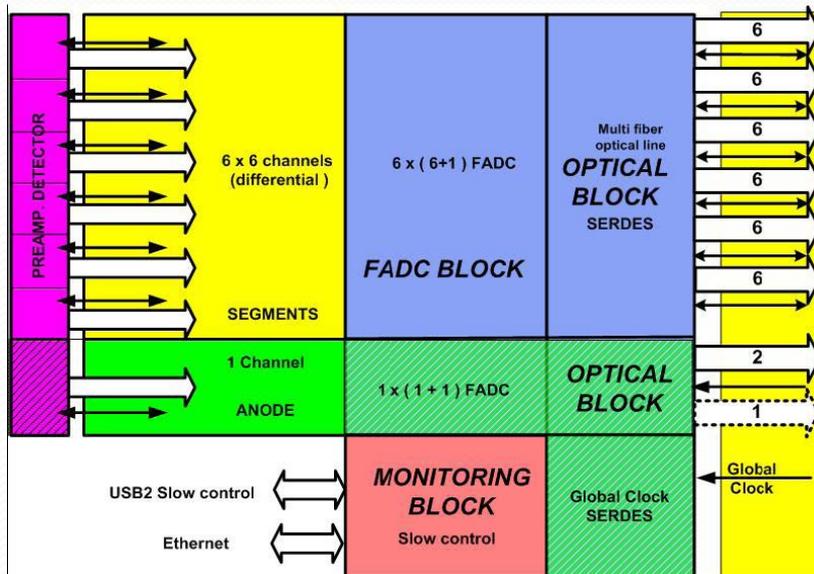
Le « digitizer »

- échantillonner les signaux analogiques à 100 MHz avec 14 bits (11 à 12 bits effectifs)
- envoyer les signaux numérisés vers les modules de « Preprocessing » via une interface optique par groupe de 6 fibres

C'est un Pipeline!

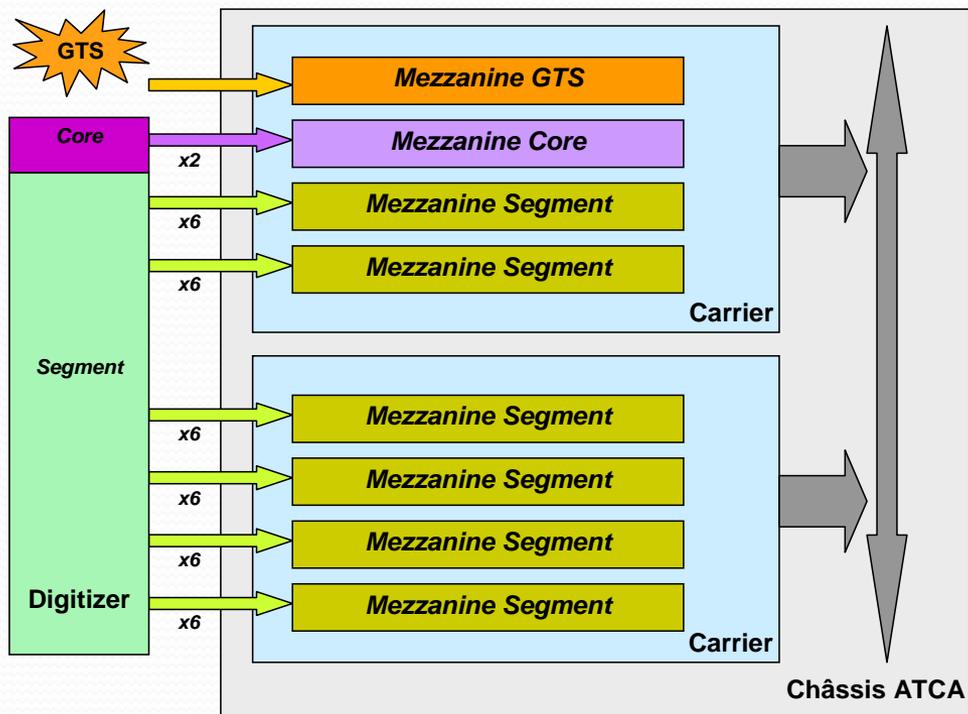


Le digitizer est monté à une distance de 5 à 10 mètres des détecteurs

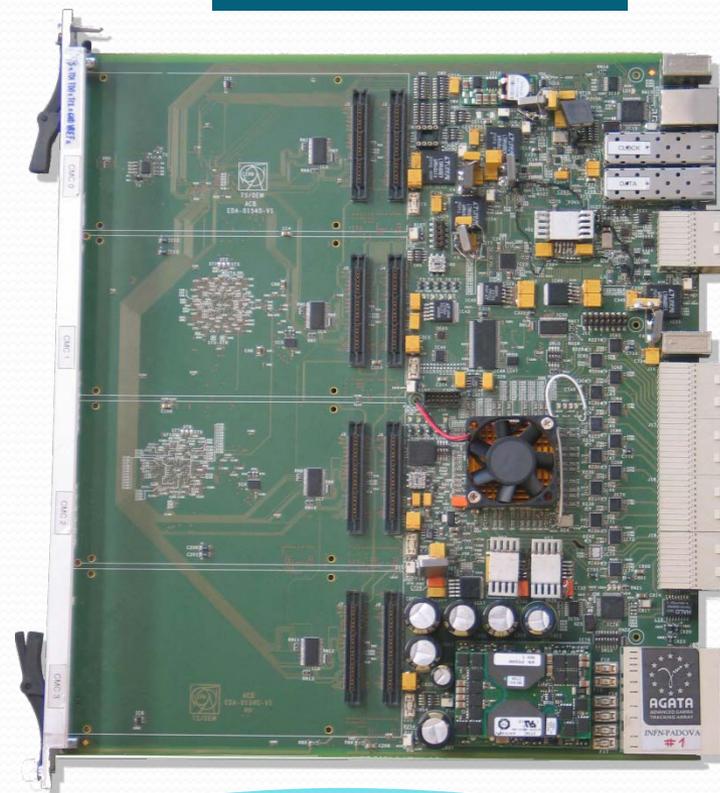


Le module « digitizer »

Le « Preprocessing » »



Carte « Carrier »



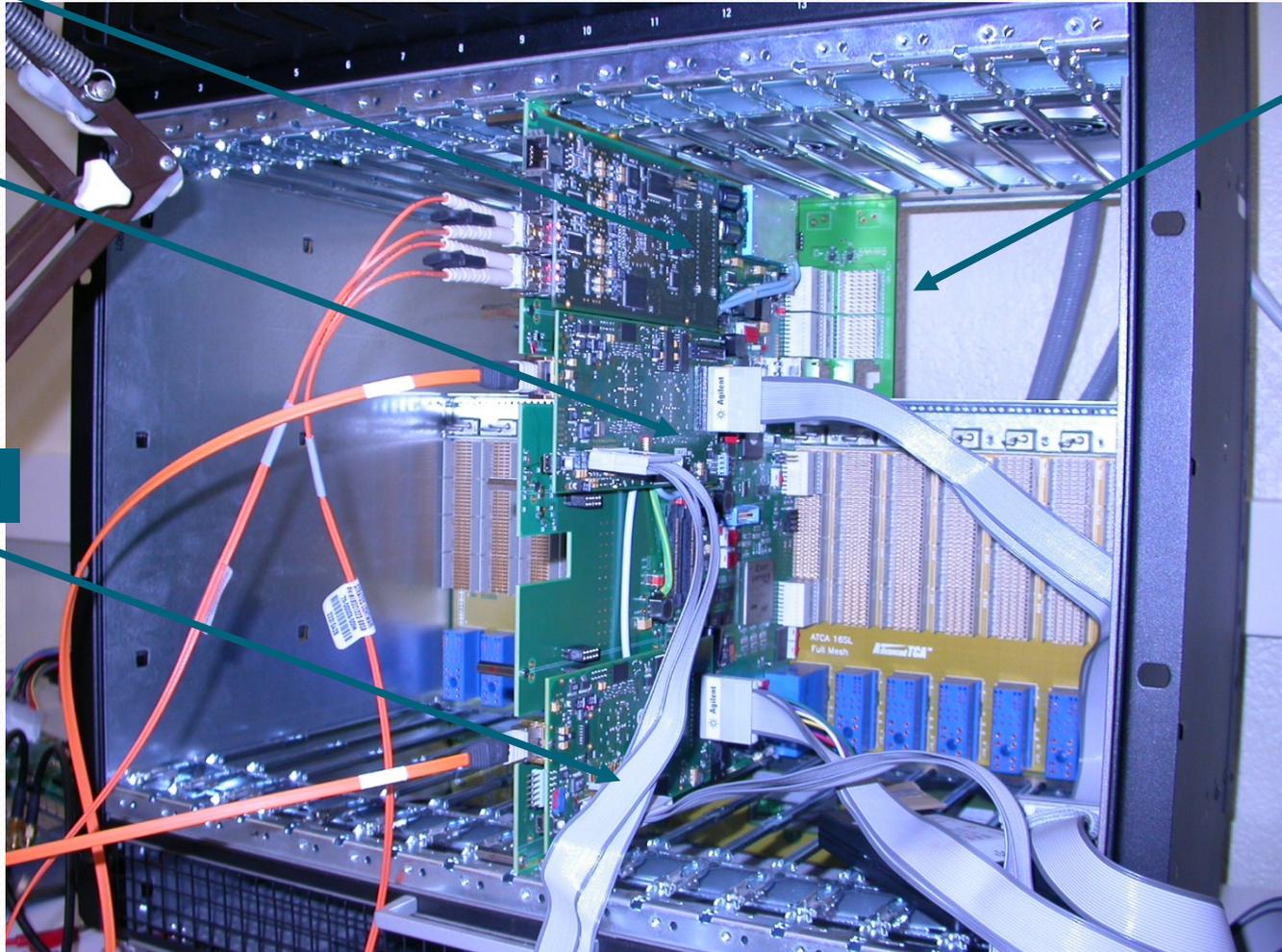
Carte ATCA dans son châssis 14'

GTS

Core

Segment

TCLK



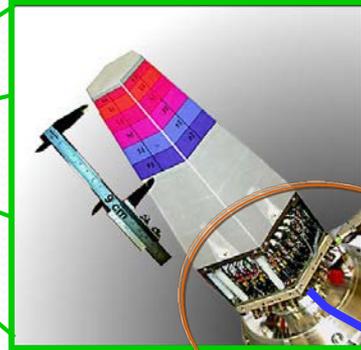
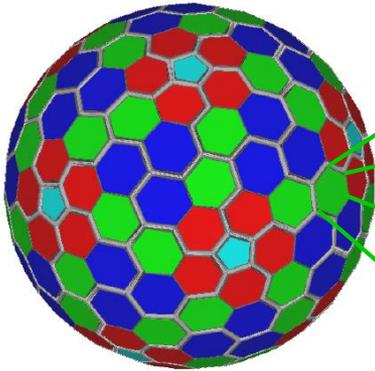
Cartes Segment et Core AGATA



Format mécanique CMC, alimentation 3.3V, données séries 800 Mb/s, Ethernet entrées Optiques 2GB/s, JTAG, FPGA V4FX60(PPC/linux)

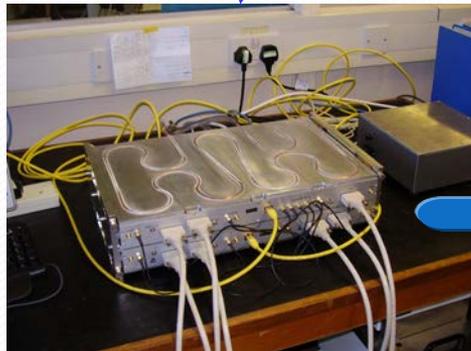
Architecture globale de la chaine d'acquisition

180 «clusters» hexagonaux en Germanium



12 cartes PAC (3 voies) + 1 carte core

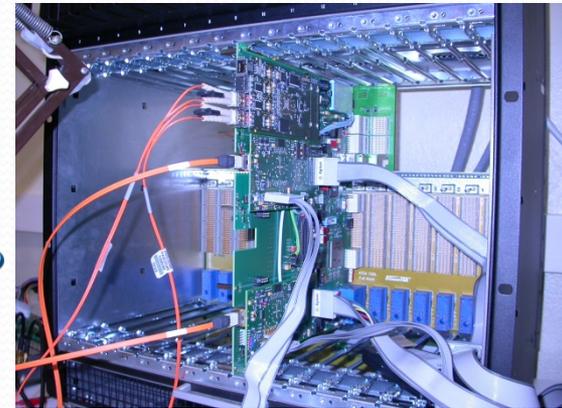
Liaison filaire différentielle



2 Gbits/s

Fibres optiques

30 châssis ATCA de
180 cartes Maître et
180 cartes Esclave



180 modules « digitizer »
36 voies de mesure +
1 voie centrale CORE

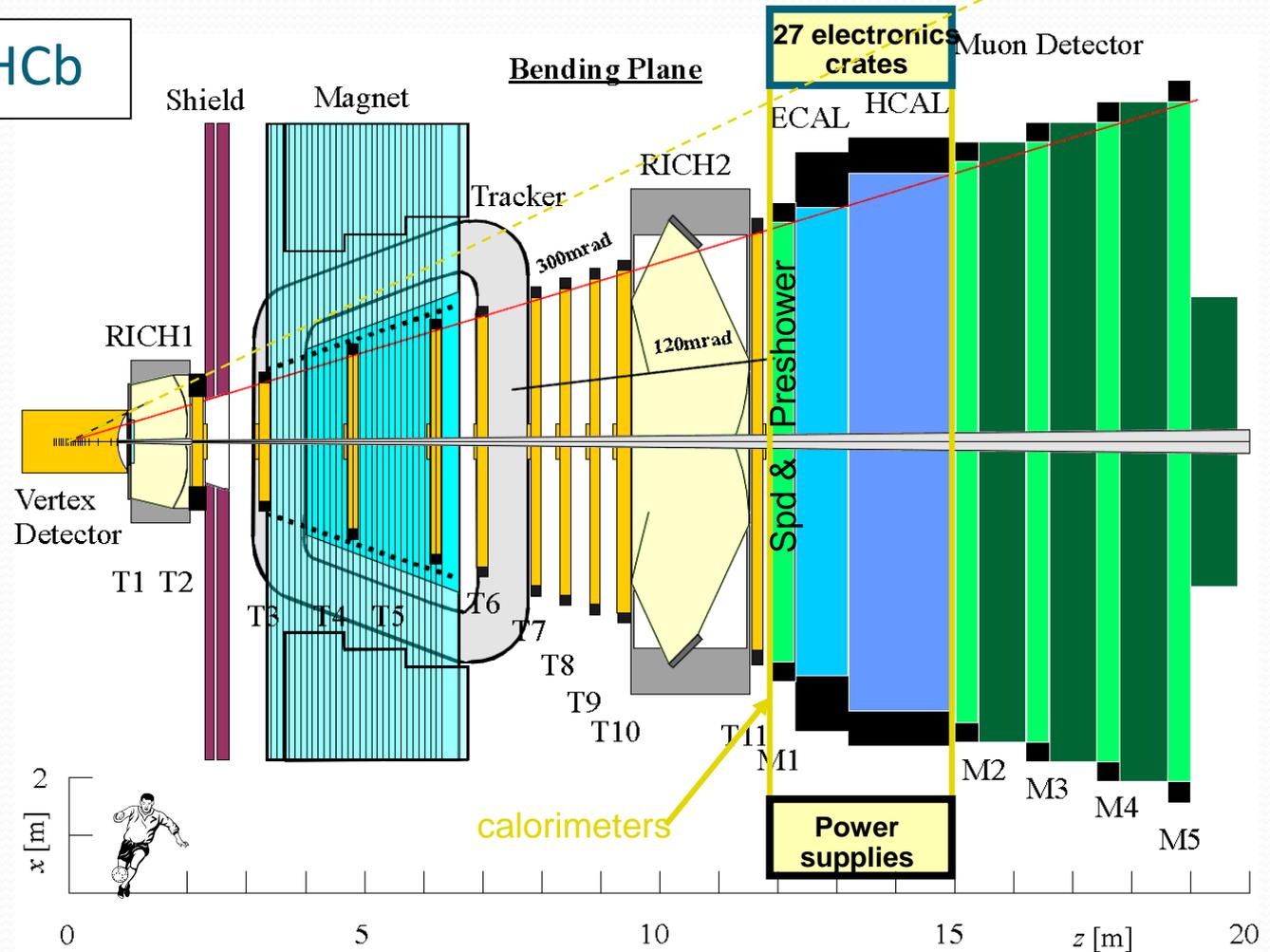
Exemple de chaine d'instrumentation en physique des particules

Le détecteur LHCb

PS/SPD : 6000 ch
pads + fibers

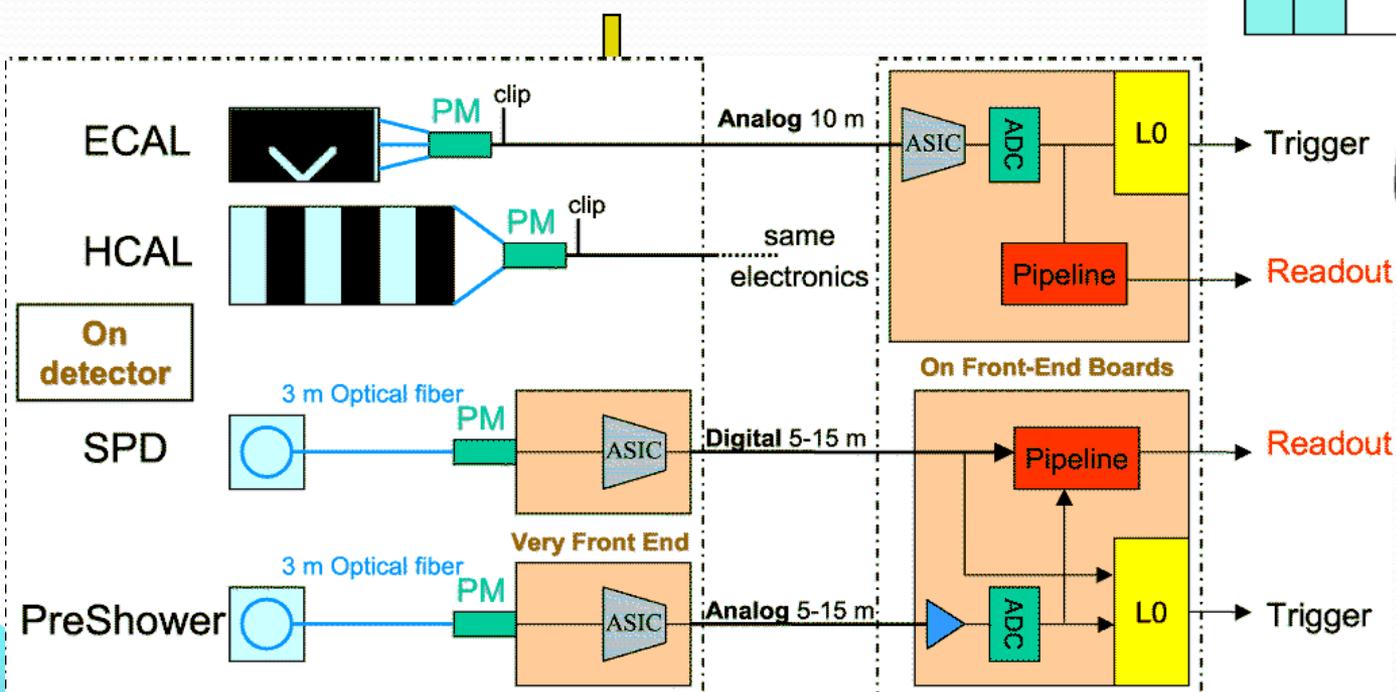
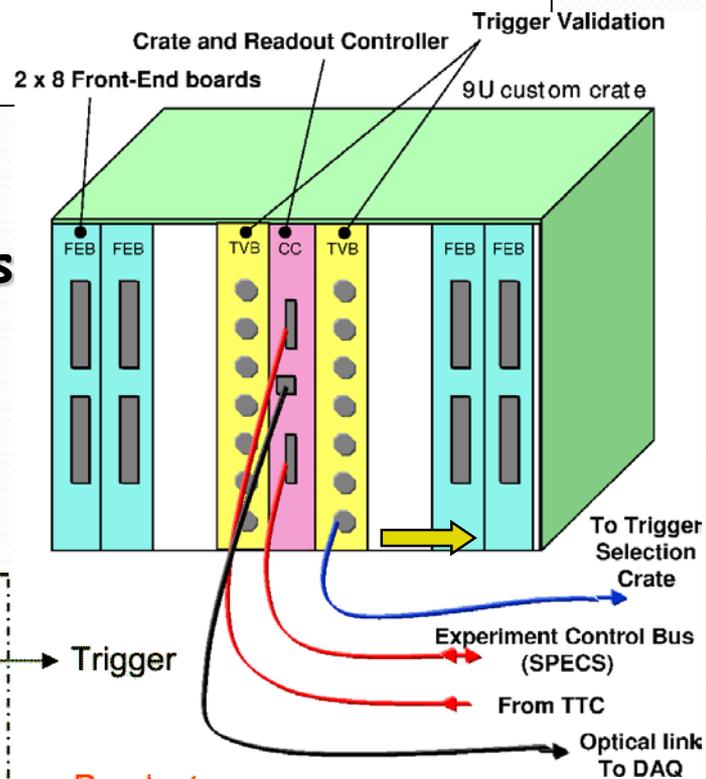
ECAL : 6000 ch
shashlik (Pb-scint)

HCAL : 1500 ch
tilecal (Fe-scint)



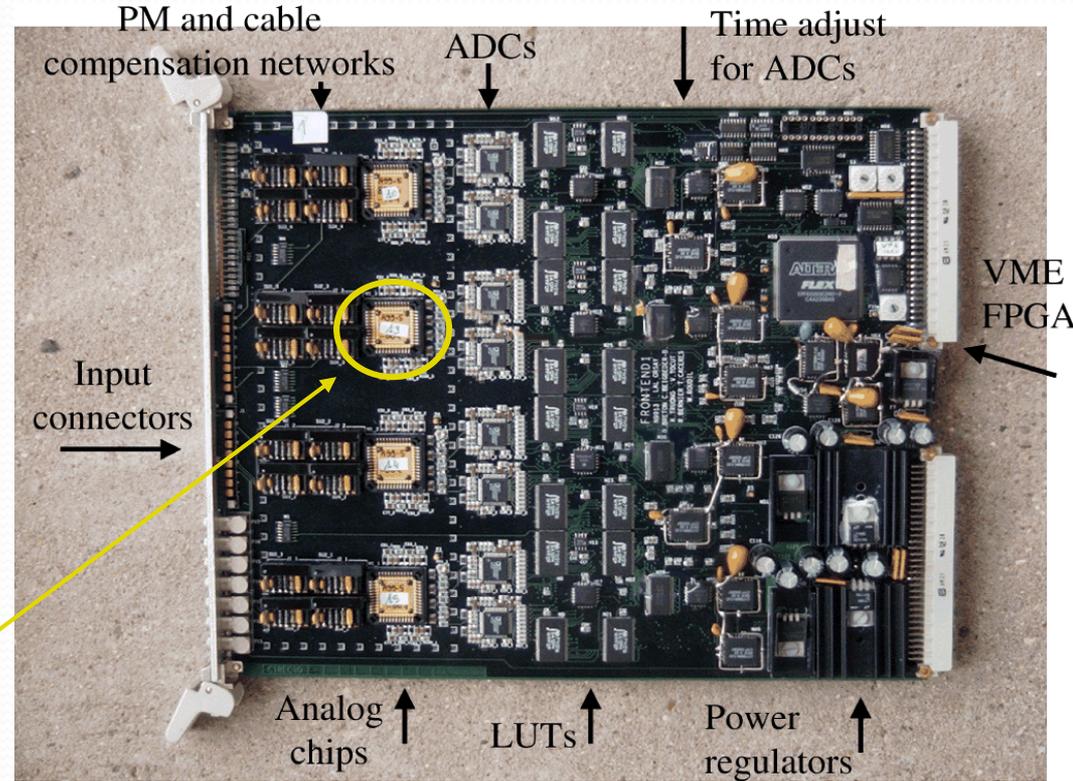
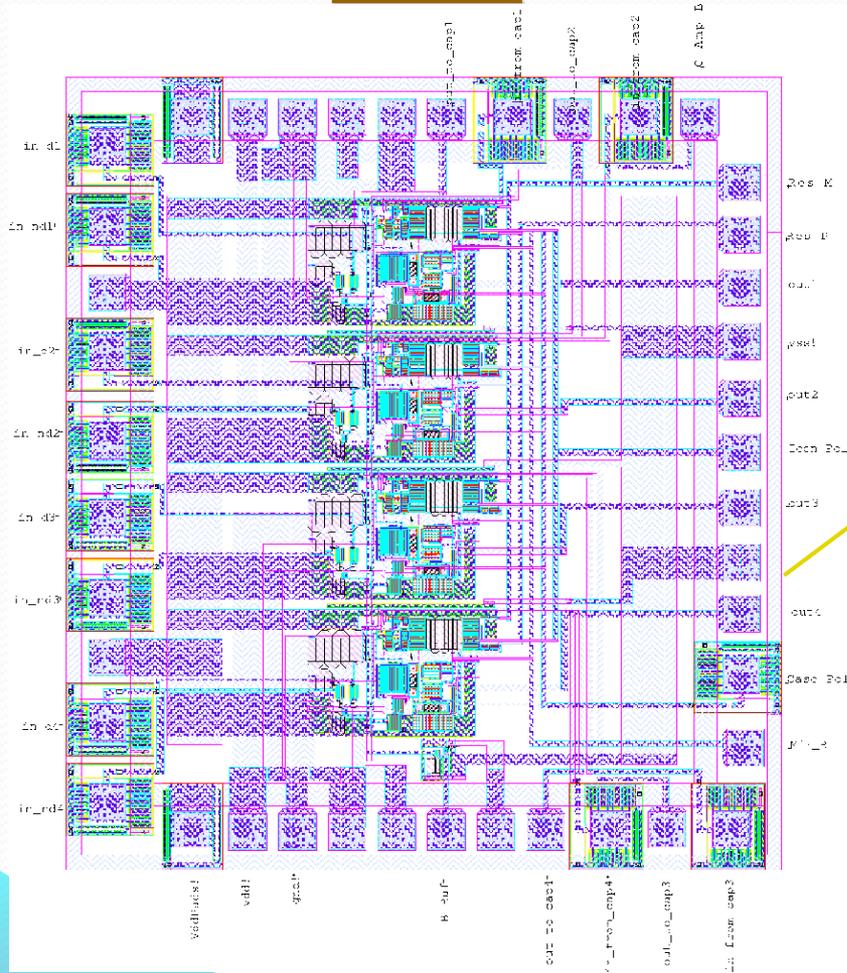
Electronique Front-End 40MHz

27 chassis "full custom" identiques remplis avec deux types de cartes front-end



Ecal/Hcal ASIC layout and FEB prototype

AMS BiCMOS 0.8um
(1.9 x 2.1 mm²)
(60mW/ch)



16-channel prototype of the Ecal/Hcal front-end board (1999)

Pour aller plus loin:

Les commentaires indiquent mon avis personnel et n'engagent que moi alors n'hésitez pas à vous faire votre propre avis!

« **Certains aspects du traitement du signal** » de Patrick Nayman

<http://lpnhe.in2p3.fr/local/cache-vignettes/L52xH52/pdf-eb697.png>

Quasiment une bible (du signal à son traitement en passant par des notions propres au domaine de la physique).

« **Instrumentation électronique en physique nucléaire** » de J.J. Samuëli, J. Pigneret et A. Sarazin - Masson & Cie

Théorie sur les détecteurs et l'électronique associée (pac, filtrage optimal,....)

Schémas électroniques un peu vieillissant mais très bien sur la théorie.

« **Electronique, composants et systèmes d'applications** » de Thomas L. Floyd - Dunod

Pour commencer par les « bases ». Très bien fait avec exercices et TP.

Les journées VLSI/FPGA/IAO/CAO de l'IN2P3

<http://indico.in2p3.fr/conferenceDisplay.py?confId=6821>

Pour savoir les dernières choses faites dans nos laboratoires.

Les autres écoles IN2P3

<http://www.in2p3.fr/actions/formation/>

Beaucoup d'informations très utiles dans les présentations.

Pensez à regarder les notes d'applications des fabricants tels que Maxim, Analog Devices, Texas Instrument,...

Pour réaliser ce cours, je me suis inspiré principalement de présentations réalisées par :

Jean Marc Fontbonne, Christophe de La Taille et Philippe Vallerand.

Je les remercie donc vivement.

F I N

Merci de votre attention

Fin