



RÉPUBLIQUE ALGÉRIENNE DÉMOCRATIQUE ET POPULAIRE  
MINISTÈRE DE L'ENSEIGNEMENT SUPÉRIEUR ET DE LA RECHERCHE SCIENTIFIQUE

**UNIVERSITÉ ABOU BEKR BELKAID TLEMCEM**

FACULTÉ DE TECHNOLOGIE  
DÉPARTEMENT DE GÉNIE ÉLECTRIQUE ET ÉLECTRONIQUE

# MEMOIRE

PRÉSENTÉ POUR L'OBTENTION DU DIPLÔME DU MASTER

EN : ELECTRONIQUE

SPÉCIALITÉ : INSTRUMENTATION

PAR : BOULOUIZ YOUSOUF

*THÈME*

---

ETUDE & RÉALISATION D'UN PANNEAU  
LUMINEUX

---

SOUTENU PUBLIQUEMENT, LE 20/06/2017 DEVANT LE JURY

COMPOSÉ DE :

- MR. BECHAR .H
- MR. NEMMICHE .A
- MR. MAASOUM .N
- MR. BELARBI .B

PRESIDENT  
DIRECTEUR DE THÈSE  
EXAMINATEUR  
EXAMINATEUR

*ANNÉE UNIVERSITAIRE 2016/2017*

# ***REMERCIEMENTS***

Avant tout, je remercie le **BON DIEU** pour m'avoir ramené à accomplir ce présent travail.

Au nom de l'électronique et de la technologie de l'esprit scientifique, au nom de la vertu du travail et de l'esprit d'élévation de la connaissance, je tiens à exprimer ma profonde gratitude et mes sincères remerciements à mon encadreur **Mr. NEMMICHE AHMED**, l'expert en instrumentation, pour le sujet qu'il m'a proposé, son soutien qu'il m'a donné, ses précieux conseils et ses justes critiques qui témoignent de l'intérêt qu'il m'apporte.

Aussi, je tiens à remercier **Mr. BECHAR HASSAN**, qui m'a fait l'honneur de présider le jury et aussi **Mr. NOUR EDDINE MAASSOUM** d'avoir accepté de juger ce travail.

En fin, je tiens à remercier tous les membres du Laboratoire d'électronique de la Faculté de technologie où ce travail a été effectué, sans oublier toutes les personnes ayant participé de près ou de loin à la réalisation de ce projet, qu'ils trouvent ici l'expression de nos profonds remerciements.

# *Dédicaces*

*C'est avec profonde gratitude et sincères mots,  
Que je dédie ce modeste travail de fin d'étude à  
mes parents, et spécialement à ma chère mère qui a sacrifié sa vie  
pour  
ma réussite et m'a éclairé le chemin par  
ses conseils judicieux.  
j'espère qu'un jour,  
je pourrai lui rendre un peu de ce qu'elle  
a fait pour moi, que dieu lui prête bonheur et longue vie.  
je dédie aussi ce travail à ma famille, mes amis, mes collègues,  
D.BOUKERN et tous que j'aime.*

*Je dédie ce travail à Mr. KECHE MOHAMMED  
رحمه الله وغفر له*

*BOULOUIZ Yousseuf*

## Résumé

Ce projet de fin d'étude consiste à la conception et la réalisation d'un panneau lumineux de dimension 133 cm de largeur et 17 cm d'hauteur, ce panneau lumineux possède 2048 LED et 64 registres à décalage.

Le contrôle d'affichage multiplexé est effectué par une carte à microcontrôleur PIC18F2550 qui contient une EEPROM 256Kbit pour le stockage des données et un RTC pour le temps réel.

Le contrôle d'écriture des messages (arabe, français) se fait par l'utilisateur afin de les traiter et envoyer vers le panneau via une transmission USB.

Le présent rapport est subdivisé en trois parties :

- La première partie, est consacrée pour une vision globale sur les journaux lumineux.
- La deuxième partie, est consacrée à l'étude théorique des différents composants.
- En troisième partie nous effectuons la réalisation pratique HARDWARE et SOFTWARE.

Mot clés : Journal lumineux, Panneau lumineux, multiplexage, registre à décalage, PIC18F2550, DS1037 , EEPROM 24LC256, Matrice a LED.

## Abstract

This graduation project involves the design and construction of a LED matrix display that has 133 cm wide and 17 cm high, this luminous panel has 2048 LEDs and 64 shift register.

The multiplex display control is performed by a PIC18F2550 microcontroller card that contains a 256Kbit EEPROM for data storage and a real-time clock.

The writing control of messages (Arabic, French) done by the user in order to be processed and sent to the panel via a USB transmission.

This report is subdivided into three parts:

- The first part is devoted to a global vision of the display panels.
- The second part is devoted to the theoretical study of the various components

• The third part we carry out the practical realization of both HARDWARE and SOFTWARE.

Key words: Display matrix, luminous panel, multiplexing, shift register, PIC18F2550, DS1037, EEPROM 24LC256, LED matrix.

## المخلص

هذا المشروع التخرجي ينطوي على تصميم وبناء لوحة الصمامات المضيئة بشكل مصفوفي الذي يتميز بعرض 133 سم وارتفاعه 17 سم، إذ تتكون هذه اللوحة من 2048 صمام مضيئ و 64 سجل ازاحة من نوع 74HC595 . يتم التحكم في العرض المتعدد عن طريق لوحة التحكم المتكونة اساسا من المتحكم الدقيق PIC18F2550 إذ تتكون هذه الاخيرة ايضا من ذاكرة EEPROM 256Kbit لتخزين البيانات و مؤقت حقيقي للوقت . يتم التحكم في نوعية الرسائل عربي او فرنسي عن طريق المستخدم بعدما تتم معالجتها لتعرض في اللوحة الصمامات المضيئة عن طريقة USB .

يتجزأ تقرير هذا المشروع الى ثلاث أجزاء :

- الجزء الأول يحتوي على نظرة شاملة لتقنيات العرض المصفوفي .
- الجزء الثاني يتمحور على دراسة نظرية لمختلف العناصر الإلكترونية لتصميم هذه اللوحة .
- الجزء الثالث يتناول الجانب التطبيقي .

الكلمات المفتاحية: مصفوفة العرض، لوحة مضيئة، مضاعفة، سجل الازاحة، PIC18F2550، DS1037، EEPROM 24LC256، مصفوفة الصمامات المضيئة.

# Table des matières

Introduction générale.....	1
----------------------------	---

## Chapitre I : Vision globale sur les journaux lumineux.

I.1. Définition d'un journal lumineux.....	2
I.2. Elaboration du cahier de charge.....	2
I.3. Elaboration du schéma synoptique.....	3
I.4. Langage de la programmation des journaux lumineux.....	4
I.4.1. Définition d'un programme.....	4
I.4.2. Outils de programmation d'un PIC.....	4
I.4.3. Langage C.....	5
I.4.3.1 Avantage du C.....	5
I.4.3.2 Inconvénients du C.....	5
I.4.3.3 Etapes de génération d'un programme écrit en langage C.....	5
I.5. L'affichage multiplexé.....	6
I.5.1. Le multiplexage.....	6
I.5.2. Le principe du multiplexage.....	6
I.5.3. Exemple d'un affichage multiplexé.....	7
I.5.4. Explication des étapes.....	8

## Chapitre II : Etude théorique des différents composants.

II.1. Les microcontrôleurs.....	9
II.1.1. C'est quoi un microcontrôleur ?.....	9
II.1.2. Choix du microcontrôleur.....	10
II.1.3. Présentation du PIC 18F2550.....	10
II.1.4. Caractéristique du PIC 18F2550.....	11
II.1.5. Architecture interne du PIC 18F2550.....	12
II.1.6. Brochage du PIC 18F2550.....	13
II.2. Les programmeurs PIC microcontrôleurs.....	13
II.3. Les registres a décalage.....	14
II.3.1. Généralité sur les registres a décalage.....	14
II.3.2. Le registre 74HC595.....	14
II.3.2.1. Les caractéristiques du 74HC595.....	15
II.3.2.2. Principe du fonctionnement du 74HC595.....	15
II.3.2.3. Rôle du pin 9 sur le 74HC595.....	16
II.4. La mémorisation.....	17
II.4.1. Définition d'une mémoire.....	17
II.4.2. Principe du fonctionnement d'une mémoire.....	17
II.4.3. Les différentes technologies des mémoires.....	18
II.4.3.1. RAM.....	18
II.4.3.2. ROM.....	18
II.4.3.3. PROM.....	19
II.4.3.4. EPROM.....	19
II.4.3.5. EEPROM.....	20

II.4.3.5.1. Choix de mémoire EEPROM 24LC256.....	20
II.4.3.5.2. Principe du fonctionnement d'EEPROM 24LC256.....	21
II.5. Etude du RTC DS1037.....	22
II.5.1. Caractéristiques du DS1037.....	22
II.5.2. Brochage du DS1037.....	23
II.6. Etude du bus I2C.....	24
II.6.1. Présentation de l'I2C.....	24
II.6.2. Le protocole I2C.....	24
II.6.2.1. Configuration matérielle.....	24
II.6.2.2. La transmission des données.....	25
II.6.2.2.1. Validité des données.....	25
II.6.2.2.2. Conditions de START et STOP.....	25
II.6.2.2.3. Format de transmission.....	25
II.6.2.2.4. Transmission d'un octet.....	26
II.6.2.2.5. Transmission d'une adresse.....	27
II.6.2.3. Ecriture d'une donnée.....	28
II.6.2.4. Lecture d'une donnée.....	28
II.7. Le module BLUETOOTH.....	29
II.7.1. Le HC-05.....	29
II.7.2. Caractéristiques matérielles.....	30
II.7.3. Caractéristiques logicielles.....	30
II.7.4. Caractéristique du HC-05.....	30
II.7.5. Brochage du HC-05 avec le PIC 18F2550.....	31
II.8. La technologie des LEDs.....	32
II.8.1. Définition d'une LED.....	32
II.8.1.1Caractéristiques électriques principales d'une LED.....	32
II.8.1.2. Caractéristique optiques d'une LED.....	33
II.8.2. Les matrices a LEDs.....	34
II.8.2.1. Principe de fonctionnement d'une matrice a LEDs.....	34
II.8.3. le module P10(1R)-V701C V2.0.....	35
II.9. Etude de la communication USB.....	35
II.9.1. Description physique de l'USB.....	35
II.9.2. Fonctionnement de l'USB.....	36
II.10. Etude du démultiplexeur 74HC138.....	36
II.10.1. Définition.....	36
II.10.2. Principe de fonctionnement.....	37
II.10.3. Exemple du 74HC138.....	37
II.11. Etude du transistor MOSFET APM4953.....	38
II.11.1 Etude 74HC245.....	38

### **Chapitre III : Réalisation pratique.**

III.1. Partie SOFTWARE.....	39
III.1.2. Définition du logiciel PROTEUS.....	39
III.1.3. Définition du compilateur MikroC PRO pour PIC.....	39
III.1.4. Langage et programmation sous le MikroC PRO pour PIC.....	40
III.1.5. Affichage d'un texte fixe.....	40
III.1.5.1. Explication.....	41
III.1.5.2. Résultats.....	41
III.1.6. Description du logiciel de gestion.....	43

III.1.7. Organigramme.....	44
III.1.7. Organigramme.....	44
III.2. Partie HARDWARE.....	46
III.2.1. Description du panneau lumineux.....	46
III.2.2. Schémas électrique.....	47
III.2.2.1 Schéma électrique du module	
.....	47
III.2.2.1.1. Description du schéma électrique du	
modulek.....	48
III.2.2.2 Schéma électrique de la carte de commande.....	49
III.2.3. Conception du circuit imprimé de la carte du contrôle.....	49
III.2.4. Circuit réel.....	51
III.2.5. Test du panneau.....	52
Conclusion générale.....	53
Références.....	54
ANNEXE.....	55



# Liste des figures

- Figure I.1 : Schéma synoptique
- Figure I.2 : Outils de développement
- Figure I.3 : Etapes de création d'un programme en C
- Figure I.4 : Illustration d'un arbre
- Figure I.5 : Etapes du multiplexage
- Figure I.6 : Affichage final
- Figure II.1 : Structure d'un microcontrôleur
- Figure II.3 : PIC 18F2550
- Figure II.4 : Schéma interne du PIC 18F2550
- Figure II.5 : Branchement du PIC18F2550
- Figure II.6 : programmeurs PIC Microcontrôleur
- Figure II.7 : Les pins de 74HC595
- Figure II.8 : Fonctionnement du registre 74HC595
- Figure II.9: Chronogramme de 74HC595
- Figure II.10 : Brochage du registre 74HC595
- Figure II.11 : Le principe de fonctionnement d'une mémoire
- Figure II.12 : Mémoires EPROM
- Figure II.13 : Branchement du 24LC256
- Figure II.14 : Fonctionnement des pins du 24LC256
- Figure II.15 : Module du RTC DS1037
- Figure II.16 : DS1037
- Figure II.17 : Brochage du DS1037
- Figure II.18 : Exemple d'un bus I2C
- Figure II.19 : Configuration matérielle du I2C
- Figure II.20 : validité des données
- Figure II.21 : Conditions de START et STOP
- Figure II.22 : Illustration de format de la transmission
- Figure II.23 : Transmission d'un octet
- Figure II.24 : Transmission d'une adresse
- Figure II.25 : Ecriture d'une donnée
- Figure II.26 : Lecture d'une donnée
- Figure II.27: Bluetooth HC-05
- Figure II.28: Module BLUETOOTH HC-05
- Figure II.29 : Brochage du HC-04 avec PIC18F2550
- Figure II.30 : Structure de base d'une LED
- Figure II.31 : La longueur d'onde du spectre
- Figure II.32 : Matrice 8\*8 à LEDS
- Figure II.40 : P10(1R)-V701C V2.0
- Figure II.33 : Connecteur de type A
- Figure II.34 : câblage de l'USB
- Figure II.35 : Exemple d'un démultiplexeur
- Figure II.36 : Fonctionnement d'un Démultiplexeur
- Figure II.39 : Table de vérité et le diagramme du 74HC245
- Figure II.37 : Fonctionnement du 75HC138
- Figure II.38 : Description d'APM4953
- Figure III.1 : Logiciel ISIS PROTEUS

Figure III.2: Le panneau lumineux sous ISIS  
Figure III.3 : Le panneau lumineux P10(1R)-V701C V2.0  
Figure III.4 : Schema électrique du module de LEDs  
Figure III.5 : Schema du module simplifié  
Figure III.6 : Schéma électrique de la carte de commande  
Figure III.7 : Circuit imprimé de la carte du contrôle  
Figure III.8 : Visualisation 3D du circuit imprimé  
Figure III.9 : Codage des lettres  
Figure III.10: Logiciel de gestion  
Figure III.11 : Photo réel de la carte de commande  
Figure III.12 : Circuit final sous ISIS  
Figure III.13: Photo réel du projet  
Figure III.14: Test d'affichage

## Liste des tableaux

Tableau II.1 : Caractéristiques du PIC 18F2500  
Tableau II.2 : Fonctionnalités de chaque pat 74HC595  
Tableau II.3 : Caractéristiques du RTC DS1037  
Tableau III.1 : Première étape  
Tableau III.2 : Deuxième étape  
Tableau III.3 : Troisième étape  
Tableau III.4 : Affichage final  
Tableau III.5 : Liste des composants de la carte de commande

# INTRODUCTION

## GÉNÉRALE

# Introduction générale

**D**epuis des années jusqu'à nos jours, l'homme mène un combat sans merci face aux problèmes qui l'empêchent de s'épanouir. Pour les résoudre, il observe et questionne la nature à travers la science. De nos jours, le monde évolue à la vitesse de la pensée grâce à cette science, la place qu'occupe l'électronique devient si importante dans la vie quotidienne que personne ne peut lui échapper. L'électronique a ainsi conquis le domaine de la décoration des bureaux, des lieux de loisir ainsi que les lieux publics. Il y a des années on faisait appel aux calligraphes pour faire les décorations mais aujourd'hui il existe des systèmes électroniques capables de faire toutes sortes de décorations.

Des afficheurs électroniques appelés aussi journaux lumineux ou panneaux à LED sont des dispositifs électroniques qui permettent de diffuser de l'information en temps réel. Les domaines d'applications sont très nombreux variés dont entre autres :

- Le domaine industriel
- Le domaine sportif
- Le domaine du transport
- Les Bureaux, les hôpitaux, les mosquées ainsi que dans les salles d'accueils et d'attente.

En résumé, c'est un moyen moderne et efficace d'accueillir, d'orienter, d'informer, de sensibiliser, de vendre ou de communiquer avec les clients, administrés, fournisseurs et les partenaires commerciaux.

Partant de cette importance, nous avons choisi comme projet fin d'étude :

« **Etude et réalisation d'un panneau lumineux** »

Dans notre projet, nous étudierons les différentes parties qui constituent un panneau à LEDs ainsi que les étapes de sa réalisation.

Pour commander ce panneau nous avons utilisé un microcontrôleur PIC18F2550, géré par logiciel de programmation des PIC MikroC For Pic. L'affichage d'un texte est réalisé selon le principe de multiplexage en utilisant les registres à décalage sous la référence 74HC595. L'envoi du texte affiché se fait grâce à une liaison série avec le PC par un programme ou une liaison sans fil par un module Bluetooth (coté panneau) et une application Android pour le commandé (coté smartphone).

# CHAPITRE 1

VISION GLOBALE SUR LES PANNEAUX  
LUMINEUX

### I.1. Définition d'un panneau lumineux :

Les afficheurs électroniques sont de plus en plus utilisés dans la vie quotidienne, bien évidemment les panneaux lumineux peuvent être à base des diodes LED, des afficheurs LCD ou des matrices à LED.

Un panneau lumineux est un panneau électronique composé de LEDs en forme matriciel, il a un rôle de diffuser les informations en temps réel et de créer une publicité moderne, riche et très pratique pour attirer l'attention des personnes.

Il existe des panneaux lumineux Monocouleur (cas de notre du projet) , et Multicouleur (RGB) , la taille du panneau lumineux est un facteur très important qui varie selon le lieu , le cout, et la fonctionnalité . La façon d'affichage du message varie selon l'objectif désiré, on peut faire une phrase défilante pour un cas d'information, comme on peut faire un message statique dans un cas d'une température, la commande des messages se fait par un logiciel avec le pc (connexion série) ou par une application Bluetooth sous Android (connexion sans fil).

### I.2. Elaboration du cahier de charge

Notre projet s'inscrit dans le cadre des projets de fin d'études du master en instrumentation électronique, Il s'agit de réaliser un panneau lumineux qui est constitué de 2048 LEDs dont 16 lignes et 128 colonnes et 64 registre à décalage de type 74HC595, L'affiche des messages fixes ou défilants selon une vitesse souhaitée dont la capacité d'affichage grande ou petite.

Dans le cas d'affichage mini le caractère est constitué d'une matrice de 8\*8 LED et dans l'affichage maxi (doublé) le caractère est constitué d'une matrice de 16\*16 LED .L'affichage utilise la technique du multiplexage, à chaque instant donné, on a une seule des 128 colonnes est alimentée .En balayant rapidement et cycliquement chaque colonne, on donne l'illusion d'un affichage lumineux continu.

On a proposé par la suite une amélioration des effets d'affichage lumineux tel que :

- Le défilement de la gauche vers la droite ou de la droite vers la gauche.
- Défilement inverse.
- L'affichage fixe.

Ces effets d'affichage doivent se faire automatiquement ou commandé par l'intermédiaire d'une application Bluetooth du SMARTPHONE ou par une application sous le PC.

Ce panneau possède essentiellement une carte de contrôle à base du PIC 18F2550 qui le gère D'une façon générale le programme d'affichage est comme suit :

- Possibilité d'affichage en français et en arabe.
- Affichage de l'heure et la date actuelle.
- Affichage de temps des cinq prières plus le temps de Chorouk et Imsak pour toute l'année.
- Affichage des messages envoyé par l'utilisateur.

### I.3. Elaboration du schéma synoptique.

Pour avoir une simplification de la conception du circuit électrique nous proposons un schéma synoptique comme indique la figure I.1.

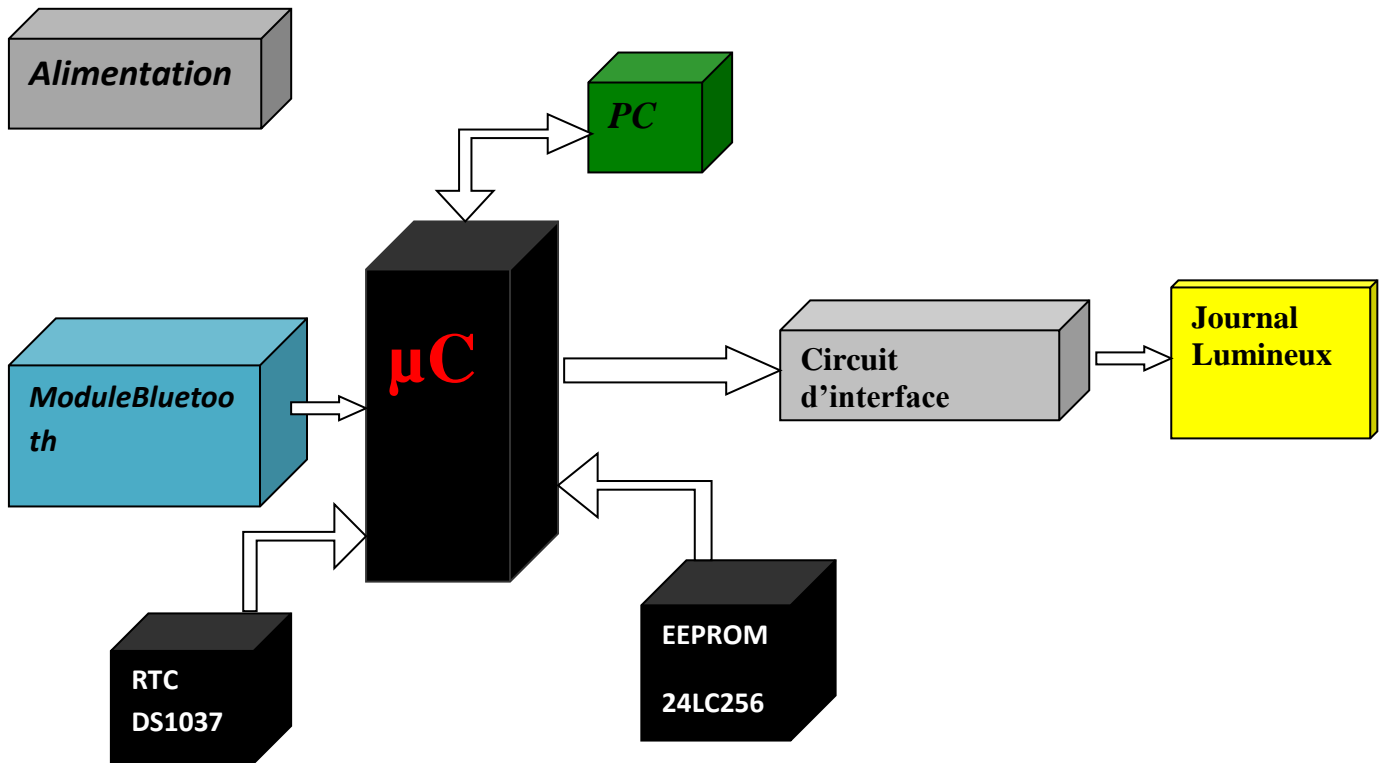


Figure I.1 : Schéma synoptique

Les différents modules qui entrent dans la réalisation de ce système d'affichage sont :

- L'alimentation qui fournit l'énergie nécessaire au système pour son fonctionnement.
- L'unité centrale de traitement qui commande l'affichage du panneau qui est constituée essentiellement d'un microcontrôleur PIC18F2550.
- Le périphérique d'entrée USB (PC) qui permet d'éditer et de recevoir les messages et les consignes de l'utilisateur.
- Le périphérique d'entrée (Module Bluetooth) qui permet d'éditer et de recevoir les messages et les consignes de l'utilisateur.
- Le circuit d'interface (registres à décalage, démultiplexage et amplification) qui permet d'optimiser le nombre de pins utilisés par le Microcontrôleur et pour avoir un bon fonctionnement d'affichage.
- Panneau Lumineux qui affiche les messages envoyés et les messages sauvegardés.
- EEPROM 24LC256Kbit qui stocke les données (le temps des prières).
- RTC DS1037 qui génère l'horaire et la date réels.

## I.4.Langage de programmation des journaux lumineux.

### I.4.1. Définition d'un programme

Un programme permet de traduire le cahier des charges en une suite ordonnée d'actions que doit réaliser le processus de commande, il se base sur un algorithme qui est une procédure composée d'une séquence d'opérations qui sera traduite en instructions élémentaires. Par la suite, il suffit de transformer ces actions en un langage évolué tel que le langage java ou le langage C [1].

### I.4.2. Outils de programmation d'un PIC

La programmation des PIC se fait par le langage assembleur qui est un langage de bas niveau qui représente le langage machine sous une forme lisible par un humain. Les combinaisons de bits du langage machine sont représentées par des symboles dits « mnémoniques » (du grec mnêmonikos, relatif à la mémoire), c'est-à-dire faciles à retenir.

Le programme assembleur convertit ces mnémoniques en langage machine en vue de créer par exemple un fichier exécutable.

Le développement des environnements de programmation, nous a permis de voir naître de nouveaux compilateurs qui permettent de programmer avec les langages haut niveau tel que le C, PASCAL, BASIC etc...

Ces environnements comportent aussi des bibliothèques qui permettent de faciliter le développement. Il existe plusieurs outils de développement, les uns sont gratuits, les autres sont payants [2].

La Figure I.2 suivante montre les différents outils de développement pour la programmation des PIC Microcontrôleur.



Figure I.2 : Outils de développement [2]



### I.4.3. Langage C

Dans notre recherche de l'outil que nous allons utiliser pour programmer notre PIC , nous avons opté pour le langage C. Ce choix est à la fois un choix personnel et un choix technologique.

D'une part le langage C est utilisé dans différents systèmes et domaines de développement, ce qui nous permettra une évolution future, d'autre part le langage C est l'un des langages les plus puissants.

#### I.4.3.1. Avantages du C

Pour la programmation de base, le C est intéressant. Il permet rapidement, sans gros effort, de développer des programmes fonctionnels. Il permet aussi de s'affranchir de connaissances complexes sur l'architecture des PIC. Il a l'avantage de gérer facilement les boucles, les choix, ainsi que l'affichage [3].

#### I.4.3.2. Inconvénients du C

Le C n'est pas le langage naturel du microcontrôleur. Il permet de programmer plus intuitivement. Les logiciels de programmation en C transforment alors les lignes en C en lignes assembleurs directement compréhensibles par le microcontrôleur. Pour programmer efficacement, il est souvent nécessaire d'aller voir le code assembleur, il est donc conseillé d'avoir des bases solides en assembleur [3].

#### I.4.3.3. Etapes de génération d'un programme écrit en langage C

Commençons par l'écriture de notre programme sous le compilateur utilisé comme MikroC PRO pour PIC, après la compilation du programme l'IDE va convertir le code source en C à un fichier assembleur puis à un fichier HEX exécutable.

La Figure I.3 suivante explique les différentes étapes pour générer un programme :

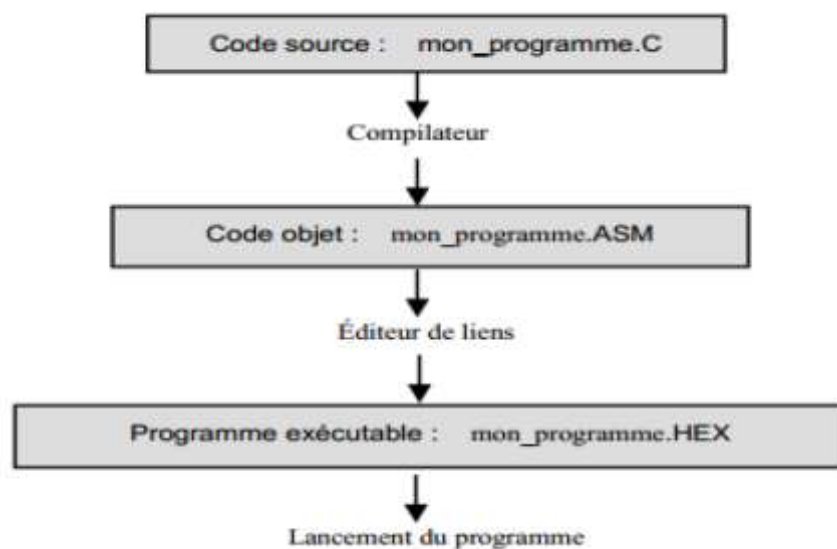


Figure I.3 : Etapes de création d'un programme en C [2]

### **I.5. L'affichage multiplexé.**

#### **I.5.1. Le multiplexage :**

Le multiplexage est une technique très efficace pour contrôler plusieurs composants(LEDs) câblés dans une matrice. Dans notre cas, nous allons parler de l'affichage multiplexé, mais les mêmes principes de base sont applicables à d'autres composants multiplexés (capteurs, boutons, etc.)[4].

#### **I.5.2. Le principe de multiplexage :**

Le multiplexage est utilisé pour diminué le nombre des fils, pour le câblage d'une LED, il faut deux fils, pour 64 LEDs, il faut 64 fils, si on câble les 64 LEDs en matrice (8 colonnes et 8 rangées) il ne faut plus que 16 fils et ça c'est économique.

Avec un câblage complet (64 fils), il est plus simple d'allumer une LED indépendamment, il suffit d'alimenter la paire de fils qui correspond à la LED.

Avec un câblage en matrice, il faut aussi alimenter la paire de fils qui correspond à la LED(le bon fil de ligne et le bon fil de colonne), mais le problème c'est que les fils ne sont pas indépendants, un fil de ligne alimente toute une ligne, un fil de colonne alimente toute une colonne.

Si l'on veut par exemple allumer deux LEDs, il faut alimenter deux lignes et deux colonnes, si les deux LEDs font partie de la même ligne ou la même colonne, tout ce passe bien, sinon, on alimente deux lignes distinctes et deux colonnes distinctes, et du coup 4 LEDs s'allument, ce qui n'est pas le but recherché.

Pour résoudre ce problème, on utilise un adressage séquentiel des LEDs, c'est à dire que l'on alimente une seule ligne(ou colonne) à la fois, et on alimente toute les colonnes(ou lignes) dont on veut allumer les LEDs, puis on passe à la ligne(ou colonne) suivante. Chacune des LEDs ne peut donc être allumée qu' une fraction du temps, en fonction de la taille et de la forme de de la matrice, ici (8x8) chacune des LEDs ne peut être allumée que 1/8 du temps.

Pour remédier à ce problème ont augmente le courant dans les LEDs, quand celle-ci conduise (dans la limite des spécifications du constructeur).

Il y a aussi un phénomène de scintillement possible, car la persistance rétinienne de l'œil humain à ses limites, pour un rendu harmonieux, le balayage de la matrice est compris habituellement entre 50 et 400 Hz [5].

### I.5.3. Exemple d'un affichage multiplexé

Pour réaliser un affichage multiplexé d'un arbre dans une matrice comme la Figure I.4 suivante il suffit d'effectuer les étapes d'affichage.

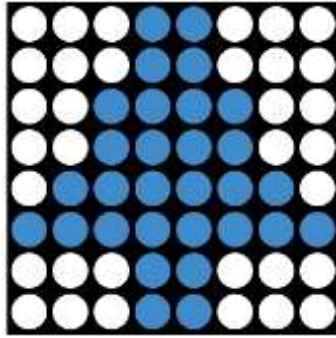


Figure I.4 : Illustration d'un arbre[7]

Les étapes nécessaires pour afficher l'arbre dans la Figure I.4 précédente sont les suivants :

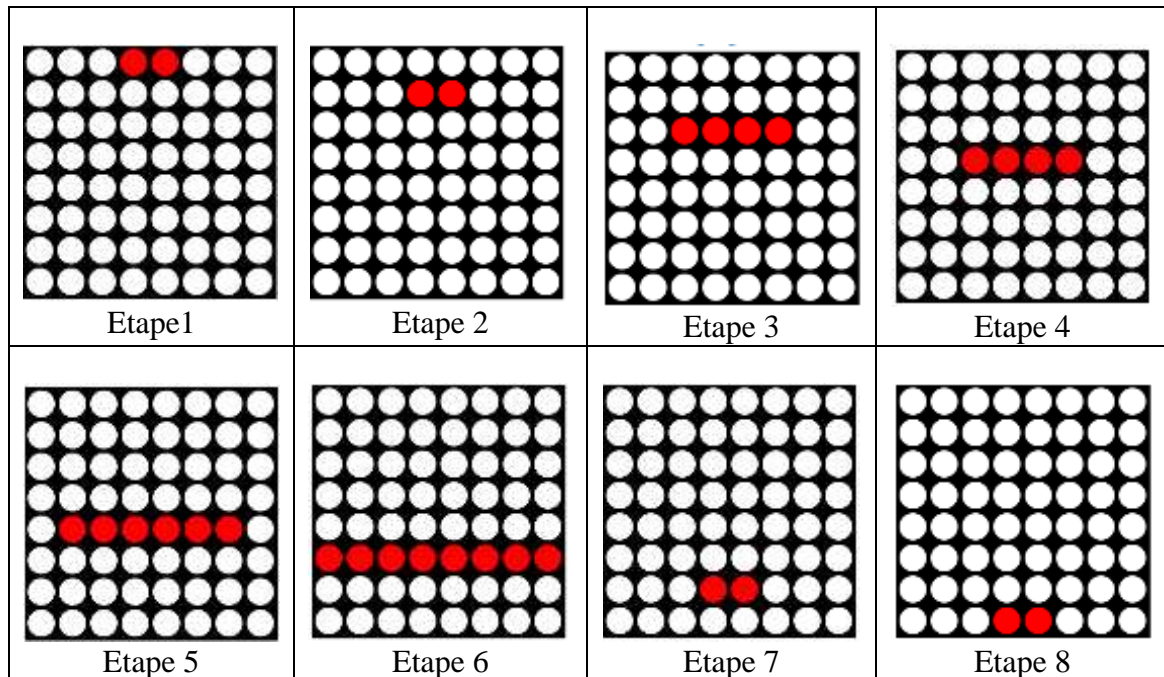


Figure I.5 : Etapes du multiplexage[7]

#### I.5.4. Explication des étapes

Les huit étapes montrent qu'on active une seule ligne à la fois, les lignes sont activées les unes après les autres, et le balayage se fait rapidement, à une fréquence de 125 Hz nous permet de voir l'affichage complet comme la Figure I.6 illustre :

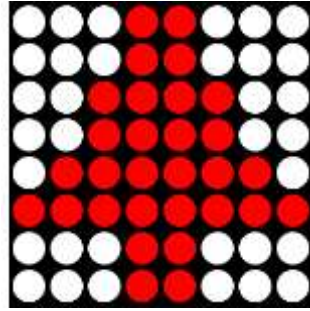


Figure I.6 : Affichage final [7]

# CHAPITRE 2

ETUDE THÉORIQUE DES DIFFÉRENTS  
COMPOSANTS

## II.1. Les microcontrôleurs.

### II.1.1. C'est quoi un microcontrôleur ?

Un microcontrôleur est un circuit intégré qui contient en interne, c'est-à-dire dans un seul et même boîtier, l'équivalent de la structure complète d'un micro-ordinateur.

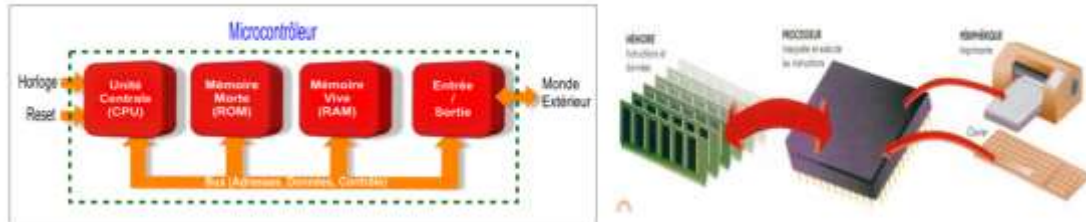


Figure II.1 : Structure d'un microcontrôleur [8]

La figure montre quels sont ces éléments dont voici les fonctions:

- l'unité centrale ou CPU (Central Processing Unit) est le cœur du microcontrôleur. C'est l'équivalent du microprocesseur avec une puissance généralement moindre, la vocation n'étant pas la même. C'est cette unité centrale qui exécute le programme et pilote ainsi tous les autres éléments. Elle dispose généralement de deux connexions avec l'extérieur, une pour son horloge et une pour sa réinitialisation ou reset.
- La mémoire morte ou ROM (Read Only Memory) est une mémoire dont le contenu est conservé même en cas de coupure de courant. Elle contient le programme que va exécuter l'unité centrale. C'est donc elle en fait qui personnalise le circuit, puisque c'est elle qui définit sa fonction.
- La mémoire vive ou RAM (Random Access Memory) est une mémoire dans laquelle l'unité centrale peut lire et écrire à tout instant. Elle est utilisée dans les phases de calcul du programme, pour stocker des résultats intermédiaires, stocker les variables d'une application.
- Les entrées/sorties permettent au microcontrôleur de communiquer avec le monde extérieur. C'est donc là que vont être connectés les claviers, afficheurs, poussoir, moteurs, relais, etc. que va utiliser l'application.

Tous ces éléments sont reliés entre eux par ce que l'on appelle un bus, c'est-à-dire un ensemble de liaisons transportant des adresses, des données et des signaux de contrôle. La majorité des grands fabricants de circuits intégrés dispose aujourd'hui de plusieurs gammes de microcontrôleurs qui sont performantes (68HC11, ST6, PIC, ...) Les critères principaux que nous devons retenir pour choisir un microcontrôleur sont les suivants:

- le ou les circuits de la famille doivent être facilement disponibles sur le marché.
- le prix des circuits doit être à la portée.
- la programmation de la mémoire morte interne doit être facile.
- et enfin, les outils de développement doivent être aussi peu coûteux que possible voir même gratuit.

A l'heure actuelle, les circuits qui répondent le mieux à ces critères sont les microcontrôleurs de la famille PIC de Microchip .

Comble de chance, ces circuits connaissent actuellement un succès que l'on peut, sans exagérer, qualifier de planétaire et sont très largement utilisés dans l'industrie [8].

### II.1.2. Choix du microcontrôleur PIC.

Le PIC (Programmable Interface Controller) est un circuit fabriqué par la société américaine Arizona MICROCHIP Technology. Les PIC sont des composants dits RISC (reduced Instructions set computer) c'est-à-dire composant à jeu d'instructions réduit (à l'opposé on trouve CISC: Complexe Instructions Set Computer). Cela lui confère l'avantage de la rapidité dans l'exécution et l'exécution en un seul cycle machine.

Les familles des PIC sont divisées en 3 grandes familles:

- La famille base line : mot de 12 bits.
- La famille Mid-range : mot de 14 bits.
- La famille High-End: mot de 16 bits.

Dans ce projet on va utiliser le PIC18F2550 qu'est considéré comme l'entrée de gamme de la famille High-End [8].

### II.1.3. Présentation du PIC 18F2550



*Figure II.3 : PIC 18F2550*

PIC18F2550 est circuit intégré (*Figure II.3*) joue le rôle d'un microcontrôleur 8 bits de la famille PIC18. La Famille PIC18F est basé sur une architecture de jeu d'instructions 16 bits. Le PIC18F2550 se compose de 32 Ko de mémoire flash, 2 KB SRAM et EEPROM 256 octets

**II.1.4. Caractéristique du PIC 18F2550.**

Dans ce tableau on a cité les caractéristiques du PIC 18F2550 :

Fonctionnalités	PIC 18F2550
Fréquence de fonctionnement	DC – 48 MHz
Mémoire de programme (octets)	32768
Mémoire du programme (instructions)	16384
Mémoire de données (octets)	2048
Mémoire EEPROM de données (octets)	256
Sources d'interruption	19
Ports d'E / S	Ports A, B, C, (E)
Minuterics(timers)	4
Modules Capture / Comparaison / PWM	2
Modules améliorés de capture / comparaison / PWM	0
Communications série	MSSP, USART amélioré MSSP,
Module USB (Universal Serial Bus)	1
Port parallèle en streaming (SPP)	Non
Module analogique-numérique de 10 bits	10 canaux d'entrée
Compérateurs	2
Réinitialisation (et retards)	POR, BOR, RESET Instruction, Stack Full, Stack Underflow (PWRT, OST), MCLR (facultatif), WDT
Détection programmable à basse tension	Oui
Programmable Brown-out Reset	Oui
Jeu d'instructions	75 Instructions 83 avec Ensemble d'instructions étendu activé
Paquets	28-Pin PDIP 28-Pin SOIC

*Tableau II.1 : Caractéristiques du PIC 18F2500*



II.1.5. Architecture interne du PIC 18F2550.

La figure suivante illustre les différents modules internes du PIC18F2550

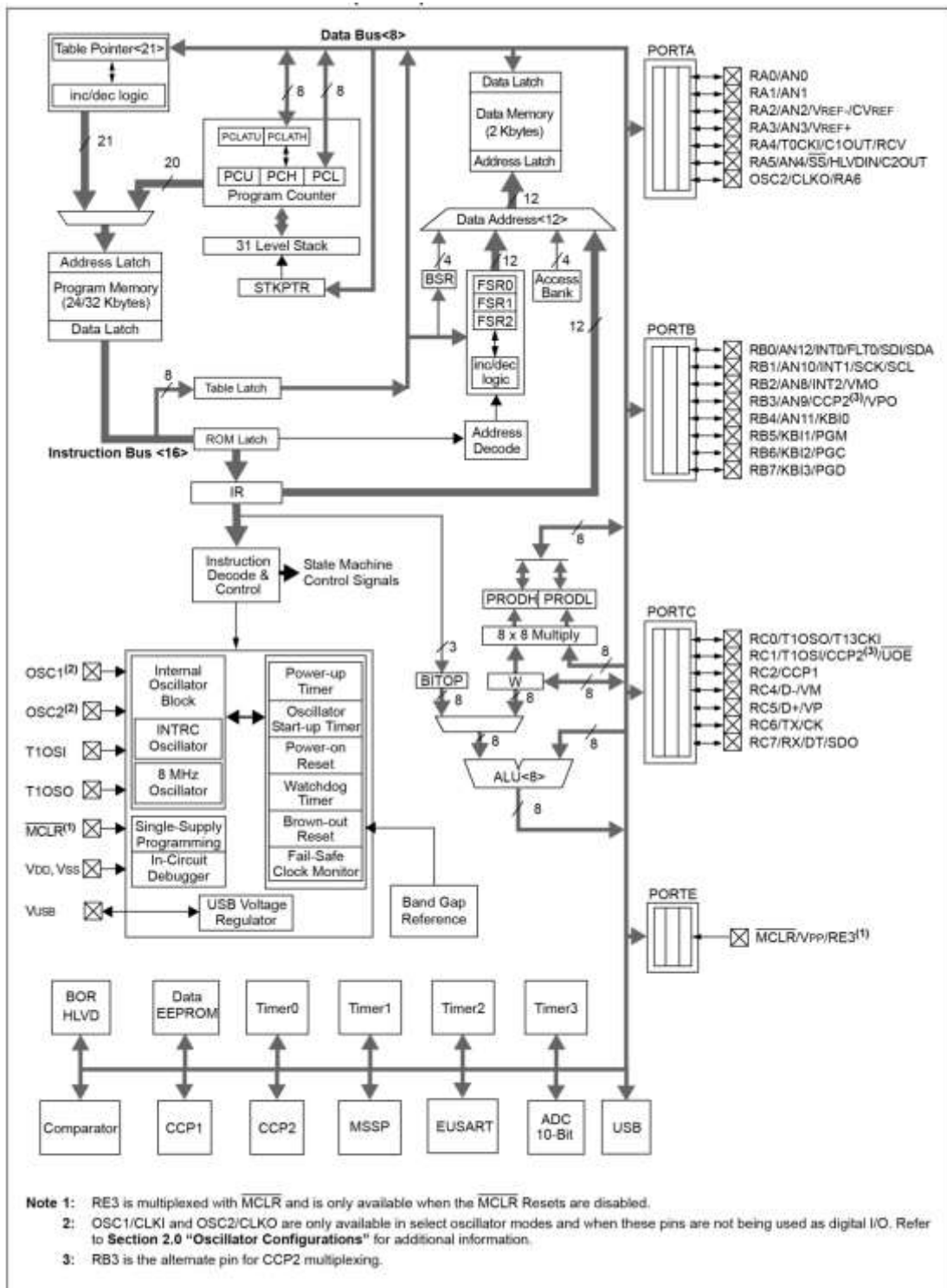


Figure II.4 : Schéma interne du PIC 18F2550

### II.1.6. Brochage du PIC 18F2550.

Le 18F2550 possède jusqu'à 24 entrées/sorties (Figure II.5):

- 7 dans le port A (RA0 à RA6)
- 8 dans le port B (RB0 à RB7)
- 7 dans le port C (RC0 à RC2, RC4 à RC7)
- 1 dans le port E (RE3)
- Notez qu'il y a deux broches de masse (broches 8 et 19) [20].

#### 28-Pin PDIP

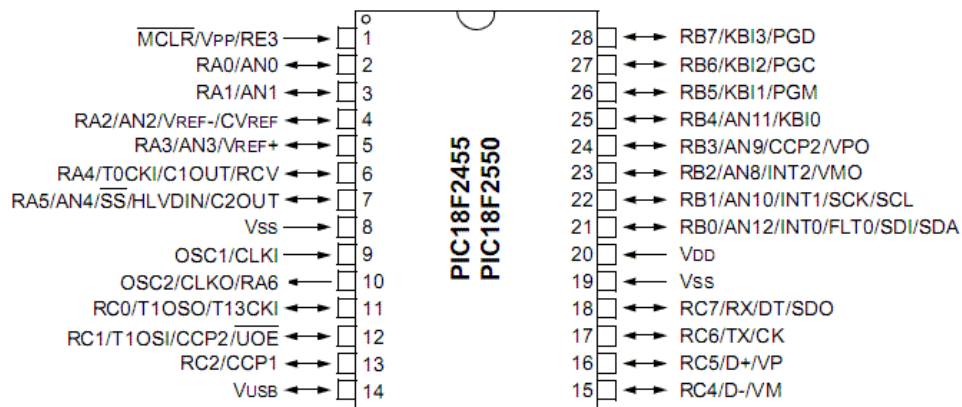


Figure II.5 : Branchement du PIC18F2550 [20]

### II.2. Les programmeurs PIC microcontrôleurs.

Les PIC sont des composants qui ne sont capables de rien tant qu'on ne leur a pas fait ingérer un programme. C'est comme un ordinateur sans système d'exploitation : il ne démarre pas. Le programme que l'on doit mettre dans le PIC se présente sous la forme d'un fichier binaire (par opposition à un fichier texte) comportant toutes les instructions à exécuter. Ce fichier binaire porte généralement l'extension \*.hex, et doit être transmis dans le PIC à l'aide un appareil appelé programmeur. Il existe toutes sortes de programmeurs, et en faire un soi-même est d'ailleurs assez facile comme (EasyPic4 de MikroE, EasyPic7 et MikroProg du même fabricant, ainsi que PICkit2 et PICkit3 de Microchip), ou bien on peut réaliser notre propre programmeur PIC [9].



Figure II.6 : programmeurs PIC Microcontrôleur[9]

## II.3. Les registres à décalage

### II.3.1. Généralités sur les registres à décalage.

Ces circuits sont le plus souvent formés de bascules synchrones reliées l'une à la suite de l'autre et commandées par le même signal d'horloge.

L'état de la première bascule se décale aux bascules suivantes d'où le nom de «circuits à décalage». Ils sont très utilisés comme circuit de temporisation, comme circuit de mémoire et de traitement de l'information.

Une application importante des registres à décalage est la transmission série de données logiques. Les registres à décalage peuvent se présenter sous différentes formes selon l'accès aux entrées et sorties [10].

### II.3.2. Le registre 74HC595

Ce registre à décalage se présente sous la forme d'un petit IC (integrated circuit ou circuit intégré (CI) en français) en paqueté DIP16 [12]. Il a donc 8 broches de chaque côté et la numérotation de celles-ci se fait d'une manière on ne peut plus classique Figure II.7.

Voici les fonctions des pins comme l'illustre la Figure II.7 suivante :

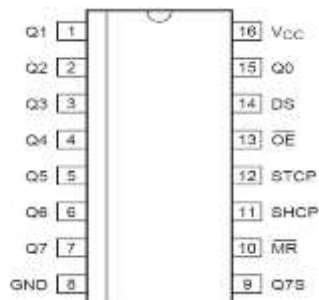


Figure II.7 : Les pins de 74HC595

Le tableau ci-dessous résume la fonctionnalité de chaque pin :

Pins	Symbole	Description
1-7	Q1 à Q7	Les sorties parallèles 1-7.
15	Q0	Sortie parallèle 0.
9	Q7 <sup>c</sup>	Sortie série.
10	MR	Remise à zéro (active au niveau bas).
11	SH_CP	Horloge de décalage (clock shift).
12	ST_CP	Stockage (latch).
13	OE	Sorties actives (active au niveau bas).
14	DS	Entrée série.
8	GND	La masse.
16	Vcc	Alimentation.

Tableau II.2 : Fonctionnalités de chaque pat [13]

### II.3.2.1. Les caractéristiques du 74HC595.

La famille 74HC présente les caractéristiques suivantes:

- très faible dissipation de puissance.
- tensions de seuils: 30% et 70% de Vcc.
- haute immunité au bruit.
- alimentation de 2V à 6V.

### II.3.2.2. Principe du fonctionnement du 74HC595.

L'alimentation du 74HC595 se fait sur le pin 16 sous une tension allant de -0.5 a +7V. On utilisera les 8 pins de sortie parallèles (1 à 7 + 15), plus les 3 à 5 pins de contrôle. C'est la séquence effectuée pour l'envoi d'une donnée sur 8bits en sortie du 74HC595 ; on passe d'abord ST\_CP à 0, puis on présente un par un les 8 bits de la donnée sur DS en envoyant en même temps un 1 logique sur SH\_CP à chaque fois, on repasse ensuite ST\_CP à 1 pour recopier la nouvelle valeur dans le second registre comme illustre la Figure II.8. [11,12,15]

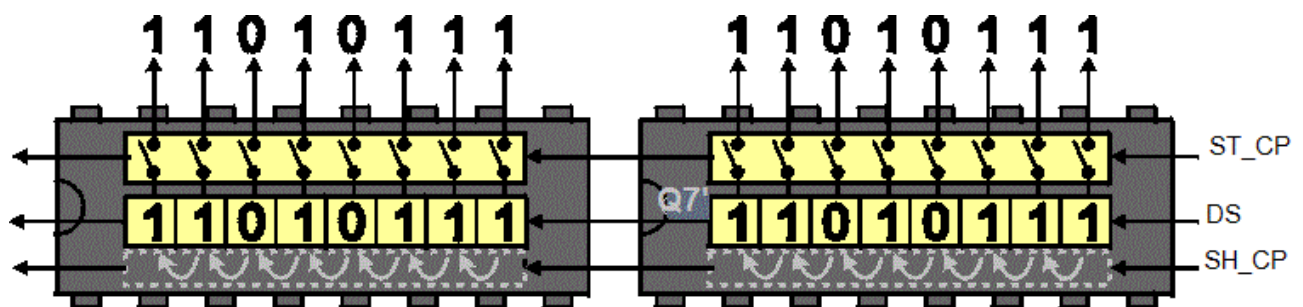


Figure II.8 : Fonctionnement du registre 74HC595

Le pin 10  $\overline{MR}$  permet de remettre tout le premier registre à zéro et est actif au niveau bas, il convient donc (pour éviter une remise à zéro permanente du registre) de placer cette pin au niveau haut (on note que la plupart du temps on reliera cette pin à +Vcc. Le pin 13  $\overline{OE}$  active ou non la sortie (elle est aussi active au niveau bas).

On placera cette fois ce pin sur la masse ou bien sur une sortie du microcontrôleur pour pouvoir en contrôler l'état comme l'illustre la figure II.9 le chronogramme de 74HC595 [11,12,15].

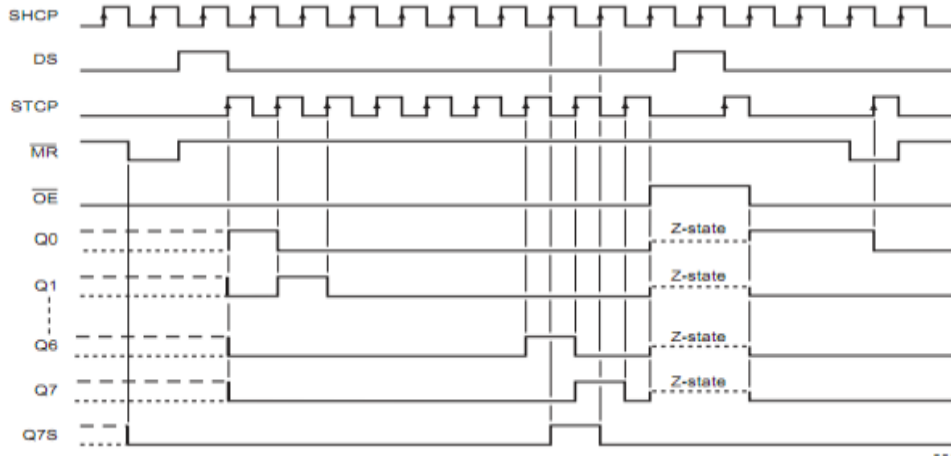


Figure II.9: Chronogramme de 74HC595

### II.3.2.3. Rôle du pin 9 sur le 74HC595.

Le pin 9 du 74HC595 correspond à sa sortie série ; en utilisant la sortie série, on peut chaîner les 74HC595 et avoir ainsi des registres à décalage sur 16, 24, 32 etc.... bits [12,15]

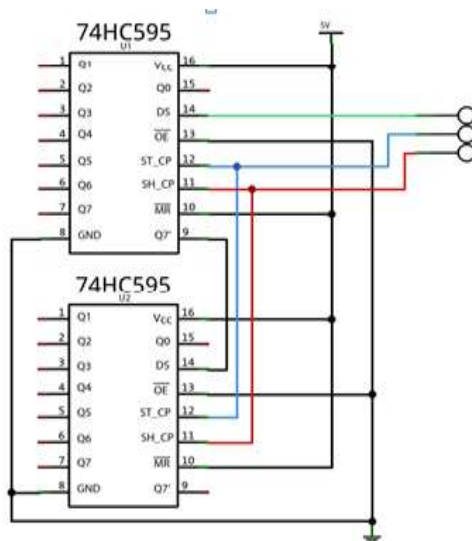


Figure II.10 : Brochage du registre 74HC595

On peut alors utiliser les **Q0 à Q7** du **CI** du haut pour les 8 bits de poids faible (si on balance les poids fort en premier, voir après) et ceux du second pour les 8 de poids fort. [12]

On aurait :

- en vert : **DS**
- en bleu : **ST\_CP**
- en rouge : **SH\_CP**

## II.4. La mémorisation.

La mémorisation, ou mise en mémoire d'une information, est une fonction importante de l'électronique moderne en général, et fondamentale en informatique. Il s'agit, en bref, de conserver, à titre temporaire ou permanent, une ou plusieurs informations. L'enregistrement d'un disque audio, par exemple, permet de conserver (et par la suite de dupliquer) un concert, qui est par définition un événement éphémère [14].

### II.4.1. Définition d'une mémoire.

On appelle "mémoire" (*memory*, en anglais) divers dispositifs électroniques destinés à enregistrer, à conserver et à restituer à la demande des informations numériques de toutes sortes, et notamment celles produites ou utilisées par les programmes d'un ordinateur ou d'un microcontrôleur.

Le terme "mémoire" englobe, de manière générique, un grand nombre de composants spécialisés, assurant des fonctions spécifiques. Certaines mémoires sont dites "volatiles", d'autres sont permanentes. Le contenu de certaines mémoires peut être effacé ou modifié; dans d'autres cas, ceci n'est pas possible. En outre, le support physique de l'information peut prendre diverses formes: circuit intégré spécialisé, "barrette de modules", support magnétique ou optique (disque dur, disquette, CD-ROM, DVD, etc.)

On voit que la mémoire, sous ses différentes formes, est à l'évidence un élément essentiel de l'informatique, mais (ceci est sans doute moins flagrant) elle est désormais présente dans un très grand nombre de dispositifs ou d'appareils de la vie quotidienne (machines industrielles, aéronautique, automobile, appareils ménagers...)[14].

### II.4.2. Principe du fonctionnement d'une mémoire.

On peut toutefois résumer, de manière très schématique, le principe de fonctionnement d'une mémoire comme l'indique (la figure II.11).

Enregistrement d'une information (les données, *data* en anglais) sous forme binaire (une succession de "0" et de "1" logiques")

Conservation temporaire ou permanente (stockage) de cette information

Possibilité d'accéder à l'information, soit pour en prendre connaissance uniquement (lecture seule), soit éventuellement pour lui faire subir un traitement et la modifier (lecture/écriture)



Figure II.11 : Le principe de fonctionnement d'une mémoire.

Par "information", il faut entendre toute donnée (*data*) sous forme binaire, quelle que soit sa signification pour l'utilisateur: un nombre, une suite de caractères alphanumériques, une valeur associée à une couleur ou à un choix ("0" égale "non", "1" égale "oui")...

Quelques exemples d'informations mises en mémoire: un texte tapé dans un traitement de texte, un numéro de téléphone dans un appareil téléphonique, un nombre entré sur une calculatrice de poche, un morceau de musique sur un CD audio, les paramètres de réglage du siège conducteur dans une voiture, etc [14].

### II.4.3. Les différentes technologies des mémoires.

On distingue deux grandes catégories de mémoires: les mémoires dites "mortes", ou ROM (*Read-Only Memory*, mémoire à lecture seule) et les mémoires dites "vives", ou RAM (*Random Access Memory*, mémoire à accès aléatoire). Ces mémoires, qui se présentent sous forme de modules ou de barrettes, sont fabriquées de la même manière que les circuits intégrés, par gravure d'une "puce" (*chip*, en anglais) de silicium.

Dans tous les cas, le bit, information élémentaire, que l'on se représente par un "0" ou un "1", est matérialisé par l'absence ou la présence de charges électriques. La mémoire, pour être exploitable, doit permettre d'identifier l'état d'un bit quelconque ("0" ou "1"). Pour ce faire, on considère la mémoire comme un tableau composé de "cases" ou de "cellules", chaque cellule étant dotée d'une "adresse" (un numéro d'ordre) et contenant un unique bit. On peut ainsi lire ou écrire une information particulière en se rendant à son adresse.

Un module mémoire peut contenir plusieurs milliers ou millions de bits. Chaque chiffre binaire est appelé un bit (*Binary digit*). Un groupe de 8 bits forme un octet (*byte*, en anglais). Un module dont la capacité est de 64 ko (kilo-octet) contient 64 fois 1024 octets (le kilo vaut ici 1024 et non 1000), soit 512 fois 1024 bits [14].

#### II.4.3.1. La RAM.

Voyons d'abord les RAM (*Random Access Memory*, mémoire à accès aléatoire).

Les mémoires RAM sont volatiles: dès que l'alimentation électrique est coupée, on perd leur contenu. Il s'agit donc d'une mémoire temporaire. En revanche, tant que l'alimentation électrique est maintenue, on peut accéder à leur contenu, le lire ou le modifier à volonté. Le processus de mémorisation s'effectue soit à l'aide d'une bascule de type *flip-flop* (SRAM, ou RAM statique), soit à l'aide d'un micro condensateur (DRAM, ou RAM dynamique). La DRAM est plus rapide, son temps d'accès étant de l'ordre de 60 ns, mais elle nécessite en contrepartie un rafraîchissement régulier de l'information [14].

Les modules de RAM utilisés dans les ordinateurs se présentent sous la forme de barrettes enfichables dans les connecteurs appropriés de la carte mère (illustration ci-dessus). Les différences entre les déclinaisons successives de la RAM (RAM EDO, SDRAM, Rambus DRAM...) portent principalement sur le temps d'accès, réduit à quelques nano-secondes avec la SDRAM, et la largeur de bus (8 bits, 16 bits...) [14].

#### II.4.3.2. La ROM

La ROM (*Read-Only Memory*, mémoire à lecture seule) est une mémoire dont le contenu, programmé lors de sa fabrication, ne peut être ni modifié, ni effacé par l'utilisateur. Contrairement à la RAM, cette mémoire est non-volatile, donc permanente: elle n'a pas besoin d'une alimentation électrique pour conserver son contenu. Avant l'apparition des BIOS "flash", les BIOS des ordinateurs (mini programmes de démarrage de la machine) étaient stockés dans une ROM [14].

### II.4.3.3. La PROM

La PROM (*Programmable Read-Only Memory*, mémoire programmable à lecture seule) ou OTP (*One-Time Programmable*) ROM est une ROM qui peut être programmée, une seule fois, par l'utilisateur. Autrement dit, ce n'est plus le fabricant, mais l'utilisateur, qui programme la ROM, à l'aide d'un appareil appelé tout bonnement... "Programmateur". L'opération de programmation est d'ailleurs assez délicate, sinon risquée, car toute erreur est fatale! En effet, le programmeur "grille" des fusibles ou "claque" des diodes contenues dans la ROM. D'origine, ces diodes ou fusibles sont disposés selon une matrice, en rangées et colonnes, et tous sont connectés (ils laissent passer le courant). On a donc des "1" partout. En grillant certains fusibles, on génère des "0". Mais une fois que le fusible est grillé, il est grillé pour de bon, il n'y a pas de retour en arrière possible [14].

### II.4.3.4. L'EPROM :

L'EPROM (*Erasable Programmable Read-Only Memory*, mémoire programmable et effaçable à lecture seule) est, on l'aura deviné d'après son intitulé, une PROM qui peut être effacée. C'est là son énorme avantage sur la PROM, car l'effacement autorise une reprogrammation ultérieure.

Ces circuits possèdent en effet une petite fenêtre de quartz par laquelle des rayons ultraviolets peuvent passer pour effacer leur contenu, plus précisément *tout* leur contenu, c'est-à-dire les rendre vierges. Cette opération nécessite la dépose préalable de la mémoire, qui doit être retirée de son support. Ensuite, il ne reste plus qu'à reprogrammer l'EPROM.



Figure II.12 : Mémoires EPROM

L'appareil utilisé pour effacer l'EPROM est appelé "brûleur" ou "effaceur", ou encore "prommer". Cet appareil, pas très difficile à construire par un amateur, se présente souvent sous la forme d'un boîtier muni à l'intérieur d'un tube à rayons UV d'une certaine longueur d'onde (253 nm): on y enferme l'EPROM à effacer et on l'y expose pendant une vingtaine de minutes aux rayons UV. Puis on le reprogramme et on le remet à sa place.

Pour lire un octet, on donne son adresse à une entrée d'adressage (A0...A19), on active la ROM en mode lecture (broches CE, *chip enable*, et RD, *read*), on récupère l'octet désiré sur une ligne de données (D0...D7), puis on désactive la ROM[14].



### II.4.3.5. L'EEPROM

L'EEPROM (*Electrically Erasable Programmable Read-Only Memory*, mémoire programmable et effaçable électriquement à lecture seule) est une variante avantageuse de l'EPROM, puisqu'elle peut être effacée non par des rayons UV, ce qui suppose de la retirer au préalable de son emplacement, mais par un courant électrique. De plus, on n'est pas obligé d'effacer l'intégralité du contenu de la mémoire: on peut effacer que certaines adresses [14].

#### II.4.3.5.1. Choix de mémoire EEPROM 24LC256

Cette mémoire de type 24LC256 a une capacité de 256Kbits , cette mémoire n'utilise que peu de matérielles puisque les données sont envoyés et lus par le protocole I2C qui n'utilise que 2 fils avec 2 résistances Pullup (Figure II.13), La EEPROM 24lc256 est utilisée pour stocker les heures des prières pour toute l'année et quelques messages , aussi qu'elle possède une taille de 256 Kbits qui nous convient parfaitement pour notre objectif.

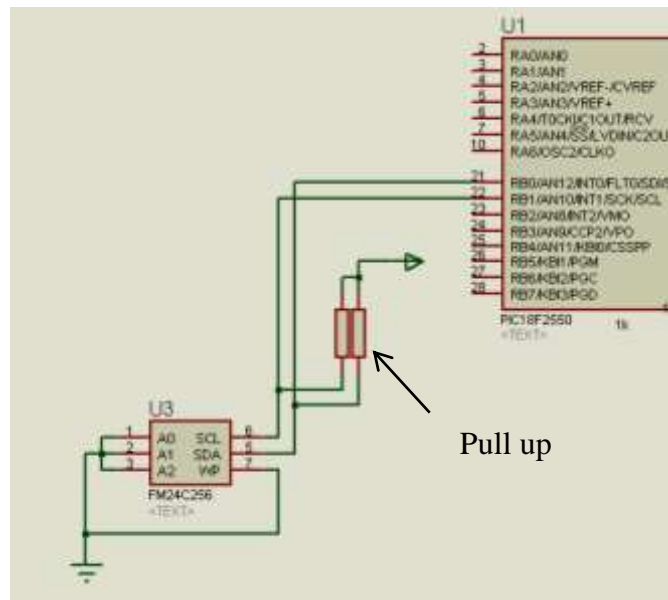


Figure II.13 : Branchement du 24LC256

II.4.3.5.2. Principe du fonctionnement d'EEPROM 24LC256.

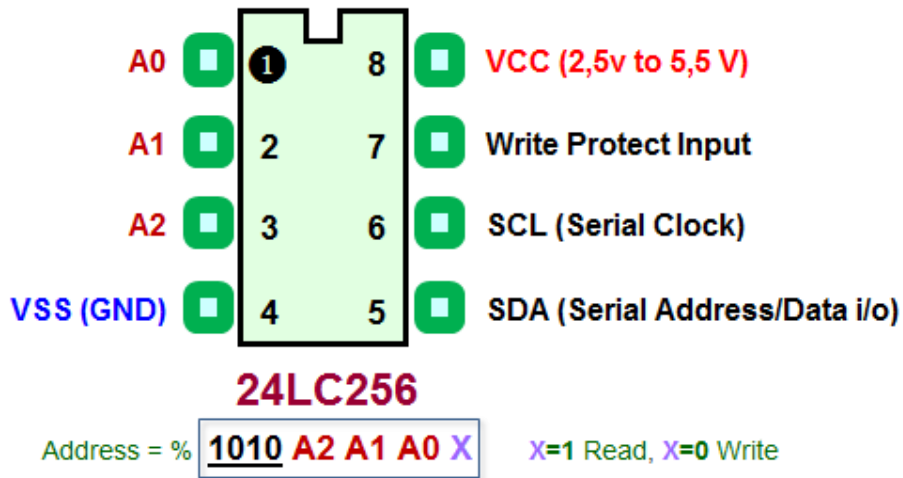


Figure II.14 : Fonctionnement des pins du 24LC256 [16]

L EEPROM 24LC256 se branche en série selon le protocole I2C comme la figure II.13. Elle possède un code d'identification unique de 4 bits (1010) selon la définition du I2C (figure II.14), A l'aide de A0,A1,et A2 elle autorise la connexion entre EEPROM 24LC256 et le Microcontrôleur, aussi que avec les pins d'adressage A0,A1,et A2 en peut avoir 8 mémoires sur le même bus I2C pour un espace de stockage total de 2Mbits.

## **II.5. Etude du RTC DS1037**

Le module DS1307 RTC (Real Time Clock) est une horloge en mesure de fournir secondes, minutes, heures, jour, mois et l'année avec prise en compte des années bissextiles jusqu'en 2100 , elle permet d'avoir à disposition de notre programme une horloge autonome, ce qui peut être utile pour synchroniser des étapes du programme sans reposer sur les compteurs internes qui sont souvent surchargés.

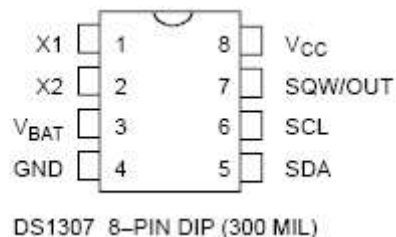
Une pile de sauvegarde peut être mise en place pour conserver les données en cas de coupure de l'alim extérieure. Comme indique la figure II.15 [17].



*Figure II.15 : Module du RTC DS1037[17]*

### **II.5.1. Caractéristiques du DS1037**

Le DS1037 contient 8 pats selon la figure II.16 suivante :



*Figure II.16 : DS1037*

Les caractéristiques du DS1037 est représenté dans le tableau II.3 suivant :

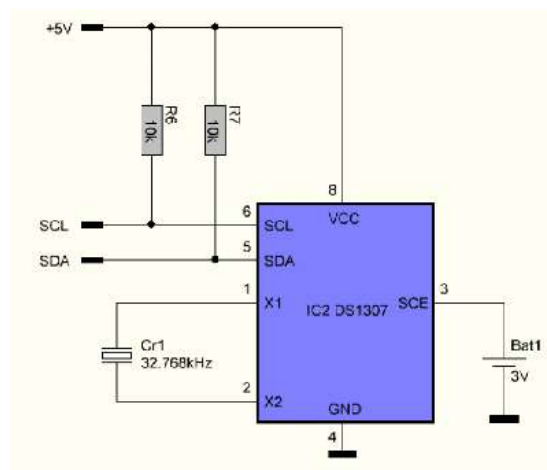
Pin	Nom	Rôle
1	X1	Cristal
2	X2	Cristal
3	Vbat	tension batterie
4	GND	Masse
5	SDA	ligne des données (data) I <sup>2</sup> C
6	SCL	ligned'horloge (clock) I <sup>2</sup> C
7	SQW/out	sortie signal carré
8	Vcc	tension logique 5V

*Tableau II.3 : Caractéristiques du RTC DS1037*

Le cristal quartz utilisé pour une horloge de ce type n'est pas comparable à ceux qu'on utilise pour les microcontrôleurs : on utilise une valeur particulière, par exemple 32,763 kHz, qui est plus adaptée pour compter des millisecondes. C'est un composant cylindrique très fin qu'on trouve dans les montres.

### II.5.2. Brochage du DS1037

Le DS1307 s'interface sur un bus I<sup>2</sup>C, Il y a donc 2 liaisons data, à relier aux broches (SDA) & (SCL) du PIC24F2250 et 2 liaisons pour l'alimentation en 5v du module. Comme la figure II.17 indique.



*Figure II.17 : Brochage du DS1037*

En résumé il faut connecter à ce composant :

- Un cristal (semblable à ceux qu'on trouve dans les montres à quartz, et pour cause !)
- Une batterie 3V
- une tension d'alimentation 5V (celle du  $\mu\text{C}$ )
- la connexion au bus I2C
- deux résistances de pull-up sur le bus I2C

## II.6. Etude du bus I2C.

### II.6.1. Présentation de l'I2C.

L'I2C (Inter Integrated Circuit bus) a été créé par PHILIPS dans les années 80. Il a été adopté par un grand nombre de constructeurs. L'I2C est un protocole de communication de niveau physique. Son fonctionnement s'appuie sur trois fils (SDA : Serial Data, SCL : Serial Clock et la référence : Masse). Le fil nommé SCL transmet l'horloge pour la synchronisation de communication; alors que la ligne SDA transmet les informations (adresses et données). Un seul boîtier maître peut commander plusieurs boîtiers esclaves, (chacun d'entre eux répondant à une adresse unique). Un esclave ne s'exprime que sur ordre d'un maître et plusieurs maîtres peuvent partager le même réseau[18].

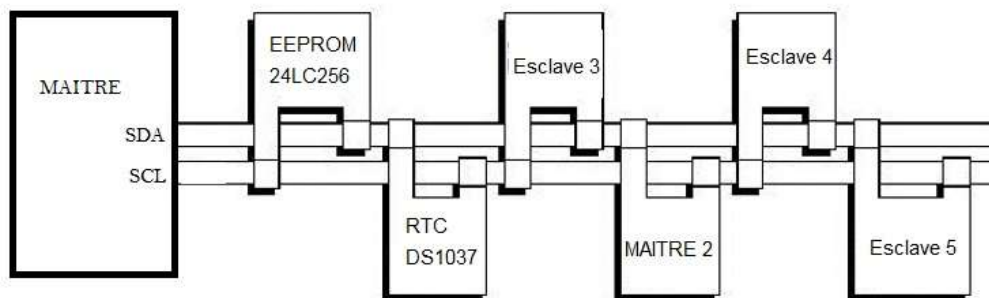


Figure II.18 : Exemple d'un bus I2C [18]

### II.6.2. Le protocole I2C.

#### II.6.2.1. Configuration matérielle.

Les lignes SDA et SCL sont bidirectionnelles (entrée/sortie), de ce fait pour éviter tout conflit électrique elles sont de type « collecteur ou drain ouvert » et sont câblées à travers une résistance de tirage vers l'alimentation positive du circuit. Le câblage réalise ainsi sur chaque ligne un "ET logique".[18]

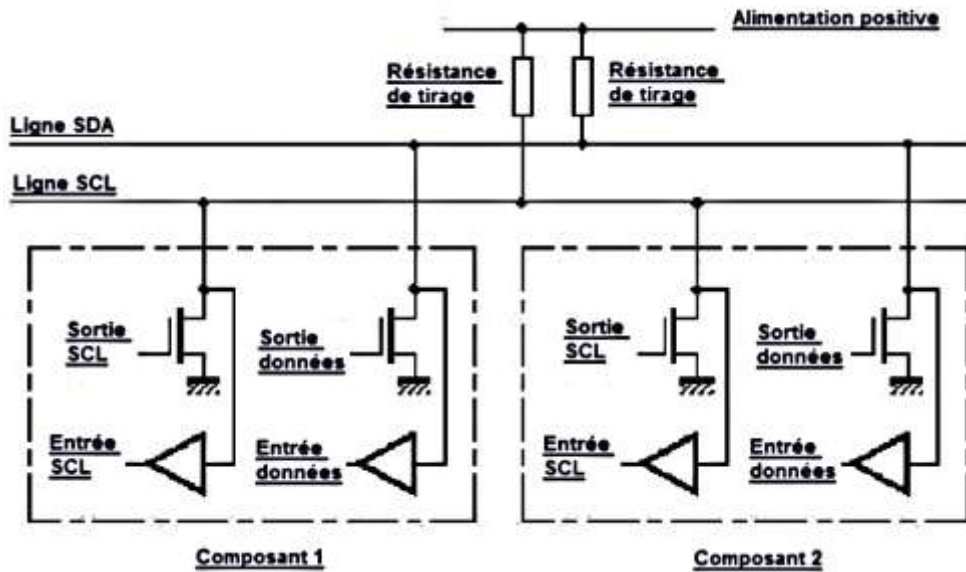


Figure II.19 : Configuration matérielle du I2C[18]

Au repos ces lignes sont à l'état « haut », le bus est dit "libre".

### II.6.2.2. La transmission des données.

#### II.6.2.2.1. Validité des données

La transmission étant de type série, les données sont transmises bit par bit, avec pour chaque bit transmis, un coup d'horloge. Une donnée est valide que si la ligne d'horloge SCL est à un niveau haut et que la ligne de donnée SDA est stable. Les changements d'état de la ligne SDA doivent être effectués lors d'un état bas sur la ligne SCL [18].

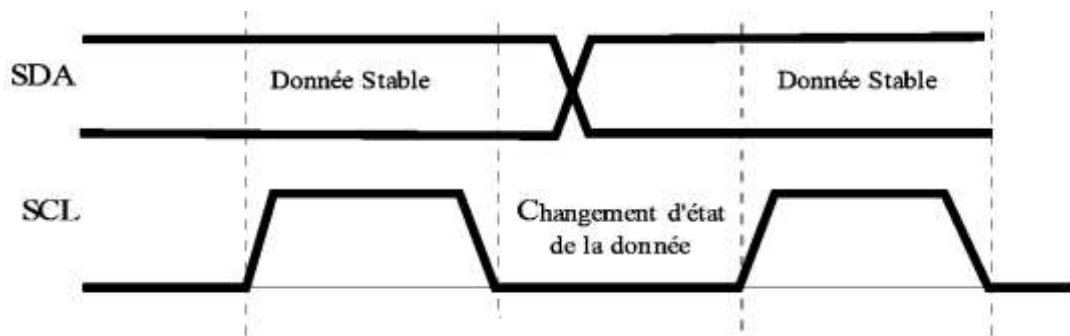


Figure II.20 : validité des données[18]

#### II.6.2.2.2. Conditions de START et STOP.

Un début de transmission doit respecter des conditions particulières : La ligne SDA passe de l'état haut à l'état bas alors que la ligne SCL est à l'état haut. Une fin de transmission a aussi un caractère particulier : La ligne SDA passe de l'état bas à l'état haut alors que la ligne SCL est à l'état haut[18].



Figure II.21 : Conditions de START et STOP[18]

C'est entre ces deux conditions que les données doivent être transmises.

### II.6.2.2.3. Format de transmission.

Chaque mot transmis sur la ligne SDA a une longueur de 8 bits. Le bit de poids fort (MSB) est transmis d'abord.

Chaque transfert commence par la condition de départ suivie des adresses et des données. Chaque octet est transmis du bit de poids fort au bit de poids faible.

Chaque mot transmis doit être suivi par un bit d'acquiescement ACK (acknowledge), c'est le circuit qui reçoit la donnée qui doit mettre à l'état bas la ligne SDA pour transmettre l'acquiescement ACK.

Si le récepteur veut interrompre la transmission il force l'horloge au niveau bas. Lorsqu'elle sera libérée l'émetteur pourra continuer sa transmission de données.

Chaque transfert se termine par la condition d'arrêt STOP[18].

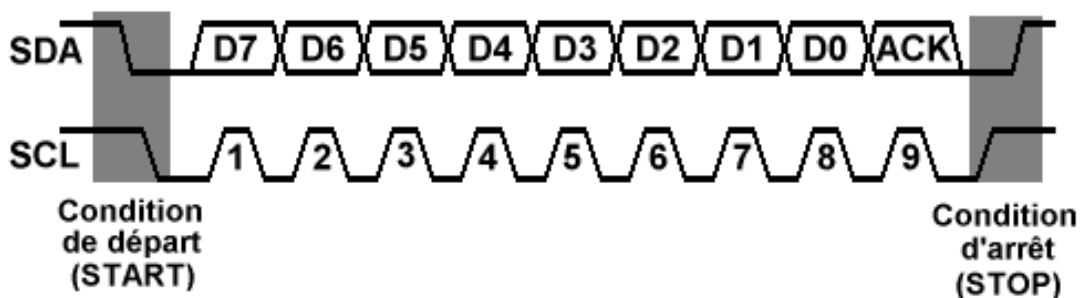


Figure II.22 : Illustration de format de la transmission [18]

### II.6.2.2.4. Transmission d'un octet.

La transmission d'un mot (octet) se fait bit à bit en commençant par le bit de poids fort B7 que l'émetteur (le maître) applique sur la ligne SDA. Puis il valide la donnée en appliquant pendant un instant un niveau haut sur la ligne SCL. Lorsque SCL revient au niveau bas, il recommence l'opération jusqu'à ce que l'octet complet soit transmis. Il y a alors acquiescement de la part du récepteur.

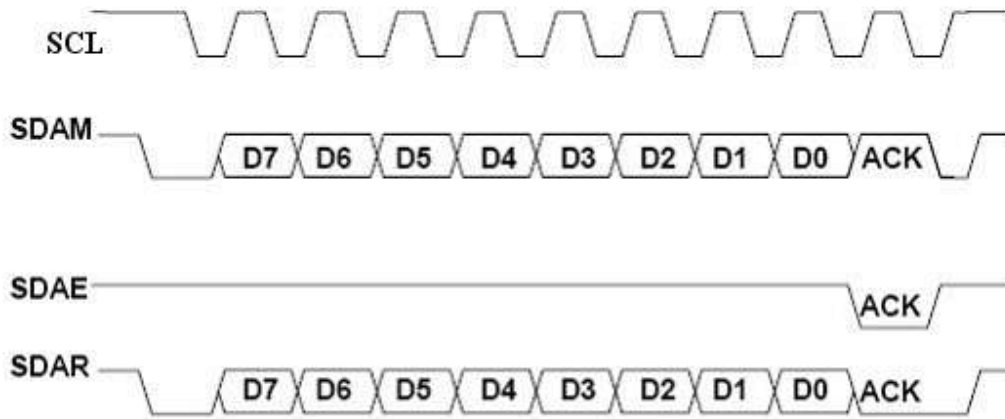
Le premier mot transmis est l'adresse de l'esclave (codée sur 7 bits), le huitième bit (LSB) est le bit de lecture/ écriture : R/W.

Si R/W est à 0 : c'est une écriture du maître vers l'esclave.

Si R/W est à 1 : c'est une lecture de l'esclave vers le maître.

Après la condition de départ tous les récepteurs lisent le premier octet émis pour savoir si cela correspond à leur adresse, puis s'il est sélectionné suivant l'état du bit R/W se considérant comme esclave récepteur (qui va lire la donnée) ou comme esclave émetteur qui va écrire des données sur le bus.

Note : Les informations SDA Maître et SDA Esclave sont véhiculées sur le fil unique SDA. Ce fonctionnement est rendu possible grâce au ET logique [18].



SCL : Horloge imposée par le maître  
 SDAM : Niveaux de SDA imposés par le maître  
 SDAE : Niveaux de SDA imposés par l'esclave  
 SDAR : Niveaux de SDA réels résultants

Figure II.23 : Transmission d'un octet[18]

### II.6.2.2.5. Transmission d'une adresse.

Le nombre de composants qu'il est possible de connecter sur un bus I<sup>2</sup>C étant largement supérieur à deux, le maître doit pouvoir choisir quel esclave est censé recevoir les données. Dans ce but, le premier octet que transmet le maître n'est pas une donnée mais une adresse. Le format de l'octet d'adresse est un peu particulier puisque le bit D0 est réservé pour indiquer si le maître demande une lecture à l'esclave ou bien au contraire si le maître impose une écriture à l'esclave.

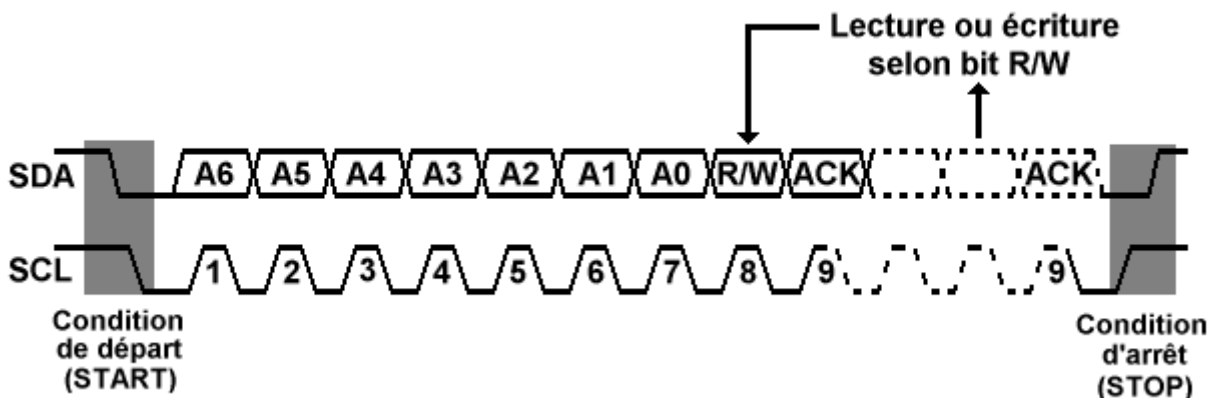


Figure II.24 : Transmission d'une adresse[18]



Chaque circuit connecté au bus I<sup>2</sup>C possède une adresse, qui doit être unique. L'adresse associée à un composant est définie en partie par l'état de broches de sélections et d'autre part par sa fonction. Par exemple, le circuit 24LC256, qui est un port d'entrées/sorties bidirectionnel 8 bits, décompose son adresse de la façon suivante :

[1] [0] [1] [0] [A2] [A1] [A0] [R/W]. Les bits A2, A1 et A0 reflètent l'état des broches 1, 2 et 3 du circuit. Cela permet de placer 8 circuits 24LC256 sur le bus I<sup>2</sup>C. Lors de la conception d'un système, il faut donc veiller à l'unicité des adresses attribuées aux différents composants.

Une fois l'adresse envoyée sur le bus, l'esclave concerné doit répondre en plaçant le bit ACK à 0. Si le but ACK vaut 1, le maître comprend qu'il y a une erreur de sélection et il génère la condition arrêt. En revanche, si le bit ACK vaut 0, le maître peut continuer les opérations.

**Note :** Les adresses 0000 0xxx et 1111 11xx sont réservées à des modes de fonctionnement particuliers [18].

**II.6.2.3. Ecriture d'une donnée.**

Le maître, a une donnée à transmettre vers l'esclave, l'écriture de cette donnée se fait par la ligne SDA en synchronisation avec l'horloge de la ligne SCL. L'esclave doit acquitter la lecture de la donnée en positionnant sur la ligne SDA le signal ACK. L'écriture d'un octet dans certains composants (mémoires, microcontrôleur, ..) peut prendre un certain temps. Il est donc possible que le maître soit obligé d'attendre l'acquittement ACK.[18]

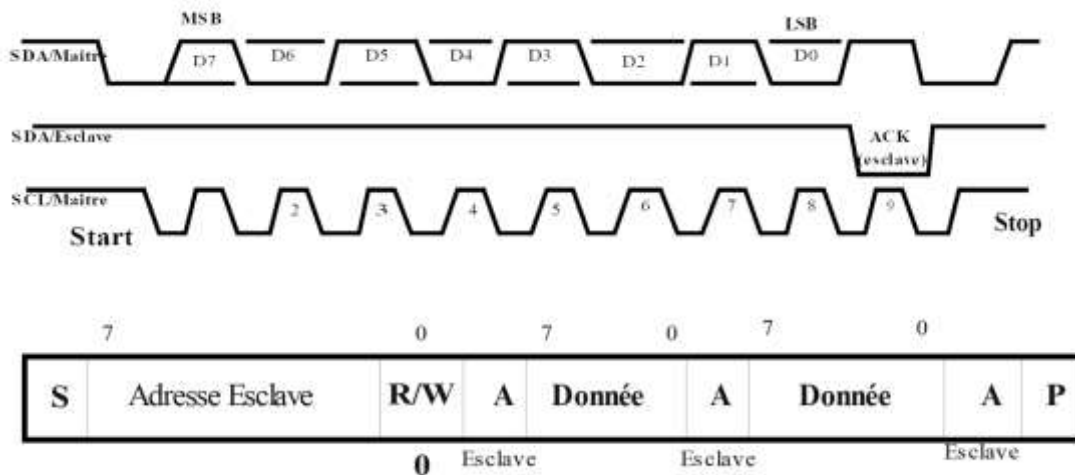


Figure II.25 : Ecriture d'une donnée [18]

Note : Les informations SDA Maître et SDA Esclave sont véhiculées sur le fil unique SDA. Ce fonctionnement est rendu possible grâce au ET logique.

**II.6.2.4. Lecture d'une donnée.**

Le maître demande une lecture d'une donnée vers l'esclave (cas d'un circuit EEPROM 24LC256 dans lequel il faut lire la donnée). Ceci se caractérise par une utilisation spéciale du signal ACK. Après la lecture d'un octet, le maître positionne ACK à l'état bas. S'il veut lire la

donnée suivante (dans la EEPROM par exemple), ou à l'état haut pour une fin de transmission. Il envoie alors la condition d'arrêt [18].

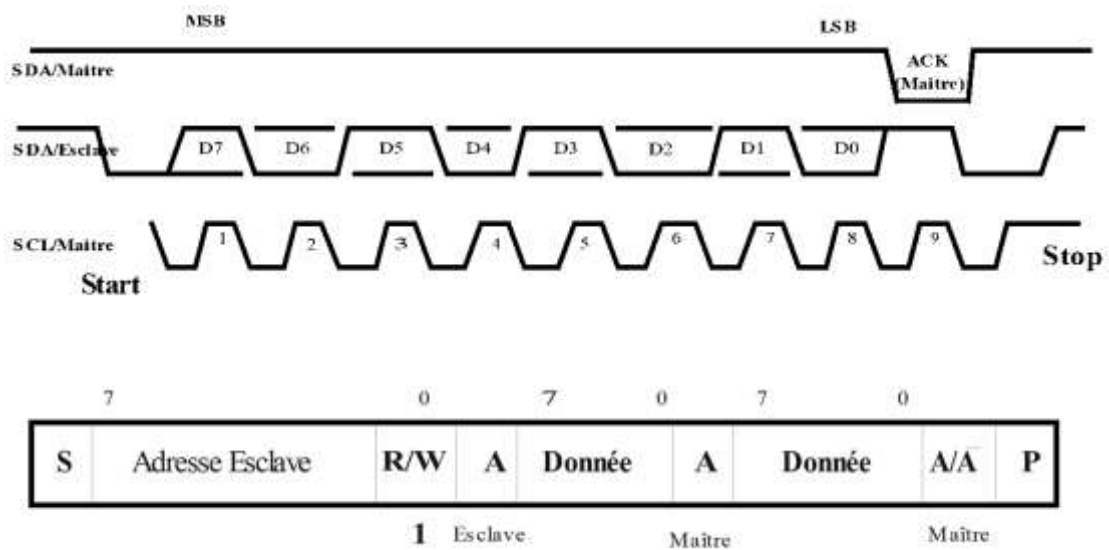


Figure II.26 : Lecture d'une donnée[18]

## II.7. Le module BLUETOOTH.

### II.7.1. Le HC-05

Le module HC-05 est un module Bluetooth SPP (Serial Port Protocol) facile à utiliser, conçu pour une configuration de connexion série sans fil transparente. Le module Bluetooth HC-05 peut être utilisé dans une configuration Master ou Slave, ce qui en fait une excellente solution pour la communication sans fil. Ce module Bluetooth de port série est entièrement équipé de la modulation Bluetooth V2.0 + EDR (Enhanced Data Rate) de 3Mbps avec un émetteur-récepteur radio de 2,4 GHz et une bande de base. Il utilise CSR Bluecore 04 - Système externe Bluetooth à puce unique avec technologie CMOS et avec AFH (Adaptive FrequencyHoppingFeature) [19].



Figure II.27 : Bluetooth HC-05 [19]

### II.7.2. Caractéristiques matérielles

- Sensibilité typique de -80dBm.
- Jusqu'à 4 dBm de puissance d'émission RF.
- 3.3 à 5 V E / S.
- Contrôle (entrée / sortie programmable).
- Interface UART avec débit de transmission programmable.
- Avec antenne intégrée.
- Avec connecteur de bordure[19].

### II.7.3. Caractéristiques logicielles.

- Esclave par défaut Vitesse de transmission: 9600, bits de données: 8, bit d'arrêt: 1, parité: sans parité.
- Connecté automatiquement au dernier périphérique sous tension par défaut.
- Autoriser l'appareil de couplage à se connecter par défaut.
- Emplacement automatique PINCODE: "1234" par défaut [19].

### II.7.4. Caractéristique du HC-05

Le module Bluetooth HC-05 a 6 pattes (figure II.26), Elles sont les suivantes:

- ENABLE: Lorsque l'activation est tirée LOW, le module est désactivé, ce qui signifie que le module ne s'allume pas et qu'il ne parvient pas à communiquer. Lorsque l'activation est laissée ouverte ou connectée à 3.3V, le module est activé, c'est-à-dire que le module reste activé et que la communication se déroule également.
- Vcc: Tension d'alimentation de 3,3 V à 5 V
- GND: Broche de sol
- TXD & RXD: Ces deux broches agissent comme une interface UART pour la communication

- STATE: Il agit comme un indicateur d'état. Lorsque le module n'est pas connecté à un autre périphérique Bluetooth, le signal est bas. Dans cet état bas, la LED clignote en continu ce qui indique que le module n'est pas associé à un autre appareil. Lorsque ce module Est connecté à un autre périphérique Bluetooth ou associé à celui-ci, le signal passe High. At cet état élevé, le voyant clignote avec un retard constant, par exemple, un retard de 2s qui indique que le module est apparié.
- BUTTON SWITCH: Ceci permet de basculer le module en mode de commande AT. Pour activer le mode de commande AT, appuyez sur le bouton pour une seconde. Avec l'aide des commandes AT, l'utilisateur peut modifier les paramètres de ce module mais seulement lorsque le module n'est pas couplé avec tout autre appareil BT. Si le module est connecté à un autre appareil Bluetooth, il commence à communiquer avec ce périphérique et ne fonctionne pas en mode de commande AT[19].

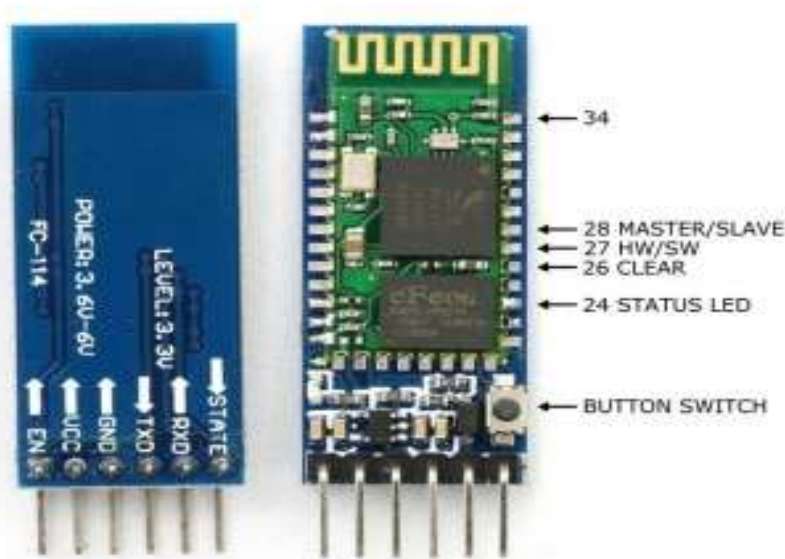


Figure II.28: Module BLUETOOTH HC-05[19]

### II.7.5. Brochage du HC-05 avec le PIC 18F2550

Comme nous savons que Vcc et Gnd du module vont à Vcc et Gnd du PIC18F2550 La broche TXD passe à la broche RXD du PIC18F2550 et la broche RXD passe à la broche TXD PIC18F2550 (comme indique la figure suivante)

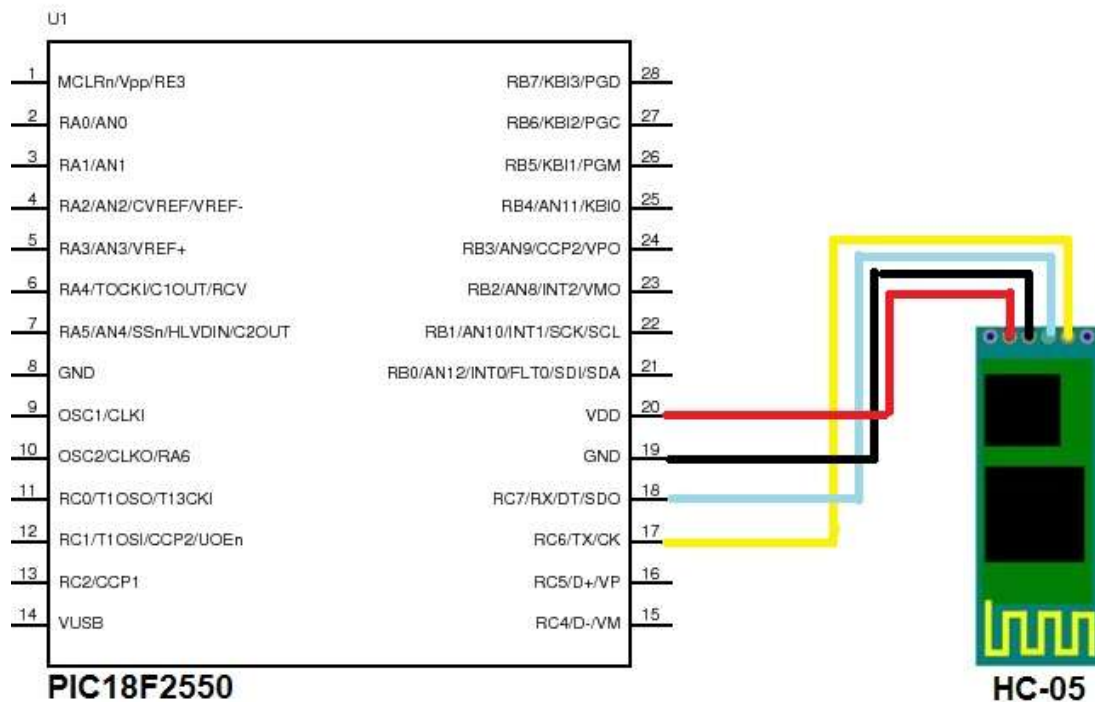


Figure II.29 : Brochage du HC-04 avec PIC18F2550

## II.8. La technologie des LEDs.

### II.8.1. Description d'une LED.

Une diode électroluminescente (abrégé en DEL en français, ou LED, de l'anglais : light-emitting diode), est un dispositif opto-électronique capable d'émettre de la lumière lorsqu'il est parcouru par un courant électrique. Une diode électroluminescente ne laisse passer le courant électrique que dans un seul sens (le sens passant, comme une diode classique, l'inverse étant le sens bloquant) et produit

un rayonnement monochromatique ou polychromatique non cohérent à partir de la conversion d'énergie électrique lorsqu'un courant la traverse.

La tension de seuil de la LED est supérieure à celle d'une diode classique (environ 1,6 V pour l'arséniure de gallium) [21].

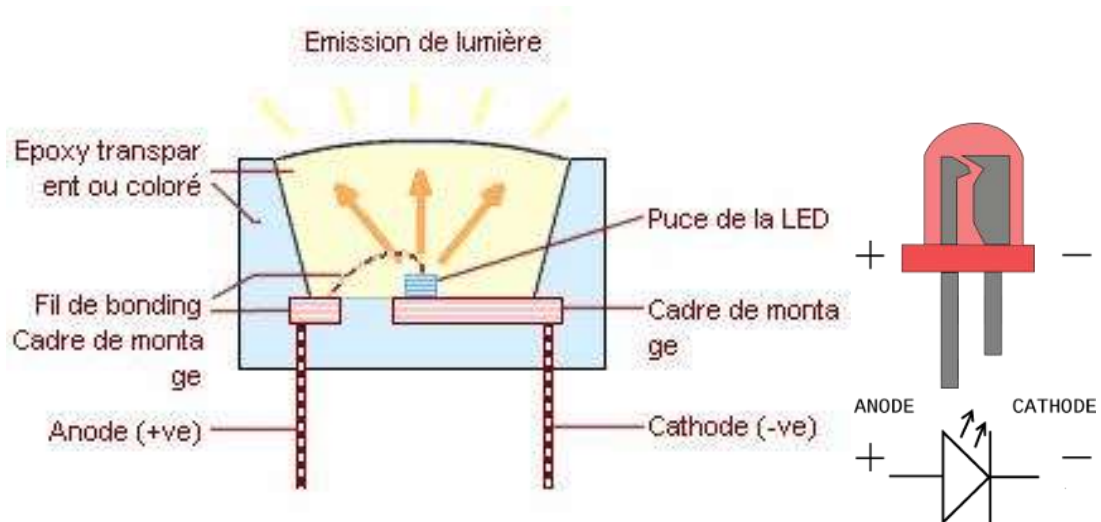


Figure II.30 : Structure de base d'une LED

### II.8.1.1 Caractéristiques électriques principales d'une LED.

La LED possède un comportement électrique sensiblement identique à celui d'une jonction PN. Son seuil de conduction  $V_{d0}$  est cependant plus élevé et dépend de la longueur d'onde lumineuse dominante.

Les autres caractéristiques électriques importantes sont :

- Le courant direct moyen qu'elle peut supporter en permanence. Il est compris entre 5 et 20 mA pour une LED à usage générale.
- Le courant direct crête qu'elle peut supporter en régime impulsionnel.
- La tension inverse maximale  $V_{Rmax}$  admissible sans dommage. Vis-à-vis de la tension inverse ; la LED est plus fragile qu'une jonction PN et la limite courante de  $V_{Rmax}$  est de 5 volts [24].

### II.8.1.2 Caractéristiques optiques d'une LED.

En pratique, les caractéristiques optiques que l'on doit prendre en compte pour choisir une LED sont :

- Correspondance couleurs, longueurs d'onde et énergie des photons : La couleur liée à la longueur d'onde dominante du spectre d'émission lumineuse ; On trouve des LEDs à usage générale dans les teintes bleues, verte, jaune, orange, rouge et proche infrarouge. On construit actuellement des LEDs à émission lumineuse.
- Longueur d'onde du pic d'émission : Cette valeur nous indique la longueur d'onde ( $\lambda$ ), en nanomètre, à laquelle est émis la plus importante partie du rayonnement (wavelength).
- Spectre ou largeur -spectrale à mi-intensité: Le spectre d'émission d'une diode LED est relativement étroit. Il existe actuellement plusieurs types de LEDs donnant chacun

des spectres différents. Cela est obtenu par la variété des semi-conducteurs utilisés pour fabriquer les jonctions PN.

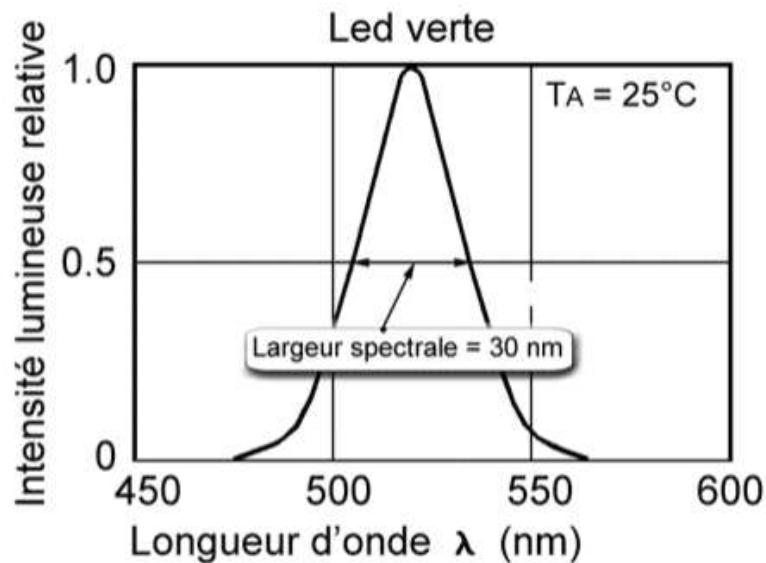


Figure II.31 : La longueur d'onde du spectre

- Diagramme de rayonnement: Le flux lumineux n'est pas homogène tout autour de la LED. La répartition spatiale de la puissance émise dépend de la forme de la diode LED.
- Angle d'émission à mi- intensité: Les fabricants précisent souvent l'angle pour lequel l'intensité lumineuse a été réduite de moitié.
- Intensité lumineuse: L'intensité lumineuse (mesurée en candelas) est la quantité de lumière émise dans une certaine direction à 1 mètre de distance [24].

## II.8.2. Les matrices à LEDs.

La matrice de LED est un arrangement particulier d'un ensemble de LED pour constituer un tableau où l'on peut éclairer chaque LED indépendamment. Les LED sont rangées en lignes et colonnes figure II.30, il existe deux types de matrice :

- Matrice à anode commune.
- Matrice à cathode commune.

### II.8.2.1. Principe de fonctionnement d'une matrice à LEDs.

Nous avons mis en place une matrice de LEDs sur une plaque à trou. Elle dispose de 64 LEDs suivant le schéma ci-dessous.

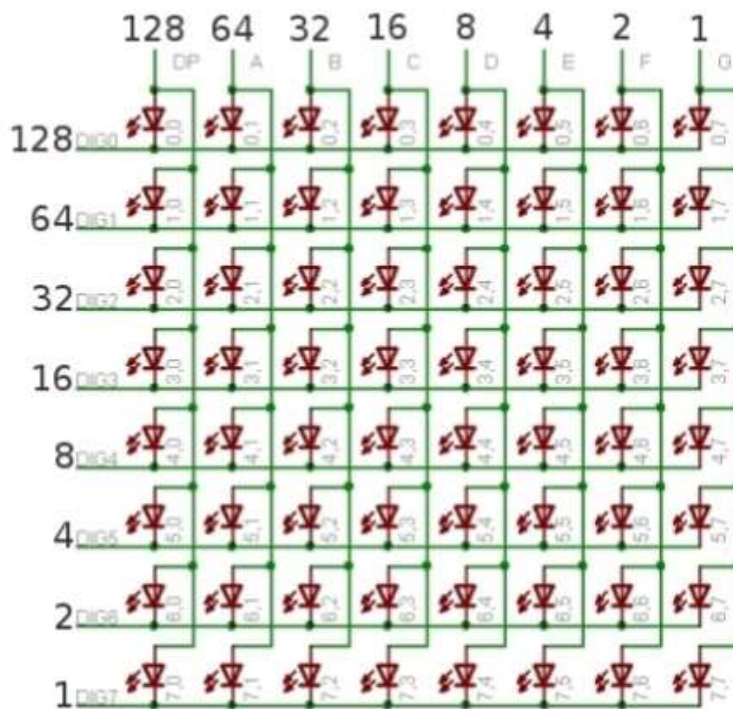


Figure II.32 : Matrice 8\*8 à LEDS [23]

Le principe qui permet d'allumer ou d'éteindre les LED est le suivant :

Une LED est allumée si la colonne correspondante est à VCC et la ligne à 0. Par exemple si on veut allumer la LED (3,4) on met la colonne D à VCC et la ligne DIG3 à 0.

Cependant, nous avons rencontré un problème : si on souhaite allumer les LED (0,0), (3,0) et (3,3) la LED (0,3) va s'allumer aussi. Pour pallier à ce problème nous avons utilisé le principe du multiplexage, c'est-à-dire que nous allumons les LED les unes après les autres. Avec un délai assez court nous parvenons à faire apparaître les affichages fixes [23].

### II.8.3. le module P10(1R)-V701C V2.0

Le module P10(1R)-V701C V2.0 est t'une matrice a LED possède 16 lignes et 32 colonnes , 16 registre a décalage de type 74HC595





Figure II.40 : P10(1R)-V701C V2.0

## II.9. Etude de la communication USB

L'USB (Universal Serial Bus) est, comme son nom l'indique, un protocole de communication série entre entités. Plusieurs versions sont actuellement disponibles ; nous ne retiendrons pour cette description que la version 1.1 (la plus courante actuellement) [27].

### II.9.1. Description physique de l'USB

Le bus USB utilise 4 fils, ainsi que des connecteurs particuliers. Deux des fils permettent d'acheminer l'alimentation électrique du périphérique (une souris USB par exemple), et deux véhiculent les données elles-mêmes.

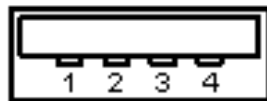


Figure II.33 : Connecteur de type A

La spécification USB impose une tension maximale de 5V sur les fils et un courant de 500 mA au plus.

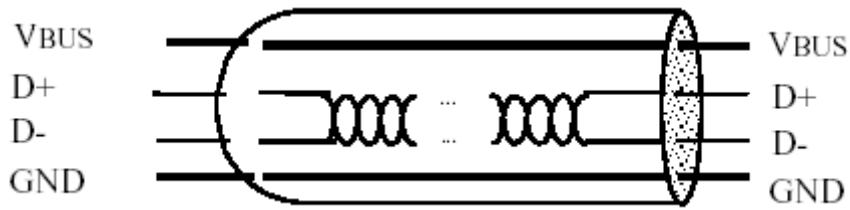


Figure II.34 : câblage de l'USB

Il est évident que les fils d'alimentation sont toujours au même potentiel (tension de 5V si le périphérique est connecté, 0 sinon). Quant aux fils de données, la tension différentielle entre les deux peut valoir 0, 3,3 ou 5V [27].

### II.9.2. Fonctionnement de l'USB

Du point de vue utilisateur, le bus USB se présente sous la forme d'une architecture étoilée et pyramidale, l'hôte se trouvant au centre du réseau, et les périphériques à l'extérieur. Les échanges de données se font à une vitesse prédéfinie dans la spécification USB : 1,5 Mbits/s ou 12 Mbits/s selon la tolérance du périphérique concerné.

L'intérêt principal de ce bus est le fait qu'un grand nombre de périphériques (jusqu'à 126) peuvent être connectés simultanément au même hôte, et qu'à tout moment, il est possible de les débrancher et de les rebrancher sans redémarrer le contrôleur hôte (c'est-à-dire l'ordinateur)[27].

### II.10. Etude du démultiplexeur 74HC138

#### II.10.1. Définition

C'est un circuit intégré qui a pour rôle de redistribuer sur plusieurs voies les informations provenant d'une seule source.

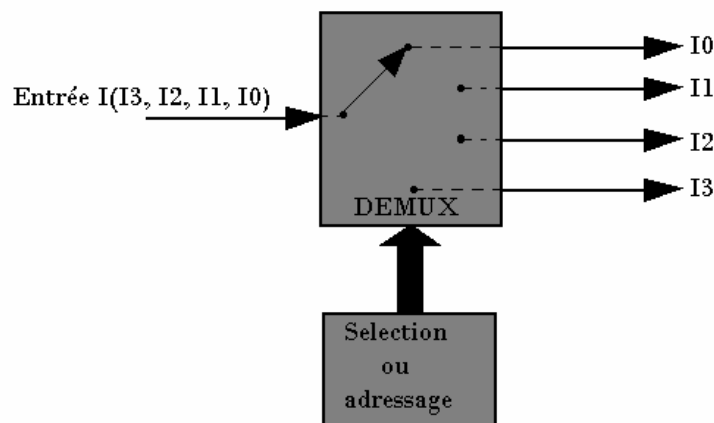


Figure II.35 : Exemple d'un démultiplexeur

Le module sélection ou adressage joue presque le même rôle que le MUX. Il permet de sélectionner la sortie qui doit recevoir l'information de l'entrée [28].

### II.10.2. Principe de fonctionnement

On sélectionne (n) sortie par les entrées d'adresses. Pour sélectionner la sortie S4 il faudra imposer le nombre décimal 4 codé en binaire sur les entrées d'adresses soit 0100.

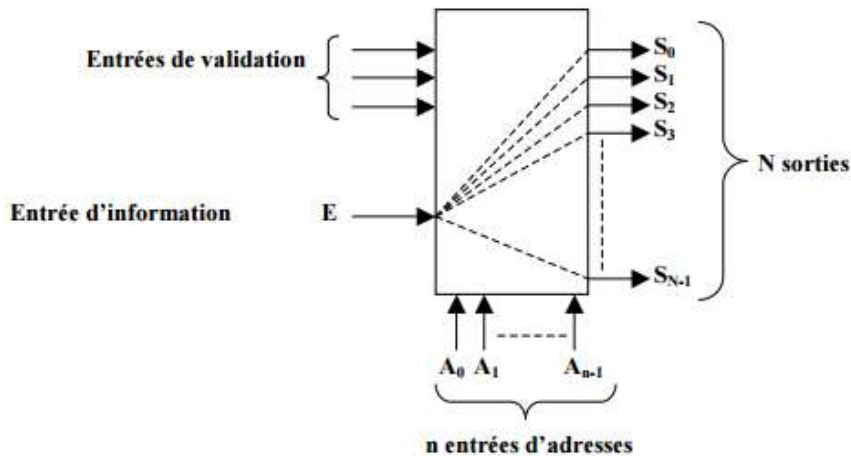


Figure II.36 : Fonctionnement d'un Démultiplexeur

L'étude de ces composants se fait par une exploitation de la documentation constructeur, du symbole et de la table de vérité.

### II.10.3. Exemple du 74HC138

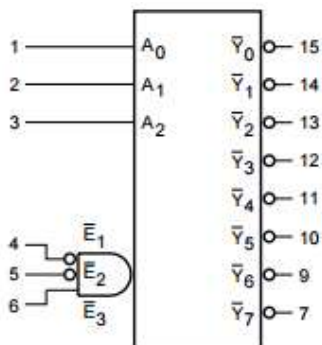


Figure II.37 :  
Fonctionnement du  
75HC138

INPUTS						OUTPUTS							
$\bar{E}_1$	$\bar{E}_2$	$E_3$	$A_0$	$A_1$	$A_2$	$\bar{Y}_0$	$\bar{Y}_1$	$\bar{Y}_2$	$\bar{Y}_3$	$\bar{Y}_4$	$\bar{Y}_5$	$\bar{Y}_6$	$\bar{Y}_7$
H	X	X	X	X	X	H	H	H	H	H	H	H	H
X	H	X	X	X	X	H	H	H	H	H	H	H	H
X	X	L	X	X	X	H	H	H	H	H	H	H	H
L	L	H	L	L	L	L	H	H	H	H	H	H	H
L	L	H	H	L	L	H	L	H	H	H	H	H	H
L	L	H	L	H	L	H	H	L	H	H	H	H	H
L	L	H	H	H	L	H	H	H	L	H	H	H	H
L	L	H	L	H	H	H	H	H	H	L	H	H	H
L	L	H	H	H	H	H	H	H	H	H	L	H	H
L	L	H	H	H	H	H	H	H	H	H	H	L	L

**Notes**

- 1. H = HIGH voltage level
- L = LOW voltage level
- X = don't care

Les entrées A0, A1, A2 sont les entrées d'adresses A0 étant le bit de poids faible et A2 étant le bit de poids fort.

Les sorties sont actives sur niveau haut (si la sortie est sélectionnée on a un niveau haut, sinon elle est au niveau bas).

Pour valider le circuit il faut que l'entrée  $\bar{E}_1=0$  et  $\bar{E}_2=0$  et  $E_3=1$ .

$$EN = \bar{E}_1 * \bar{E}_2 * E_3$$

### II.11. Etude du transistor MOSFET APM4953

**Pin Description**

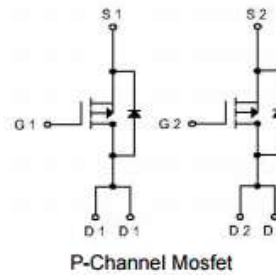
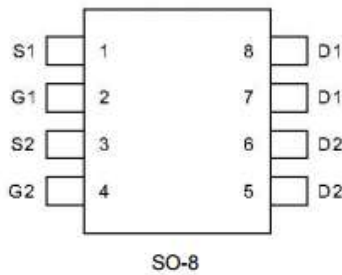


Figure II.38 : Description d'APM4953

Dans le circuit réel nous avons utilisé ce transistor MOSFET APM4953, néanmoins au niveau de simulation ce circuit intégré est non simulable, donc nous l'avons éliminé du circuit en simulation et ça n'influe pas sur les résultats.

#### II.11.1 Etude 74HC245

Le 74HC245 c'est un circuit intégré qui joue le rôle d'un émetteur-récepteur d'autobus octal. Il est utilisé pour amortir et piloter les lignes de données dans un système à microprocesseur à grande vitesse afin qu'il puisse fournir une communication bidirectionnelle. Plus la vitesse est élevée, plus la puissance est nécessaire pour fournir les courants de commutation [30].

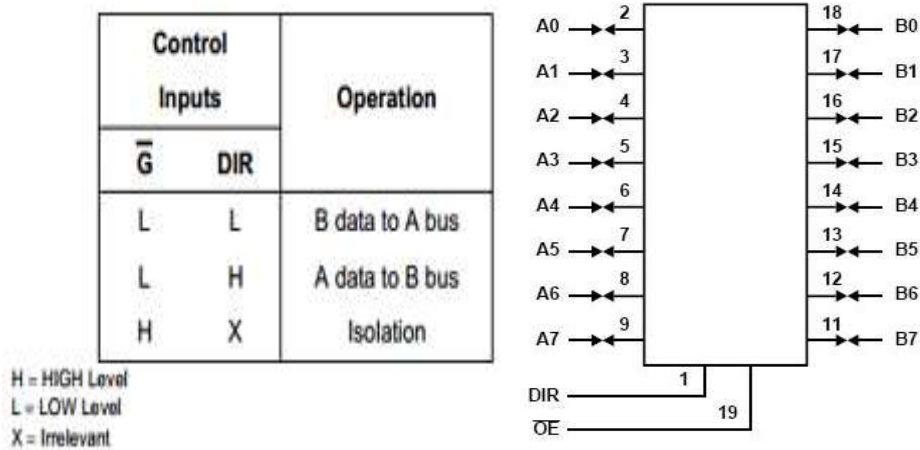


Figure II.39 :Table de vérité et le diagramme du 74HC245

A partir de la table de vérité du 74HC245 selon leur catalogue de documentation on conclut que pour effectuer l'opération données A vers B bus il faut que :

$$\overline{OE}/\overline{G}/= 0$$

$$DIR=1$$

La broche 19 est nommée :  $\overline{OE}/\overline{G}/ \overline{CE}$ .

La broche 1 est nommée : DIR / (AB/  $\overline{BA}$ ).

# CHAPITRE 3

RÉALISATION PRATIQUE

### III.1. Partie SOFTWARE

Pour la simplicité et la facilité de la programmation, plusieurs langages ont été créés. En cherchant le compilateur le plus adapté aux microcontrôleurs PIC, on trouve le MikroC et pour la simulation on trouve le logiciel PROTEUS ISIS aussi que pour la partie commande, modification et traitement de l'affichage on a programmé un logiciel avec le langage Delphi, ce logiciel permet l'utilisateur de modifier, lire et traiter tout l'affichage.

#### III.1.2. Définition du logiciel PROTEUS

Proteus est une suite de logiciels permettant la CAO électronique éditée par la société Labcenter Electronics. Proteus est composé de deux logiciels principaux : ISIS, permettant entre autres la création de schémas et la simulation électrique, et ARES, dédié à la création de circuits imprimés Grâce à des modules additionnels [25].



Figure III.1 : Logiciel ISIS PROTEUS

Il est également capable de simuler le comportement d'un microcontrôleur (PIC, Atmel, 8051, ARM, HC11...) et son interaction avec les composants qui l'entourent.

Proteus est une suite logicielle destinée à l'électronique. Développé par la société Labcenter Electronics, les logiciels inclus dans Proteus permettent la CAO dans le domaine électronique [25].

#### III.1.3. Définition du compilateur MikroC PRO pour PIC

Le mikroC PRO pour PIC dispose de très nombreuses améliorations du compilateur mikroC :

- Nouvelle interface IDE.
- Amélioration des performances du linker et de l'optimisateur.
- Cycle de compilation plus rapide.
- Code machine généré plus compact (jusqu'à 40 % suivant les cas).
- Nouveaux PIC supportés.
- Environnement de développement encore plus ergonomique.
- Nouveaux exemples d'applications.

### III.1.4. Langage et programmation sous le MikroC PRO pour PIC

Le langage mikroC pour PIC a trouvé une large application pour le développement de systèmes embarqués sur la base de microcontrôleur. Il assure une combinaison de l'environnement de programmation avancée IDE (Integrated Development Environment), et d'un vaste ensemble de bibliothèques pour le matériel, de la documentation complète et d'un grand nombre d'exemples. Le compilateur mikroC pour PIC bénéficie d'une prise en main très intuitive et d'une ergonomie sans faille. Ses très nombreux outils intégrés (mode simulateur, terminal de communication Ethernet, terminal de communication USB, gestionnaire pour afficheurs 7 segments, analyseur statistique, correcteur d'erreur, explorateur de code, mode Débug ICD...) associé à sa capacité à pouvoir gérer la plupart des périphériques rencontrés dans l'industrie (Bus I2C™, 1Wire™, SPI™, RS485, Bus CAN™, USB, gestion de cartes compact Flash et SD™/MMC™, génération de signaux PWM, afficheurs LCD alphanumériques et graphiques, afficheurs LEDs à 7 segments, etc...) en font un outil de développement incontournable pour les systèmes embarqués, sans aucun compromis entre la performance et la facilité de débogage [26].

### III.1.5. Affichage d'un texte fixe

Pour un premier test nous voulons afficher le mot « BAC » dans le module de LEDs avec une taille de 8\*8 (taille normale), on a donc besoin de 3 matrices chaque lettre s'occupe une matrice.

Nous aurons besoin d'un tableau des bits des lettres de deux dimensions ( 3 lignes et 8 colonnes),chaque LED de la matrice ne peut avoir que deux états éteinte qui vaut « 0 » ou allumée vaut « 1 », la figure suivante montre le codage des lettres.

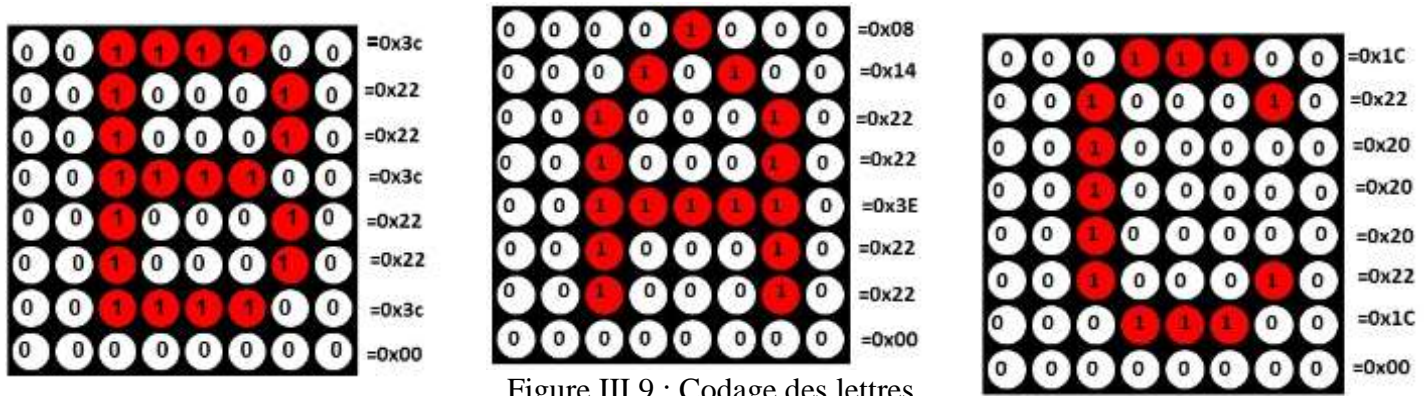


Figure III.9 : Codage des lettres

Donc selon le codage des lettres nous aurons le tableau comme ceci

```
Int BAC[3][8] =
{
{0x1C,0x22,0x20,0x20,0x20,0x22,0x1C,0x00} // Codage pour la lettre C
{0x08,0x14,0x22,0x22,0x3E,0x22,0x22,0x00}, // Codage pour la lettre A
{0x3C,0x22,0x22,0x3C,0x22,0x22,0x3C,0x00}, // Codage pour la lettre B
};
```

- Int : un type de déclaration a un range de (-32,768 à 32,767).
- BAC: le nom de tableau.
- [3][8] : la taille de tableau (3 lignes et 8 colonnes).
- 0xXX :0x indique que la variable est en Hexadécimal, XX vaut les 16 premiers entier naturel 0 ; 1 ; 2 ; 3 ; 4 ; 5 ; 6 ; 7 ; 8 ; 9 ; A ; B ; C ; D ; E ; F.

### III.1.5.1. Explication

Dans notre cas d’affichage on a 3 lettres, chaque lettre possède 8 octets selon la figure III.9, au total le tableau BAC vaut 24 octets l’octet va être lu du poids faible vers le bit du poids fort, la transmission des données doit être en série du pin 28 du PIC18F2550 vers le pin DS du premier registre a décalage.

L’envoi se fait bit par bit tout simplement on donne un front montant à la broche de l’horloge SH-CP et ça permet de charger le premier bit dans le registre a décalage, ensuite on envoie le deuxième bit et on donne une deuxième fois un front montant à l’horloge SH-CP et ainsi de suite jusqu’à le chargement de tous les 64 bits ( BAC[1][1],BAC[1][8] ) du lettre « C » .

Si on met une pause de simulation et on active la broche du ST\_CP la lettre « C » va apparaître dans la première matrice, mais notre texte est « BAC » c’est-à-dire la lettre « C » doit être affichée dans la troisième matrice.

Donc on continue de charger tous les bits des 3 lettres, mais cette fois on reçoit le premier bit du pin Q7’ du premier registre vers le DS du deuxième registre et ainsi de suite jusqu’au chargement de tous les bits des trois lettres « C » , « A » et « B ».

Afin de charger tous les registres à décalage on active la broche ST\_CP qui est concerné par le stockage des 8 bits a les mit à la sortie (Q0...Q7) par le pin 27 du PIC18F2500, et on l’êteint.

Cette opération doit être dans la dernière partie, elle permet d’envoyer les bits stockés vers les matrices afin que les lettres s’affichent.

### III.1.5.2. Résultats

Comme c’est déjà noté (chapitre I.5) concernant le multiplexage, chaque lettre doit passer par les étapes de multiplexage (figure I.5).

Le résultat final est illustré dans les étapes suivantes :

1<sup>er</sup> étape : l’affichage de lettre « C » exige le chargement du tableau de lettre par le troisième registre puis le stockage ensuite l’envoi à la troisième matrice par la méthode de l’affichage multiplexé (chapitre I.5).

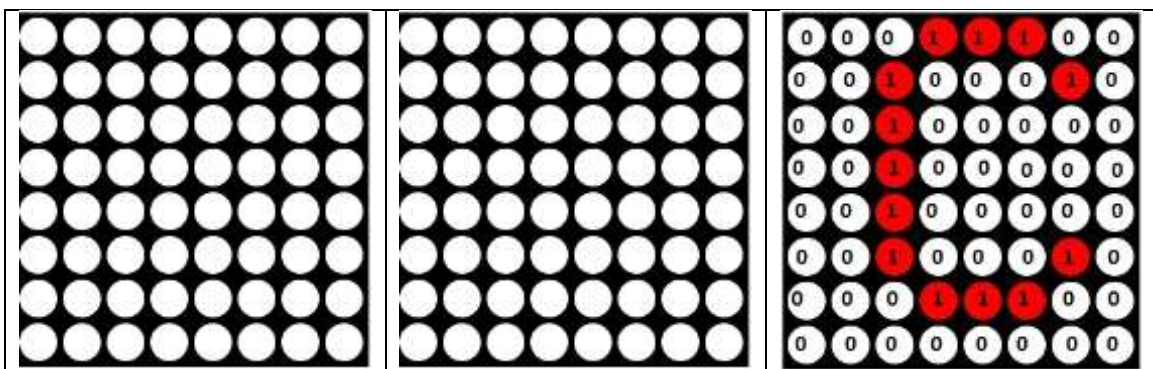


Tableau III.1 : Première étape



2<sup>ème</sup> étape l’affichage de lettre « A » exige le chargement du tableau de lettre par le deuxième registre puis le stockage ensuite l’envoi à la deuxième matrice par la méthode de l’affichage multiplexé (chapitre I.5).

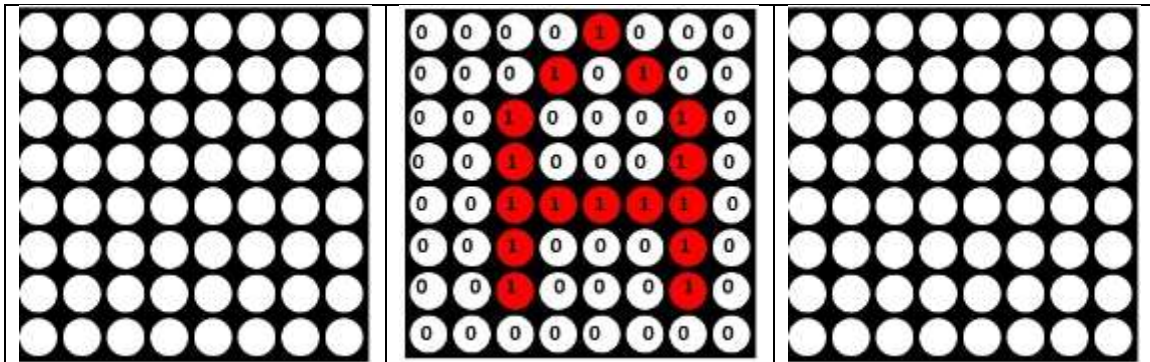


Tableau III.2 : Deuxième étape

3<sup>ème</sup> étape l’affichage de lettre « B » exige le chargement du tableau de lettre par le premier registre puis le stockage ensuite l’envoi à la première matrice par la méthode de l’affichage multiplexé (chapitre I.5).

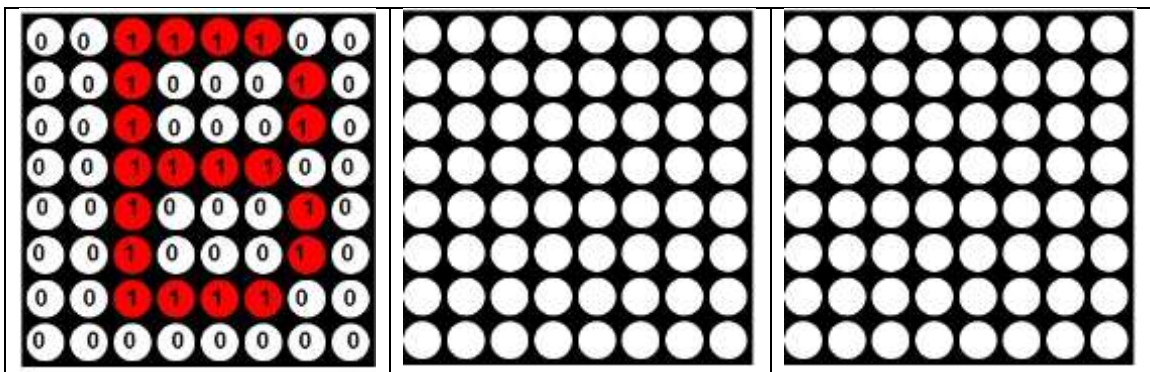


Tableau III.3 : Troisième étape

Finalement grâce à la méthode du multiplexage et le balayage se fait rapidement et infiniment, à une fréquence de 200 Hz qui correspond à 5 ms nous permet de voir l’affichage complet.

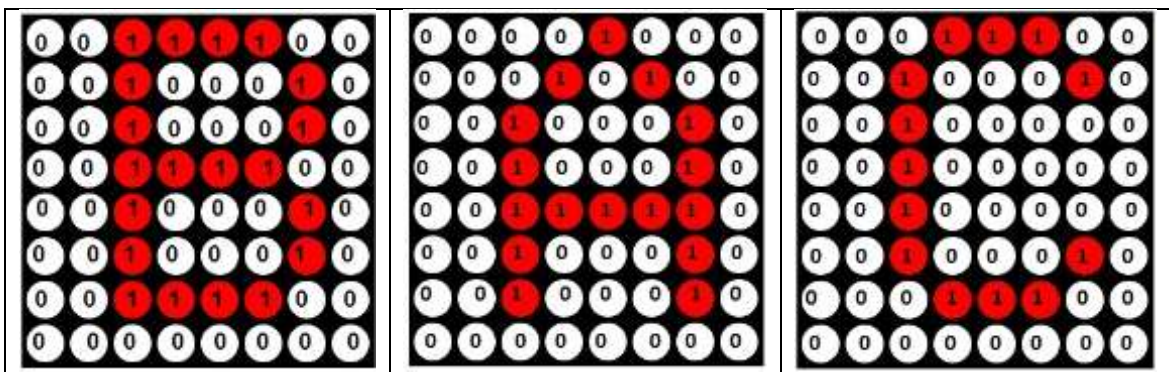


Tableau III.4 : Affichage final

### III.1.6. Description du logiciel de gestion

Le logiciel de gestion est une interface programmé en Delphi, exécutable sous le système Windows, ce logiciel nous permet de :

- Possibilité d'écriture arabe ou français.
- Envoyer des message en deux lignes simples ou une seul lignes double.
- Modifie la date et l'heure.
- Lecture de la date et l'heure.
- Possibilité de modifier la vitesse d'affichage et leur sens.

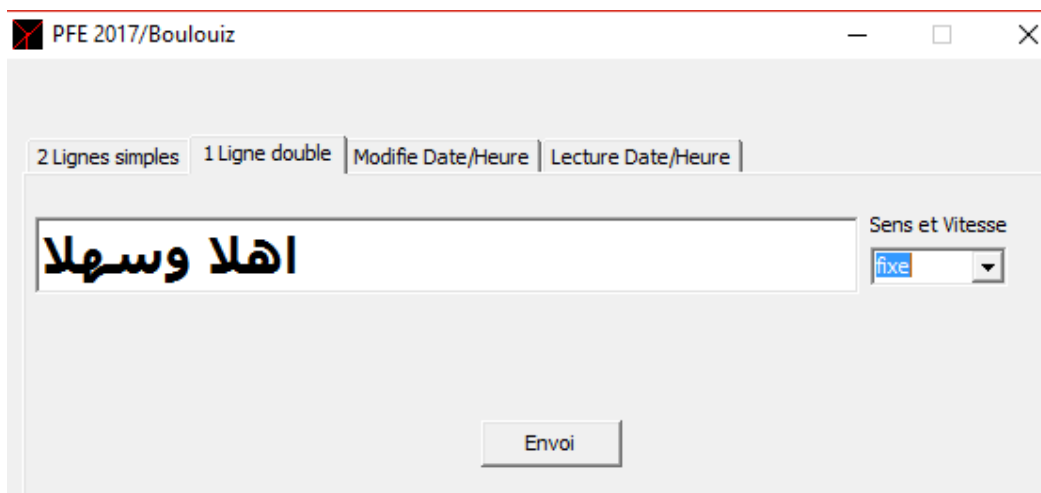
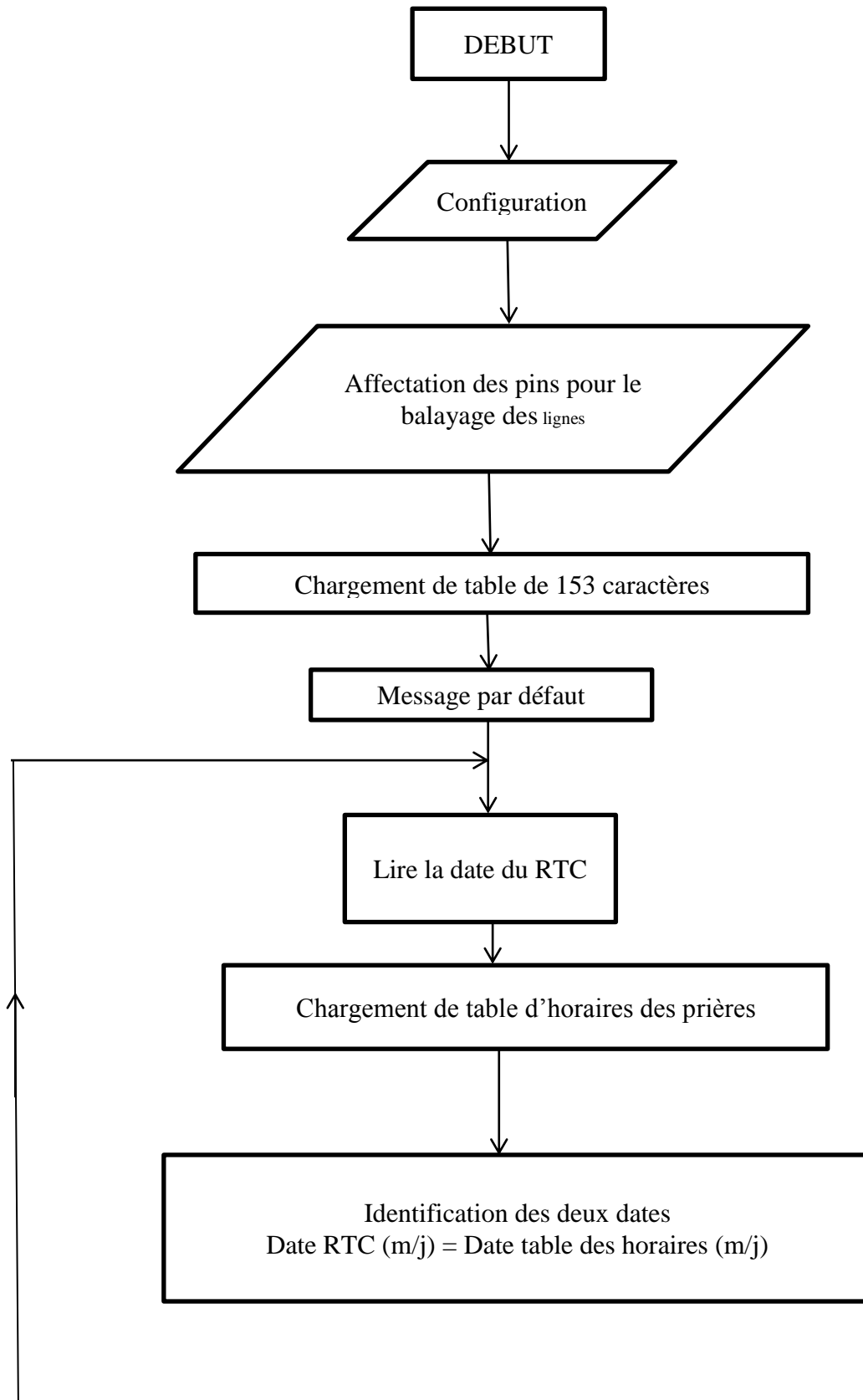
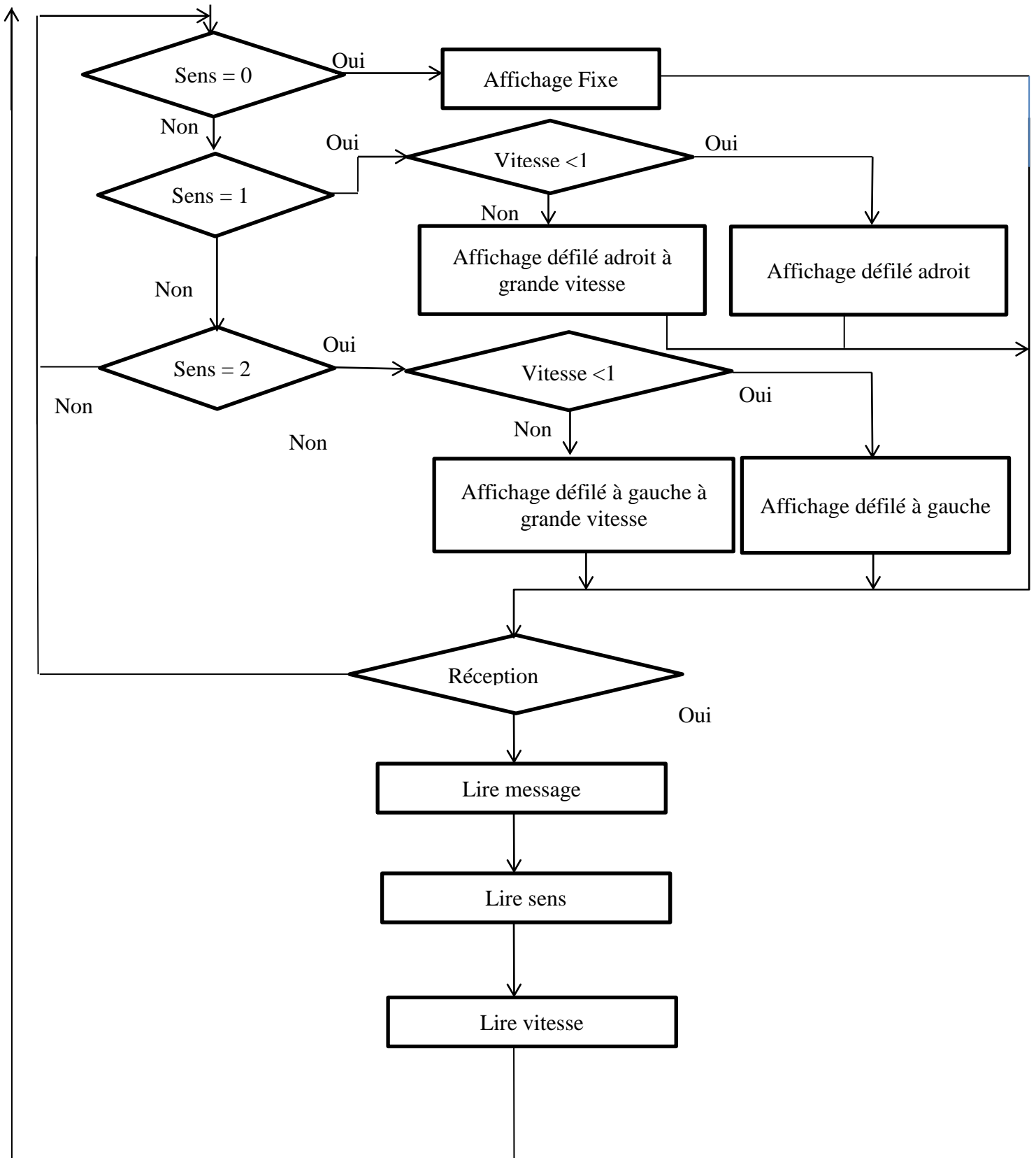


Figure III.14 : Logiciel de gestion

### III.1.7. Organigramme

Afin d'expliquer le fonctionnement du traitement d'affichage, nous avons établi un organigramme général qui englobe les étapes d'exécutions, le logiciel de gestion assure une grande partie du traitement d'affichage aussi que les différents effets d'affichage.





### III.2. Partie HARDWARE

Dans cette partie on va entamer plus précisément la partie qui concerne la réalisation du panneau et ses différents étages.

#### III.2.1. Description du panneau lumineux

En réalité le panneau lumineux contient :

- 4 modules de LED de type P10(1R)-V701C V2.0
- 2048 LED et 64 registres à décalage (figure III.1 et figure III.2) , mais puisque le logiciel ISIS ne peut pas simuler les 4 modules avec tous les registres à décalage en meme temps , on a simulé juste un seul modulek.
- Une carte de commande abase du microcontrolleur PIC 18F2550 .

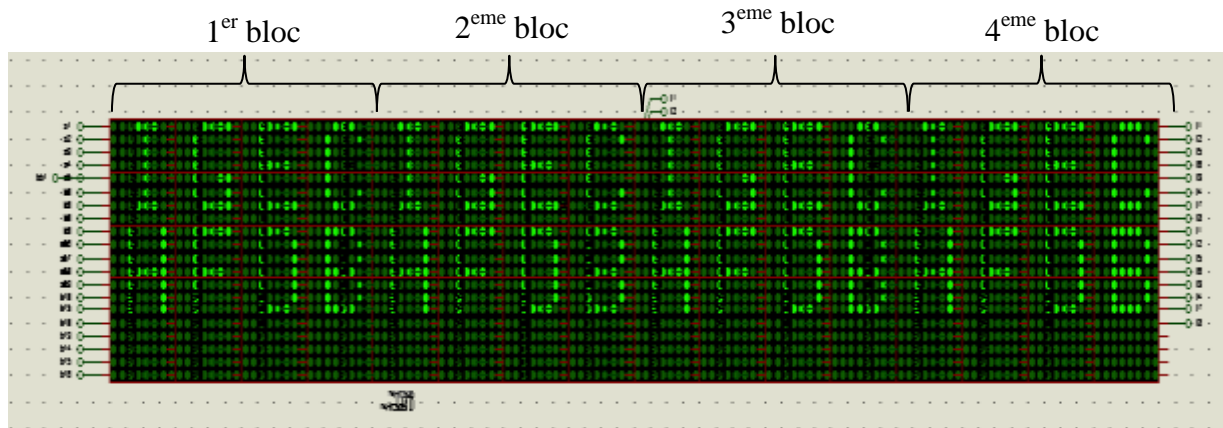


Figure III.2 : Le panneau lumineux sous ISIS



Figure III.3 : Le panneau lumineux P10(1R)-V701C V2.0

### III.2.2. Schémas électrique

#### III.2.2.1 Schéma électrique du module

Le panneau lumineux est constitué de 4 modules de LED , chaque modulek contient 512 LED et 16 registre à décalage ,ce dernier est un ensemble des matrices de 4 lignes et 8 colonnes arrangé particulièrement pour former une matrice de 16 lignes et 32 colonnes ( Figure III.4) .

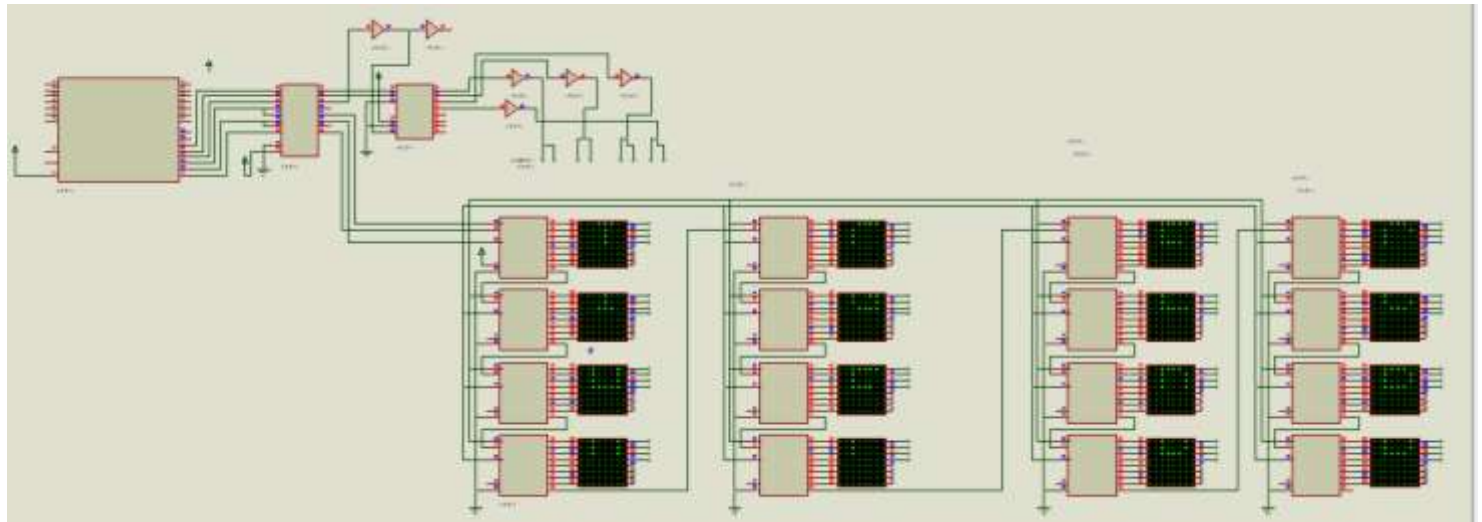


Figure III.4 : Schema électrique du module de LEDs

Pour simplifier le schéma sous ISIS de manière à ce que l’affichage soit lisible et visible, on a juste déplacé les matrices de 4\*8 de telle manière qu’on aura des matrices 8\*8 et ces matrices forment un module de 16 lignes 32 colonnes .C’est ce que montre la figure III.4

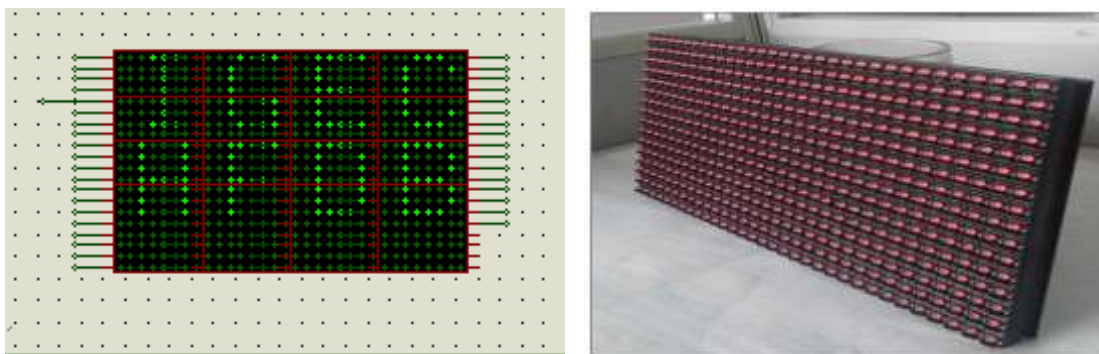


Figure III.5 : Schema du modulek simplifié

### III.2.2.1.1. Description du schéma électrique du module

Pour le fonctionnement du circuit, il faut alimenter le microcontrôleur par une tension de 5V dans la broche 20 (VCC) et mettre la broche 1 (RAZ) à 5V et les broches (19 et 8) représentent la masse.

Nous avons mis les 6 pins (23 à 28) du port B au besoin de la partie des matrices. Les pins 23,24 et 25 servent pour créer des équivalents des transistors Mosfet

Les registres à décalage occupent 3 pins du microcontrôleur :

- Le pin 26 pour le SH-CP.
- Le pin 27 pour le ST-CP.
- Le pin 28 pour le DS.

Les pins 26 et 27 sont partagés et reliés avec tous les 64 registres, autrement le pin 28 qui représente le DS (Serial data input) est monté en cascade c'est-à-dire que les données viennent du microcontrôleur pin 28 et arrivent à l'entrée DS du premier registre à décalage et sa sortie Q7' (Serial data output) est connectée à l'entrée DS du seconde registre et ainsi de suite.

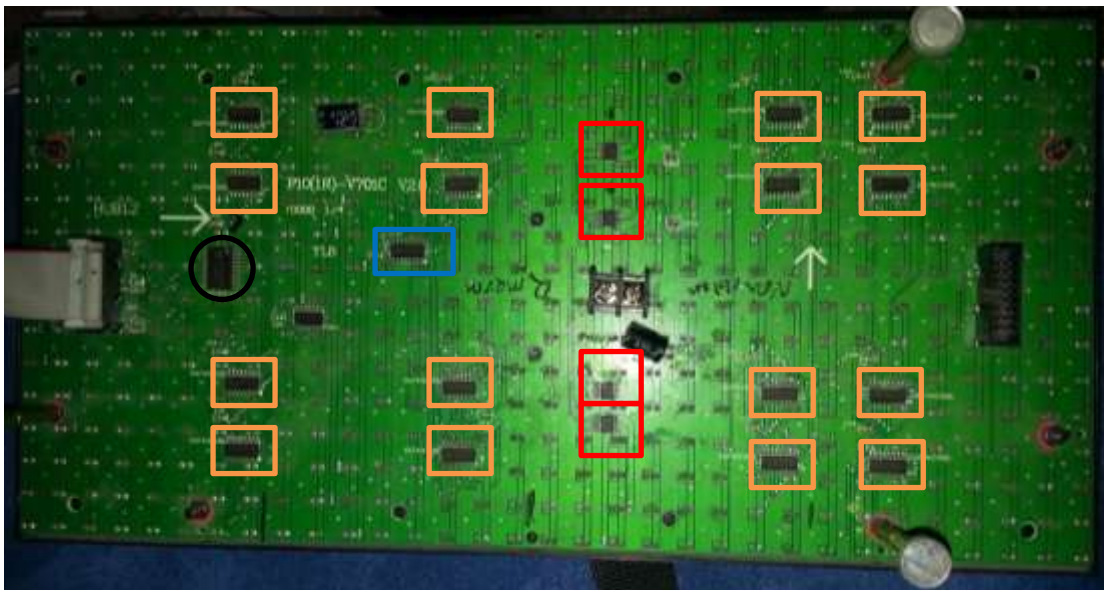


Figure III.9 : Photo réel du module

- Registre à décalage 74HC595
- Emetteur-récepteur d'autobus octal 74HC245
- Transistor MOSFET APM4953
- Démultiplexeur 74HC138

III.2.2.2 Schéma électrique de la carte de commande

La carte de commande sert a controllé et traité le processus de l’affichage.Elle est composée essentiellement de :

Composant	Role de fonctionnement
PIC18F2550	Microcontroleur qui gère tout le processus
Port USB	La transmission des données entre PC – PANNEAU
DS1037	Horloge du temps réel pour avoir un temps exact
FM24C256/ 24LC256	EEPROM de 256kbits pour stocker les dates de prière de tout l’année
X1	Quartz 12MHz pour générer un signal sinusoidal
X2	Quartz 32768 Hz specifique pour le DS1037
C1 ,C2	Condensateurs cyramic 15pF pour le filtrage du signal du Quartz X1
C3 ,C4	Condensateurs chimique 47µF pour amelioré le fonctionnement du microcontroleur
D1	LED indicatrice d’allumage de la carte
D2	LED de test
R1,R2	Resistances 1K Ohm de securité pour les diodes D1,D2
R3	Resistance 1K Ohm contre les surtensions
R4,R5,R6	Resistances PULL-UP pour le fonctionnemt du DS1037 et l’EEPROM 24LC256
Batterie	Alimentation du RTC DS1037

Tableau III.1 : Liste des composants de la carte de commande

Selon le tableau III.1 le schéma électrique de la carte de commande est illustré dans la figure III.6 suivante.

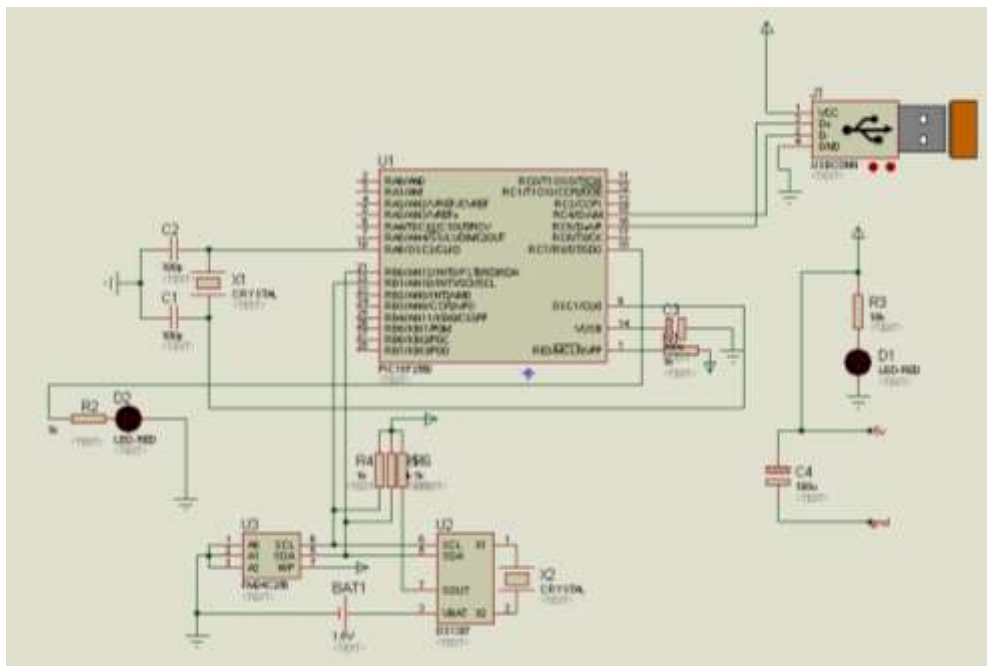


Figure III.6 : Schéma électrique de la carte de commande



### III.2.3. Conception du circuit imprimé de la carte du contrôle

Pour la création du circuit imprimé on a utilisé le logiciel ARES  
 ARES est un logiciel de création des circuits imprimé il nous facilite le routage entre les différents composants et leurs positionnement, ainsi que la visualisation du circuit en 3D

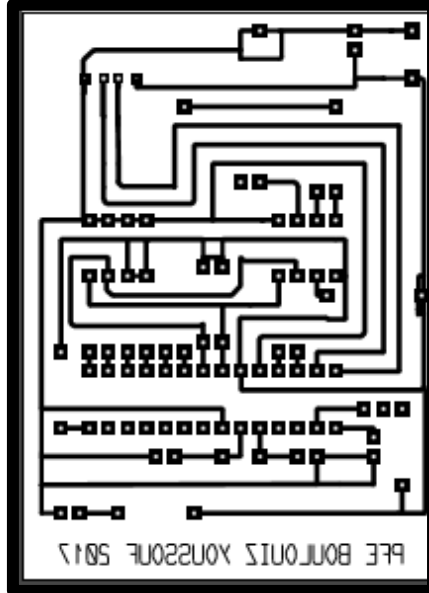


Figure III.7 : Circuit imprimé de la carte du contrôle

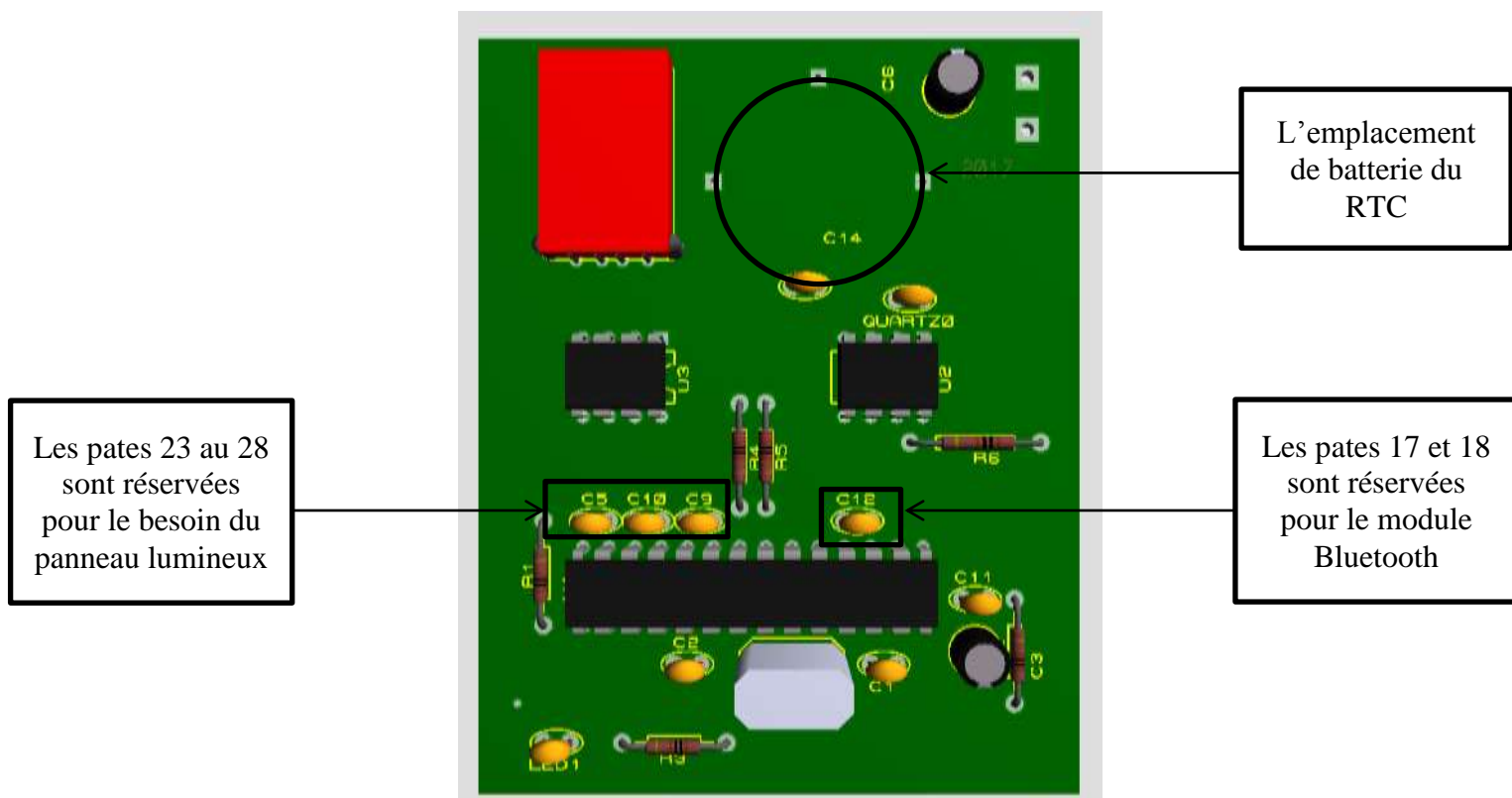


Figure III.8 : Visualisation 3D du circuit imprimé



Figure III.11 : Photo réel de la carte de commande

III.2.4. Circuit réel

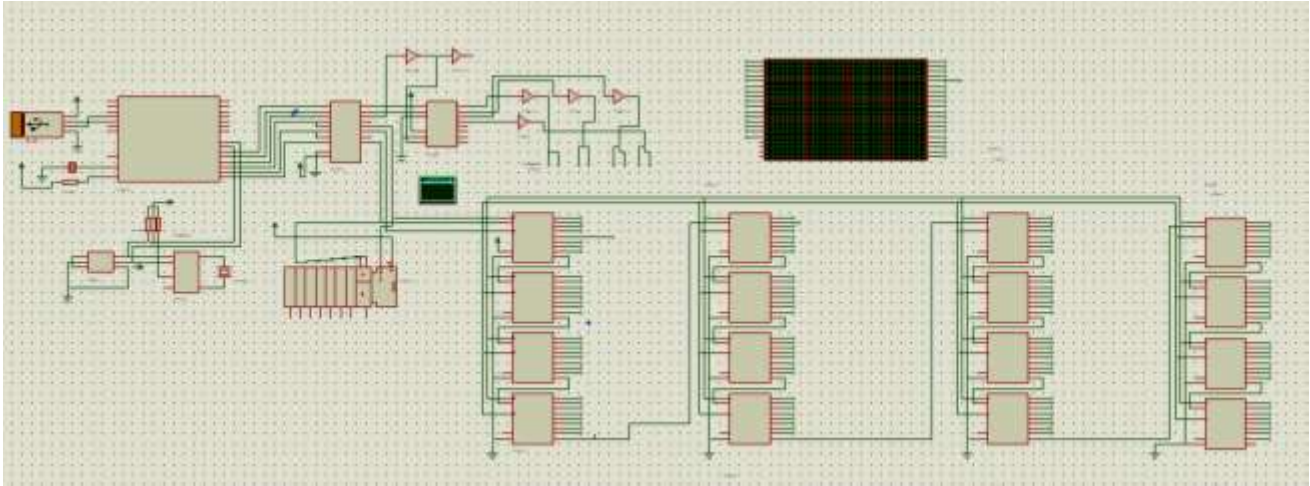
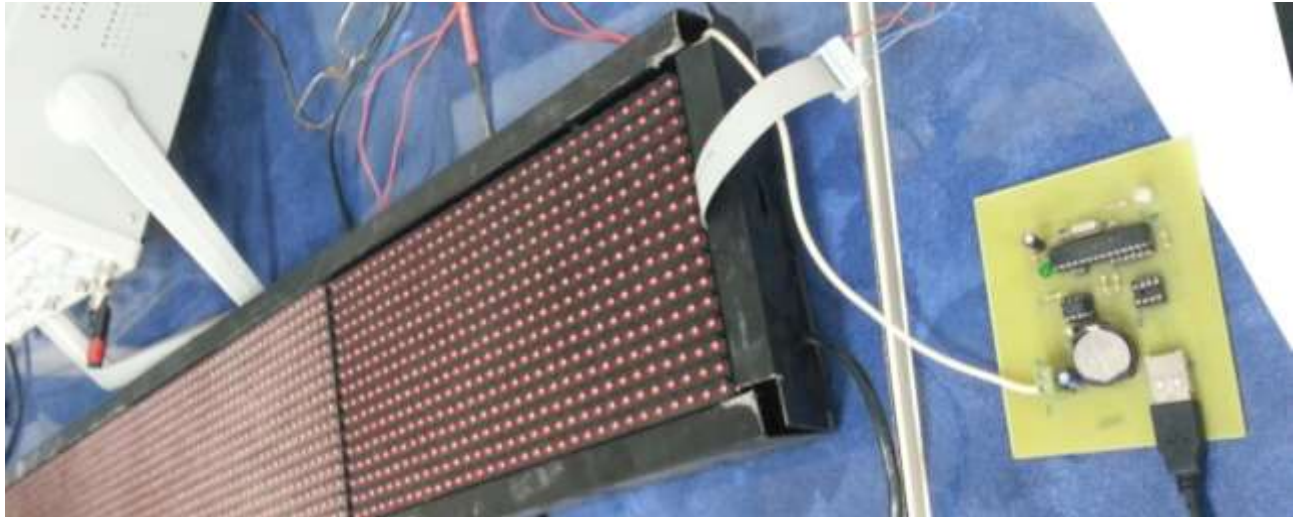


Figure III.12 : Circuit final sous ISIS



*Figure III.13: Photo réel du projet*

### III.2.5. Test du panneau

Avant de graver le programme dans le microcontrôleur via le programmeur, on a fait un petit test pour voir les résultats du travail



*Figure III.14: Test d'affichage*

# CONCLUSION

## GÉNÉRALE ET PERSPECTIVE

# Conclusion générale et Perspective

**D**ans ce projet, nous avons pu réaliser un dispositif matériel et logiciel assurant le panneau lumineux qui a pour objectif d'afficher les heures des prières ainsi que les messages envoyés par l'utilisateur.

Nous sommes arrivés dans ce travail à acquérir des connaissances en programmation pour les microcontrôleurs PIC sous le compilateur MikroC et de dépasser les problèmes trouvés dans la simulation sous ISIS PROTEUS ainsi qu'enrichir nos compétences en électronique.

Comme perspective pour notre travail nous proposons l'ajout d'un Bluetooth en tant que protocole de transmission sans fil qui facilite l'envoi des messages par l'utilisateur via une application Android ainsi qu'une amélioration dans le programme pour effectuer d'autres effets d'affichage.

Enfin, nous souhaitons que notre travail sera bénéfique à toute personne souhaitant réaliser ce genre des journaux lumineux et qu'il pourra être achevé par d'autres étudiants dans le but d'améliorer et de simplifier encore plus son fonctionnement.

# RÉFÉRENCES

# Références

- [1] Premier pas en informatique embarquée.  
LANDRAULT Simon et Olyte 2014, Le blog d'Eskimon
- [2] PROGRAMMATION C DES PIC AVEC LE COMPILATEUR CCS – C  
Iset Nabeul - Y. RKHISSI KAMMOUN
- [3] enregistreur des données .  
Projet fin d'étude par : Alibi Elmehdi - Jawadi Sami tinisie 2011
- [4] <http://www.instructables.com/id/Multiplexing-with-Arduino-and-the-74HC595/>
- [5] [https://www.sonelec-musique.com/electronique\\_bases\\_affichage\\_multiplexage.html](https://www.sonelec-musique.com/electronique_bases_affichage_multiplexage.html)
- [7] <http://gurgleapps.com/tools/matrix>
- [8] Cours microcontrôleur PIC  
E. AGOURIANE - Université Sultan Moulay Slimane
- [9] [http://www.sonelec-musique.com/logiciels\\_pic\\_sources.html](http://www.sonelec-musique.com/logiciels_pic_sources.html)
- [10] [http://electronique-et-informatique.fr/Digit/Digit\\_8T.html](http://electronique-et-informatique.fr/Digit/Digit_8T.html)
- [11] <https://fr.scribd.com/document/315088184/Rapport-de-fin-d-etude-etude-conception-d-un-journal-lumineux>
- [12] <http://c.21-bal.com/pravo/4430/index.html?page=7>
- [13] <http://eskimon.fr/269-arduino-annexe-1-ajouter-des-sorties-a-arduino-74hc595>
- [14] <https://www.abcelectronique.com/annuaire/cours/cache/1409/qu-est-ce-qu-une-memoire.html>
- [15] <http://www.datasheetdir.com/74HC595+Shift-registers>
- [16] <http://www.alpmn.byethost32.com/datalogger.htm?i=1>
- [17] <http://funwitharduino.blogspot.com/2011/06/ds1307-le-temps-qui-passe.html>
- [18] [bravo.univ-tln.fr/er/Cours%20divers/I2C\\_cours\\_2005.pdf](http://bravo.univ-tln.fr/er/Cours%20divers/I2C_cours_2005.pdf)
- [19] [https://wiki.eprolabs.com/index.php?title=Bluetooth\\_Module\\_HC-05](https://wiki.eprolabs.com/index.php?title=Bluetooth_Module_HC-05)
- [20] [http://fabrice.sincere.pagesperso-orange.fr/cm\\_electronique/projet\\_pic18F/brochage\\_18F2550.htm](http://fabrice.sincere.pagesperso-orange.fr/cm_electronique/projet_pic18F/brochage_18F2550.htm)
- [21] [https://fr.wikipedia.org/wiki/Diode\\_%C3%A9lectroluminescente](https://fr.wikipedia.org/wiki/Diode_%C3%A9lectroluminescente)
- [22] <http://www.elektronique.fr/cours/composant-led.php>
- [23] Rapport final projet arduino  
HILTCHER - JUNAC
- [24] [http://atela.univ-lorraine.fr/docs/documents/Les\\_diodes.pdf](http://atela.univ-lorraine.fr/docs/documents/Les_diodes.pdf)
- [25] [www.labcenter.com](http://www.labcenter.com)
- [26] <https://www.mikroe.com/mikroc>
- [27] <http://www.rennes.supelec.fr/ren/fi/elec/docs/usb/usb.html>
- [28] <http://www.mongosukulu.com/index.php/en/contenu/genie-electrique4/electronique-numerique/527-multiplexeur-demultiplexeur?showall=&start=1>
- [29] [http://gilles.berthome.free.fr/02-Syntheses/C-Traitement\\_signaux\\_logiques\\_et\\_ou\\_numeriques/Synthese\\_Multiplexage\\_demultiplexage.pdf](http://gilles.berthome.free.fr/02-Syntheses/C-Traitement_signaux_logiques_et_ou_numeriques/Synthese_Multiplexage_demultiplexage.pdf)
- [30] [www.edaboard.com/thread130892.htm](http://www.edaboard.com/thread130892.htm)

# ANNEXE





# DATA SHEET

For a complete data sheet, please also download:

- The IC06 74HC/HCT/HCU/HCMOS Logic Family Specifications
- The IC06 74HC/HCT/HCU/HCMOS Logic Package Information
- The IC06 74HC/HCT/HCU/HCMOS Logic Package Outlines

## **74HC/HCT138**

**3-to-8 line decoder/demultiplexer;  
inverting**

Product specification  
File under Integrated Circuits, IC06

September 1993

## 3-to-8 line decoder/demultiplexer; inverting

## 74HC/HCT138

## FEATURES

- Demultiplexing capability
- Multiple input enable for easy expansion
- Ideal for memory chip select decoding
- Active LOW mutually exclusive outputs
- Output capability: standard
- I<sub>CC</sub> category: MSI

## GENERAL DESCRIPTION

The 74HC/HCT138 are high-speed Si-gate CMOS devices and are pin compatible with low power Schottky TTL (LSTTL). They are specified in compliance with JEDEC standard no. 7A.

The 74HC/HCT138 decoders accept three binary weighted address inputs ( $A_0, A_1, A_2$ ) and when enabled, provide 8 mutually exclusive active LOW outputs ( $\bar{Y}_0$  to  $\bar{Y}_7$ ).

The "138" features three enable inputs: two active LOW ( $\bar{E}_1$  and  $\bar{E}_2$ ) and one active HIGH ( $E_3$ ). Every output will be HIGH unless  $\bar{E}_1$  and  $\bar{E}_2$  are LOW and  $E_3$  is HIGH.

This multiple enable function allows easy parallel expansion of the "138" to a 1-of-32 (5 lines to 32 lines) decoder with just four "138" ICs and one inverter.

The "138" can be used as an eight output demultiplexer by using one of the active LOW enable inputs as the data input and the remaining enable inputs as strobes. Unused enable inputs must be permanently tied to their appropriate active HIGH or LOW state.

The "138" is identical to the "238" but has inverting outputs.

## QUICK REFERENCE DATA

GND = 0 V; T<sub>amb</sub> = 25 °C; t<sub>r</sub> = t<sub>f</sub> = 6 ns

SYMBOL	PARAMETER	CONDITIONS	TYPICAL		UNIT
			HC	HCT	
t <sub>PHL</sub> / t <sub>PLH</sub>	propagation delay A <sub>n</sub> to $\bar{Y}_n$	C <sub>L</sub> = 15 pF; V <sub>CC</sub> = 5 V	12	17	ns
t <sub>PHL</sub> / t <sub>PLH</sub>	E <sub>3</sub> to $\bar{Y}_n$ $\bar{E}_n$ to $\bar{Y}_n$		14	19	ns
C <sub>I</sub>	input capacitance		3.5	3.5	pF
C <sub>PD</sub>	power dissipation capacitance per package	notes 1 and 2	67	67	pF

## Notes

1. C<sub>PD</sub> is used to determine the dynamic power dissipation (P<sub>D</sub> in μW):

$$P_D = C_{PD} \times V_{CC}^2 \times f_i + \sum (C_L \times V_{CC}^2 \times f_o) \text{ where:}$$

f<sub>i</sub> = input frequency in MHz

f<sub>o</sub> = output frequency in MHz

∑ (C<sub>L</sub> × V<sub>CC</sub><sup>2</sup> × f<sub>o</sub>) = sum of outputs

C<sub>L</sub> = output load capacitance in pF

V<sub>CC</sub> = supply voltage in V

2. For HC the condition is V<sub>I</sub> = GND to V<sub>CC</sub>  
For HCT the condition is V<sub>I</sub> = GND to V<sub>CC</sub> – 1.5 V

## ORDERING INFORMATION

See "74HC/HCT/HCU/HCMOS Logic Package Information".

3-to-8 line decoder/demultiplexer; inverting

74HC/HCT138

PIN DESCRIPTION

PIN NO.	SYMBOL	NAME AND FUNCTION
1, 2, 3	$A_0$ to $A_2$	address inputs
4, 5	$\bar{E}_1, \bar{E}_2$	enable inputs (active LOW)
6	$E_3$	enable input (active HIGH)
8	GND	ground (0 V)
15, 14, 13, 12, 11, 10, 9, 7	$\bar{Y}_0$ to $\bar{Y}_7$	outputs (active LOW)
16	$V_{CC}$	positive supply voltage

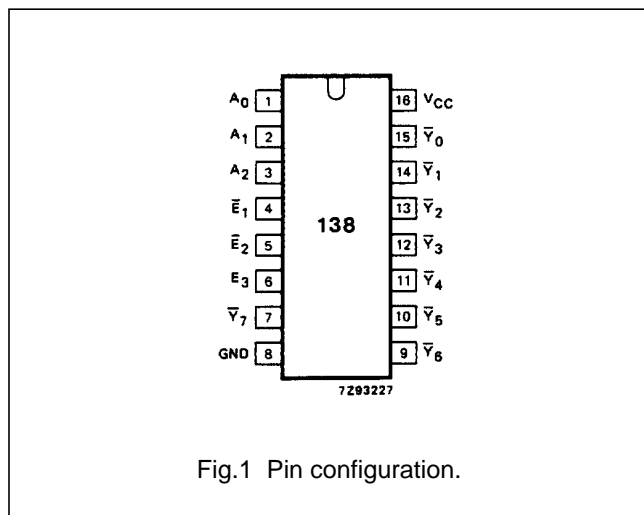


Fig.1 Pin configuration.

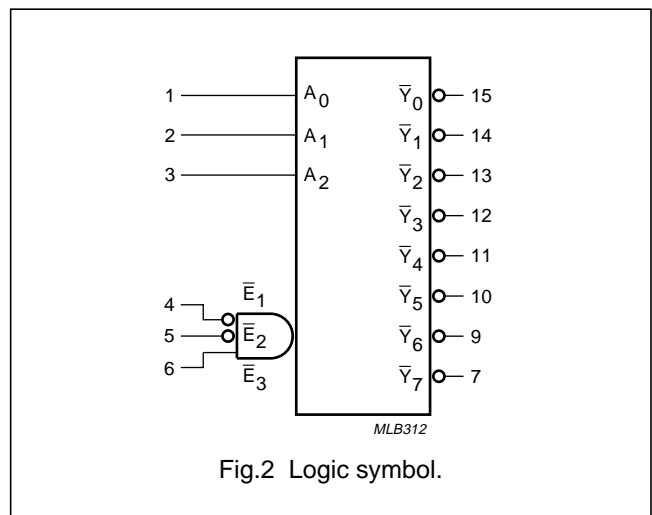


Fig.2 Logic symbol.

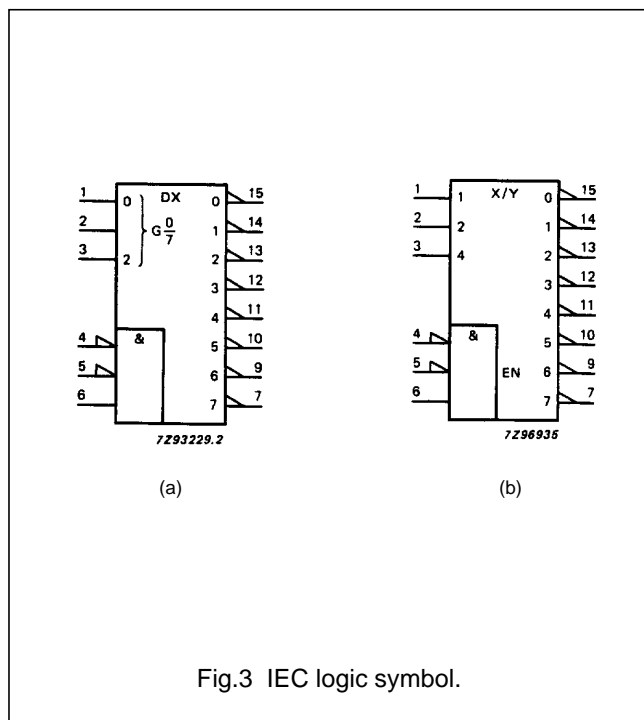


Fig.3 IEC logic symbol.

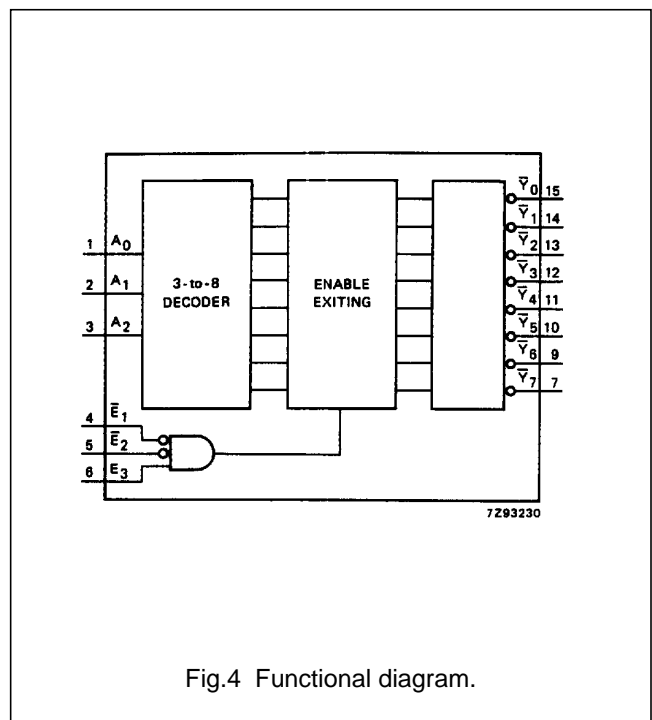


Fig.4 Functional diagram.

3-to-8 line decoder/demultiplexer; inverting

74HC/HCT138

FUNCTION TABLE

INPUTS						OUTPUTS							
$\bar{E}_1$	$\bar{E}_2$	$E_3$	$A_0$	$A_1$	$A_2$	$\bar{Y}_0$	$\bar{Y}_1$	$\bar{Y}_2$	$\bar{Y}_3$	$\bar{Y}_4$	$\bar{Y}_5$	$\bar{Y}_6$	$\bar{Y}_7$
H	X	X	X	X	X	H	H	H	H	H	H	H	H
X	H	X	X	X	X	H	H	H	H	H	H	H	H
X	X	L	X	X	X	H	H	H	H	H	H	H	H
L	L	H	L	L	L	L	H	H	H	H	H	H	H
L	L	H	H	L	L	H	L	H	H	H	H	H	H
L	L	H	L	H	L	H	H	L	H	H	H	H	H
L	L	H	H	H	L	H	H	H	L	H	H	H	H
L	L	H	L	L	H	H	H	H	H	L	H	H	H
L	L	H	H	L	H	H	H	H	H	H	L	H	H
L	L	H	L	H	H	H	H	H	H	H	H	L	H
L	L	H	H	H	H	H	H	H	H	H	H	H	L

Notes

- 1. H = HIGH voltage level
- L = LOW voltage level
- X = don't care

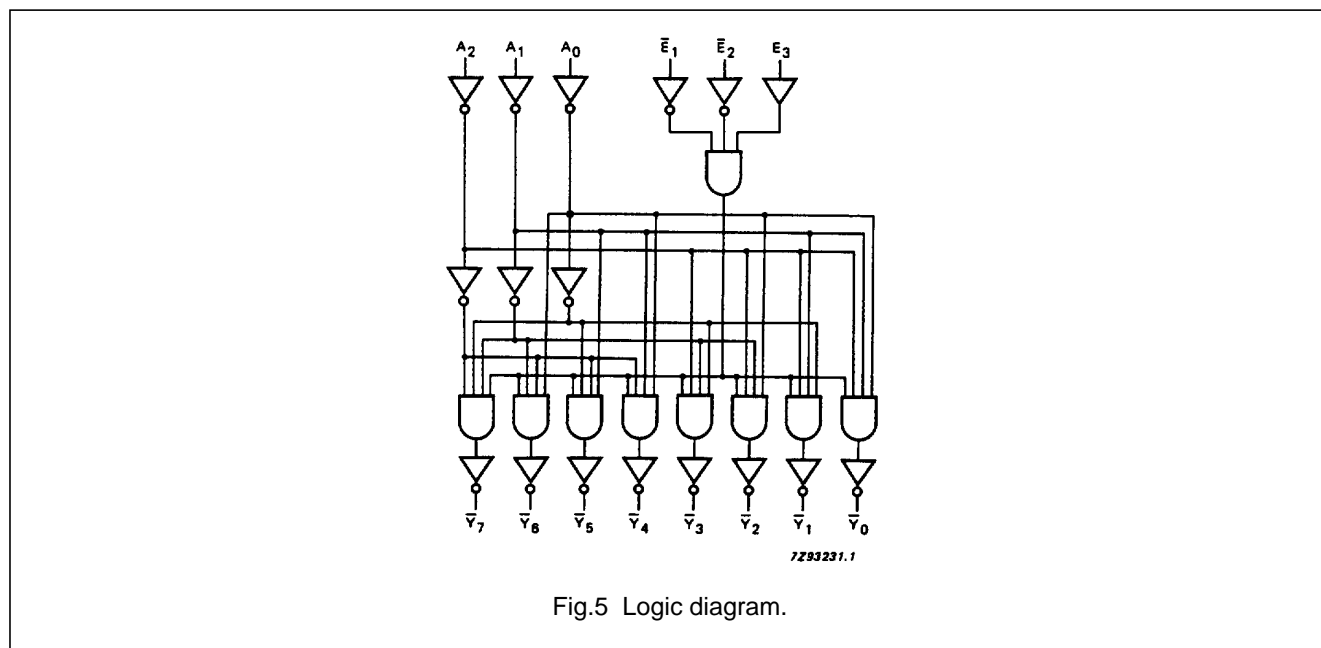


Fig.5 Logic diagram.

## 3-to-8 line decoder/demultiplexer; inverting

## 74HC/HCT138

**DC CHARACTERISTICS FOR 74HC**

For the DC characteristics see *"74HC/HCT/HCU/HCMOS Logic Family Specifications"*.

Output capability: standard

I<sub>CC</sub> category: MSI

**AC CHARACTERISTICS FOR 74HC**

GND = 0 V; t<sub>r</sub> = t<sub>f</sub> = 6 ns; C<sub>L</sub> = 50 pF

SYMBOL	PARAMETER	T <sub>amb</sub> (°C)						UNIT	TEST CONDITIONS		
		74HC							V <sub>CC</sub> (V)	WAVEFORMS	
		+25			-40 to +85		-40 to +125				
		min.	typ.	max.	min.	max.	min.				max.
t <sub>PHL</sub> / t <sub>PLH</sub>	propagation delay A <sub>n</sub> to $\bar{Y}_n$		41 15 12	150 30 26		190 38 33		225 45 38	ns	2.0 4.5 6.0	Fig.6
t <sub>PHL</sub> / t <sub>PLH</sub>	propagation delay E <sub>3</sub> to $\bar{Y}_n$		47 17 14	150 30 26		190 38 33		225 45 38	ns	2.0 4.5 6.0	Fig.6
t <sub>PHL</sub> / t <sub>PLH</sub>	propagation delay $\bar{E}_n$ to $\bar{Y}_n$		47 17 14	150 30 26		190 38 33		225 45 38	ns	2.0 4.5 6.0	Fig.7
t <sub>THL</sub> / t <sub>TLH</sub>	output transition time		19 7 6	75 15 13		95 19 16		110 22 19	ns	2.0 4.5 6.0	Figs 6 and 7

## 3-to-8 line decoder/demultiplexer; inverting

## 74HC/HCT138

**DC CHARACTERISTICS FOR 74HCT**

For the DC characteristics see *"74HC/HCT/HCU/HCMOS Logic Family Specifications"*.

Output capability: standard

I<sub>CC</sub> category: MSI

**Note to HCT types**

The value of additional quiescent supply current ( $\Delta I_{CC}$ ) for a unit load of 1 is given in the family specifications. To determine  $\Delta I_{CC}$  per input, multiply this value by the unit load coefficient shown in the table below.

INPUT	UNIT LOAD COEFFICIENT
A <sub>n</sub>	1.50
$\bar{E}_n$	1.25
E <sub>3</sub>	1.00

**AC CHARACTERISTICS FOR 74HCT**

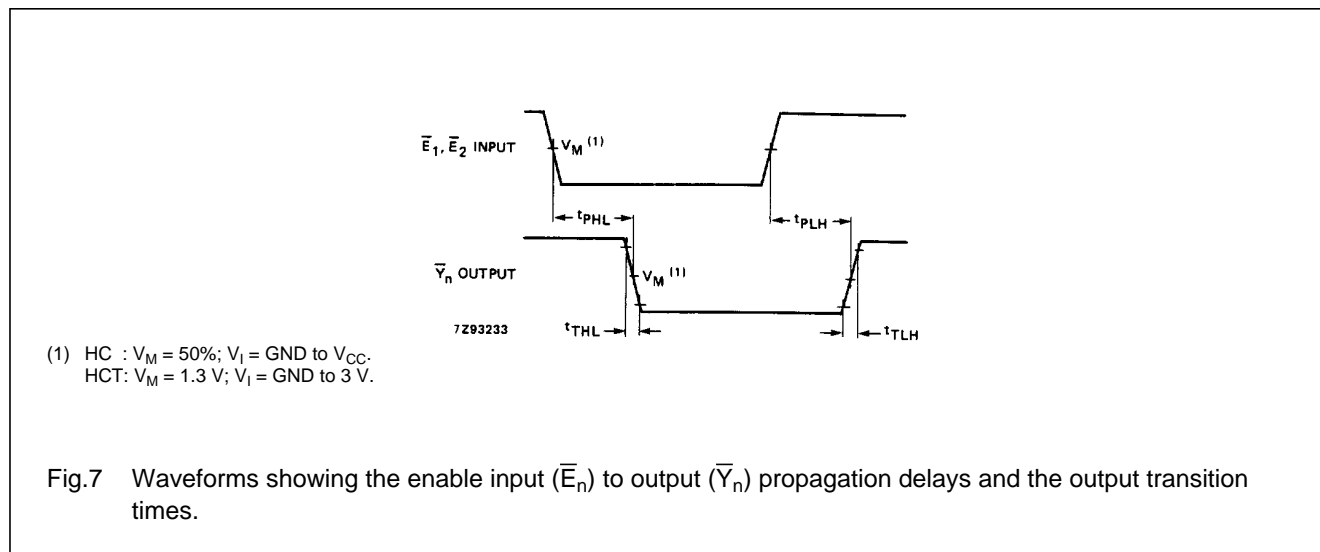
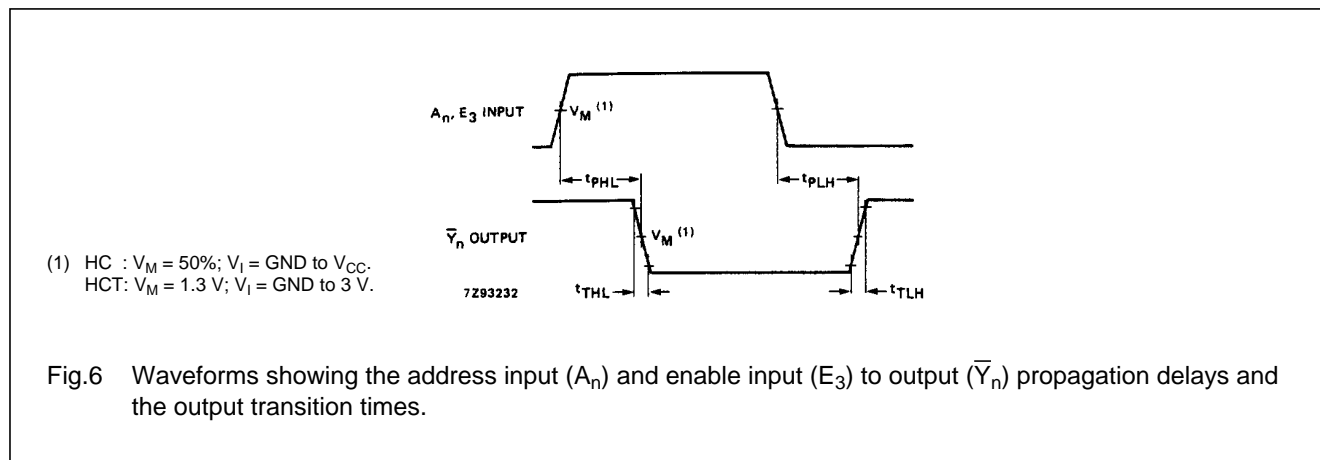
GND = 0 V; t<sub>r</sub> = t<sub>f</sub> = 6 ns; C<sub>L</sub> = 50 pF

SYMBOL	PARAMETER	T <sub>amb</sub> (°C)						UNIT	TEST CONDITIONS		
		74HCT							V <sub>CC</sub> (V)	WAVEFORMS	
		+25			-40 to +85		-40 to +125				
		min.	typ.	max.	min.	max.	min.				max.
t <sub>PHL</sub> / t <sub>PLH</sub>	propagation delay A <sub>n</sub> to $\bar{Y}_n$		20	35		44		53	ns	4.5	Fig.6
t <sub>PHL</sub> / t <sub>PLH</sub>	propagation delay E <sub>3</sub> to $\bar{Y}_n$		18	40		50		60	ns	4.5	Fig.6
t <sub>PHL</sub> / t <sub>PLH</sub>	propagation delay $\bar{E}_n$ to $\bar{Y}_n$		19	40		50		60	ns	4.5	Fig.7
t <sub>THL</sub> / t <sub>TLH</sub>	output transition time		7	15		19		22	ns	4.5	Figs 6 and 7

## 3-to-8 line decoder/demultiplexer; inverting

74HC/HCT138

## AC WAVEFORMS



## PACKAGE OUTLINES

See "74HC/HCT/HCU/HCMOS Logic Package Outlines".



# 74HC595; 74HCT595

8-bit serial-in, serial or parallel-out shift register with output latches; 3-state

Rev. 7 — 26 January 2015

Product data sheet

## 1. General description

---

The 74HC595; 74HCT595 are high-speed Si-gate CMOS devices and are pin compatible with Low-power Schottky TTL (LSTTL). They are specified in compliance with JEDEC standard No. 7A.

The 74HC595; 74HCT595 are 8-stage serial shift registers with a storage register and 3-state outputs. The registers have separate clocks.

Data is shifted on the positive-going transitions of the shift register clock input (SHCP). The data in each register is transferred to the storage register on a positive-going transition of the storage register clock input (STCP). If both clocks are connected together, the shift register will always be one clock pulse ahead of the storage register.

The shift register has a serial input (DS) and a serial standard output (Q7S) for cascading. It is also provided with asynchronous reset (active LOW) for all 8 shift register stages. The storage register has 8 parallel 3-state bus driver outputs. Data in the storage register appears at the output whenever the output enable input ( $\overline{OE}$ ) is LOW.

## 2. Features and benefits

---

- 8-bit serial input
- 8-bit serial or parallel output
- Storage register with 3-state outputs
- Shift register with direct clear
- 100 MHz (typical) shift out frequency
- ESD protection:
  - ◆ HBM JESD22-A114F exceeds 2000 V
  - ◆ MM JESD22-A115-A exceeds 200 V
- Multiple package options
- Specified from  $-40\text{ }^{\circ}\text{C}$  to  $+85\text{ }^{\circ}\text{C}$  and from  $-40\text{ }^{\circ}\text{C}$  to  $+125\text{ }^{\circ}\text{C}$

## 3. Applications

---

- Serial-to-parallel data conversion
- Remote control holding register



### 4. Ordering information

Table 1. Ordering information

Type number	Package			
	Temperature range	Name	Description	Version
74HC595N	-40 °C to +125 °C	DIP16	plastic dual in-line package; 16 leads (300 mil)	SOT38-4
74HCT595N				
74HC595D	-40 °C to +125 °C	SO16	plastic small outline package; 16 leads; body width 3.9 mm	SOT109-1
74HCT595D				
74HC595DB	-40 °C to +125 °C	SSOP16	plastic shrink small outline package; 16 leads; body width 5.3 mm	SOT338-1
74HCT595DB				
74HC595PW	-40 °C to +125 °C	TSSOP16	plastic thin shrink small outline package; 16 leads; body width 4.4 mm	SOT403-1
74HCT595PW				
74HC595BQ	-40 °C to +125 °C	DHVQFN16	plastic dual in-line compatible thermal enhanced very thin quad flat package; no leads; 16 terminals; body 2.5 × 3.5 × 0.85 mm	SOT763-1
74HCT595BQ				

### 5. Functional diagram

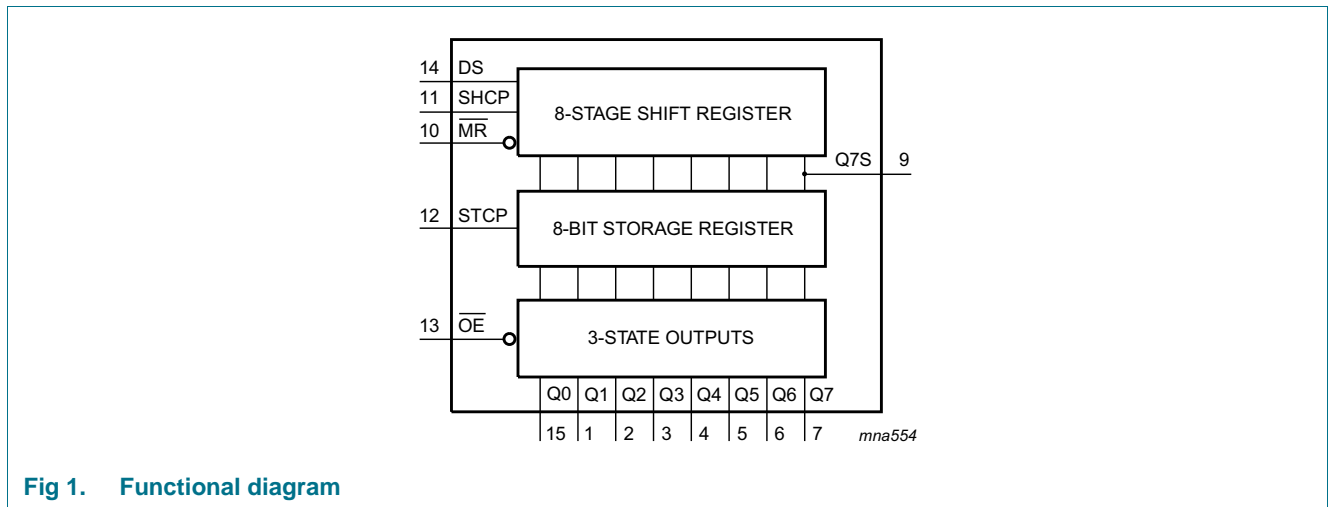


Fig 1. Functional diagram

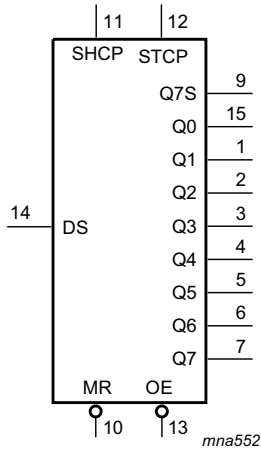


Fig 2. Logic symbol

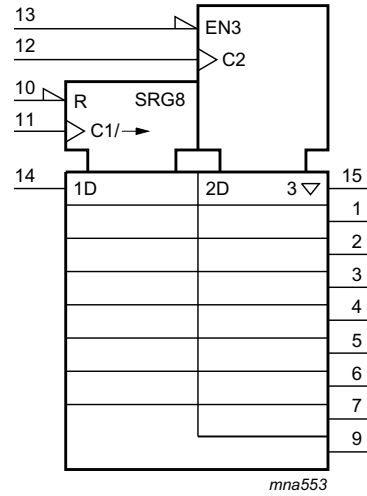


Fig 3. IEC logic symbol

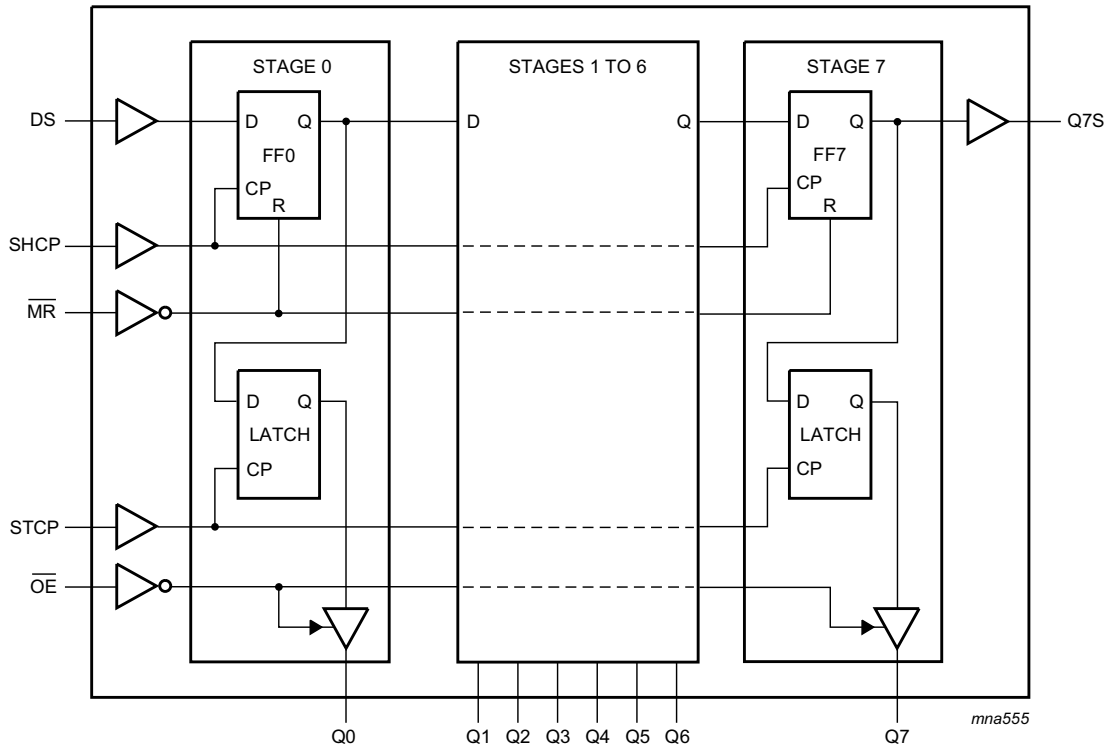


Fig 4. Logic diagram

## 6. Pinning information

### 6.1 Pinning

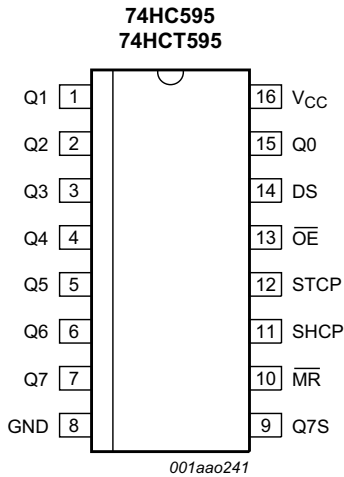


Fig 5. Pin configuration DIP16, SO16

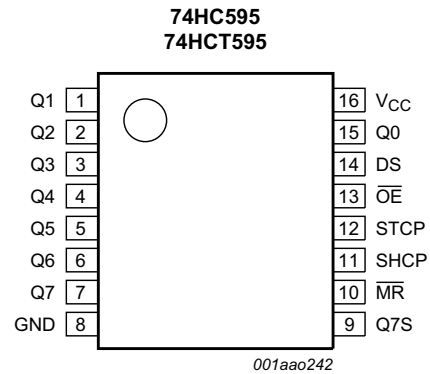
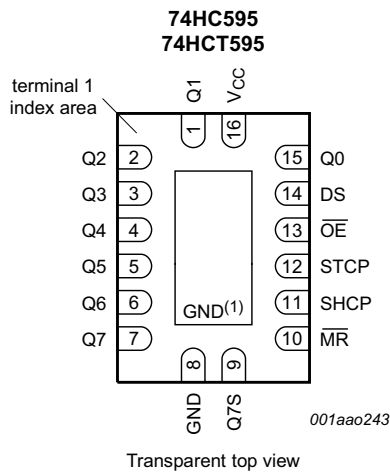


Fig 6. Pin configuration SSOP16, TSSOP16



- (1) This is not a supply pin. The substrate is attached to this pad using conductive die attach material. There is no electrical or mechanical requirement to solder this pad. However, if it is soldered, the solder land should remain floating or be connected to GND.

Fig 7. Pin configuration for DHVQFN16

## 6.2 Pin description

Table 2. Pin description

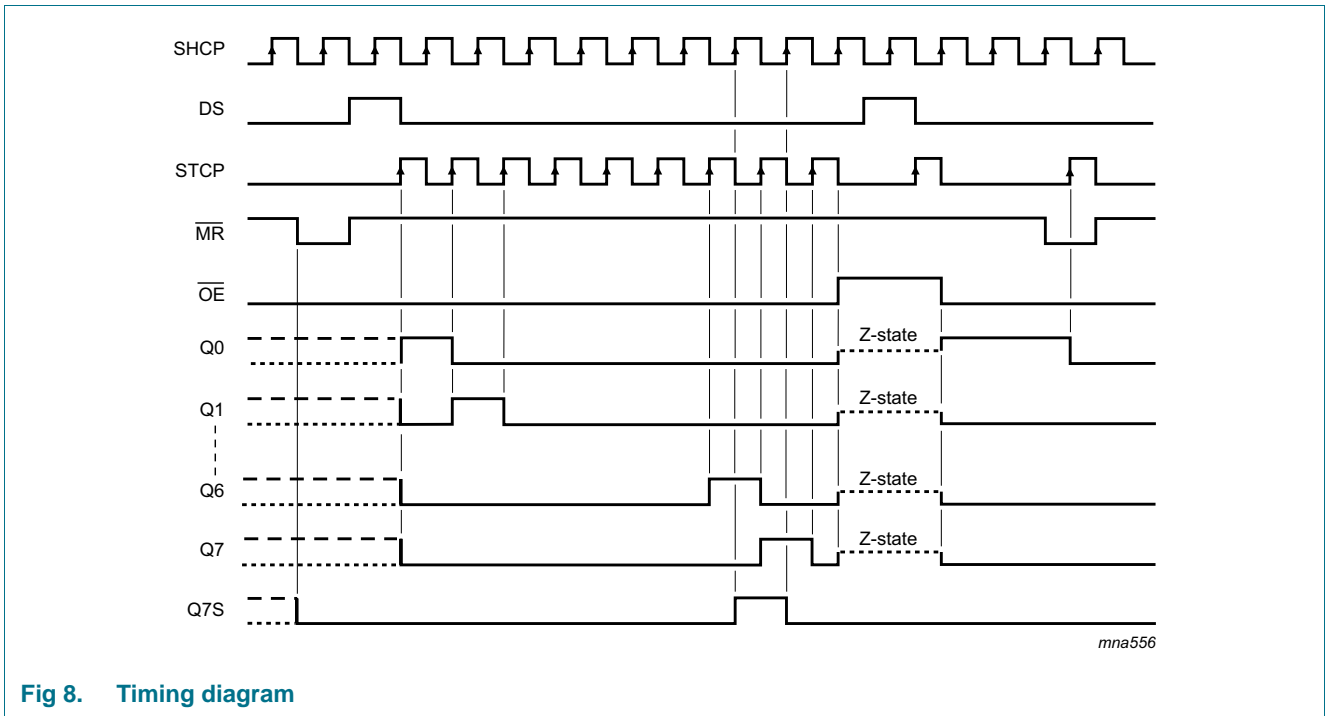
Symbol	Pin	Description
Q1	1	parallel data output 1
Q2	2	parallel data output 2
Q3	3	parallel data output 3
Q4	4	parallel data output 4
Q5	5	parallel data output 5
Q6	6	parallel data output 6
Q7	7	parallel data output 7
GND	8	ground (0 V)
Q7S	9	serial data output
$\overline{\text{MR}}$	10	master reset (active LOW)
SHCP	11	shift register clock input
STCP	12	storage register clock input
$\overline{\text{OE}}$	13	output enable input (active LOW)
DS	14	serial data input
Q0	15	parallel data output 0
V <sub>CC</sub>	16	supply voltage

## 7. Functional description

Table 3. Function table<sup>[1]</sup>

Control				Input	Output		Function
SHCP	STCP	$\overline{\text{OE}}$	$\overline{\text{MR}}$	DS	Q7S	Qn	
X	X	L	L	X	L	NC	a LOW-level on $\overline{\text{MR}}$ only affects the shift registers
X	↑	L	L	X	L	L	empty shift register loaded into storage register
X	X	H	L	X	L	Z	shift register clear; parallel outputs in high-impedance OFF-state
↑	X	L	H	H	Q6S	NC	logic HIGH-level shifted into shift register stage 0. Contents of all shift register stages shifted through, e.g. previous state of stage 6 (internal Q6S) appears on the serial output (Q7S).
X	↑	L	H	X	NC	QnS	contents of shift register stages (internal QnS) are transferred to the storage register and parallel output stages
↑	↑	L	H	X	Q6S	QnS	contents of shift register shifted through; previous contents of the shift register is transferred to the storage register and the parallel output stages

- [1] H = HIGH voltage state;  
 L = LOW voltage state;  
 ↑ = LOW-to-HIGH transition;  
 X = don't care;  
 NC = no change;  
 Z = high-impedance OFF-state.



## 8. Limiting values

**Table 4. Limiting values**

In accordance with the Absolute Maximum Rating System (IEC 60134). Voltages are referenced to GND (ground = 0 V).

Symbol	Parameter	Conditions	Min	Max	Unit	
$V_{CC}$	supply voltage		-0.5	+7	V	
$I_{IK}$	input clamping current	$V_I < -0.5\text{ V}$ or $V_I > V_{CC} + 0.5\text{ V}$	-	$\pm 20$	mA	
$I_{OK}$	output clamping current	$V_O < -0.5\text{ V}$ or $V_O > V_{CC} + 0.5\text{ V}$	-	$\pm 20$	mA	
$I_O$	output current	$V_O = -0.5\text{ V}$ to $(V_{CC} + 0.5\text{ V})$				
		pin Q7S	-	$\pm 25$	mA	
		pins Qn	-	$\pm 35$	mA	
$I_{CC}$	supply current		-	70	mA	
$I_{GND}$	ground current		-70	-	mA	
$T_{stg}$	storage temperature		-65	+150	°C	
$P_{tot}$	total power dissipation	DIP16 package	[1]	-	750	mW
		SO16 package	[2]	-	500	mW
		SSOP16 package	[3]	-	500	mW
		TSSOP16 package	[3]	-	500	mW
		DHVQFN16 package	[4]	-	500	mW

[1] For DIP16 package:  $P_{tot}$  derates linearly with 12 mW/K above 70 °C.

[2] For SO16 package:  $P_{tot}$  derates linearly with 8 mW/K above 70 °C.

[3] For SSOP16 and TSSOP16 packages:  $P_{tot}$  derates linearly with 5.5 mW/K above 60 °C.

[4] For DHVQFN16 package:  $P_{tot}$  derates linearly with 4.5 mW/K above 60 °C.

## 9. Recommended operating conditions

Table 5. Recommended operating conditions

Symbol	Parameter	Conditions	74HC595			74HCT595			Unit
			Min	Typ	Max	Min	Typ	Max	
V <sub>CC</sub>	supply voltage		2.0	5.0	6.0	4.5	5.0	5.5	V
V <sub>I</sub>	input voltage		0	-	V <sub>CC</sub>	0	-	V <sub>CC</sub>	V
V <sub>O</sub>	output voltage		0	-	V <sub>CC</sub>	0	-	V <sub>CC</sub>	V
Δt/ΔV	input transition rise and fall rate	V <sub>CC</sub> = 2.0 V	-	-	625	-	-	-	ns/V
		V <sub>CC</sub> = 4.5 V	-	1.67	139	-	1.67	139	ns/V
		V <sub>CC</sub> = 6.0 V	-	-	83	-	-	-	ns/V
T <sub>amb</sub>	ambient temperature		-40	+25	+125	-40	+25	+125	°C

## 10. Static characteristics

Table 6. Static characteristics

At recommended operating conditions; voltages are referenced to GND (ground = 0 V).

Symbol	Parameter	Conditions	-40 °C to +85 °C			-40 °C to +125 °C		Unit
			Min	Typ	Max	Min	Max	
<b>74HC595</b>								
V <sub>IH</sub>	HIGH-level input voltage	V <sub>CC</sub> = 2.0 V	1.5	1.2	-	1.5	-	V
		V <sub>CC</sub> = 4.5 V	3.15	2.4	-	3.15	-	V
		V <sub>CC</sub> = 6.0 V	4.2	3.2	-	4.2	-	V
V <sub>IL</sub>	LOW-level input voltage	V <sub>CC</sub> = 2.0 V	-	0.8	0.5	-	0.5	V
		V <sub>CC</sub> = 4.5 V	-	2.1	1.35	-	1.35	V
		V <sub>CC</sub> = 6.0 V	-	2.8	1.8	-	1.8	V
V <sub>OH</sub>	HIGH-level output voltage	V <sub>I</sub> = V <sub>IH</sub> or V <sub>IL</sub>						
		all outputs						
		I <sub>O</sub> = -20 μA; V <sub>CC</sub> = 2.0 V	1.9	2.0	-	1.9	-	V
		I <sub>O</sub> = -20 μA; V <sub>CC</sub> = 4.5 V	4.4	4.5	-	4.4	-	V
		I <sub>O</sub> = -20 μA; V <sub>CC</sub> = 6.0 V	5.9	6.0	-	5.9	-	V
		Q7S output						
		I <sub>O</sub> = -4 mA; V <sub>CC</sub> = 4.5 V	3.84	4.32	-	3.7	-	V
		I <sub>O</sub> = -5.2 mA; V <sub>CC</sub> = 6.0 V	5.34	5.81	-	5.2	-	V
		Qn bus driver outputs						
I <sub>O</sub> = -6 mA; V <sub>CC</sub> = 4.5 V	3.84	4.32	-	3.7	-	V		
I <sub>O</sub> = -7.8 mA; V <sub>CC</sub> = 6.0 V	5.34	5.81	-	5.2	-	V		

**Table 6. Static characteristics ...continued**

At recommended operating conditions; voltages are referenced to GND (ground = 0 V).

Symbol	Parameter	Conditions	-40 °C to +85 °C			-40 °C to +125 °C		Unit
			Min	Typ	Max	Min	Max	
V <sub>OL</sub>	LOW-level output voltage	V <sub>I</sub> = V <sub>IH</sub> or V <sub>IL</sub>						
		all outputs						
		I <sub>O</sub> = 20 μA; V <sub>CC</sub> = 2.0 V	-	0	0.1	-	0.1	V
		I <sub>O</sub> = 20 μA; V <sub>CC</sub> = 4.5 V	-	0	0.1	-	0.1	V
		I <sub>O</sub> = 20 μA; V <sub>CC</sub> = 6.0 V	-	0	0.1	-	0.1	V
		Q7S output						
		I <sub>O</sub> = 4 mA; V <sub>CC</sub> = 4.5 V	-	0.15	0.33	-	0.4	V
		I <sub>O</sub> = 5.2 mA; V <sub>CC</sub> = 6.0 V	-	0.16	0.33	-	0.4	V
		Qn bus driver outputs						
I <sub>O</sub> = 6 mA; V <sub>CC</sub> = 4.5 V	-	0.15	0.33	-	0.4	V		
I <sub>O</sub> = 7.8 mA; V <sub>CC</sub> = 6.0 V	-	0.16	0.33	-	0.4	V		
I <sub>I</sub>	input leakage current	V <sub>I</sub> = V <sub>CC</sub> or GND; V <sub>CC</sub> = 6.0 V	-	-	±1.0	-	±1.0	μA
I <sub>OZ</sub>	OFF-state output current	V <sub>I</sub> = V <sub>IH</sub> or V <sub>IL</sub> ; V <sub>CC</sub> = 6.0 V; V <sub>O</sub> = V <sub>CC</sub> or GND	-	-	±5.0	-	±10	μA
I <sub>CC</sub>	supply current	V <sub>I</sub> = V <sub>CC</sub> or GND; I <sub>O</sub> = 0 A; V <sub>CC</sub> = 6.0 V	-	-	80	-	160	μA
C <sub>I</sub>	input capacitance		-	3.5	-	-	-	pF
<b>74HCT595</b>								
V <sub>IH</sub>	HIGH-level input voltage	V <sub>CC</sub> = 4.5 V to 5.5 V	2.0	1.6	-	2.0	-	V
V <sub>IL</sub>	LOW-level input voltage	V <sub>CC</sub> = 4.5 V to 5.5 V	-	1.2	0.8	-	0.8	V
V <sub>OH</sub>	HIGH-level output voltage	V <sub>I</sub> = V <sub>IH</sub> or V <sub>IL</sub> ; V <sub>CC</sub> = 4.5 V						
		all outputs						
		I <sub>O</sub> = -20 μA	4.4	4.5	-	4.4	-	V
		Q7S output						
		I <sub>O</sub> = -4 mA	3.84	4.32	-	3.7	-	V
V <sub>OL</sub>	LOW-level output voltage	V <sub>I</sub> = V <sub>IH</sub> or V <sub>IL</sub> ; V <sub>CC</sub> = 4.5 V						
		all outputs						
I <sub>I</sub>	input leakage current	I <sub>O</sub> = 20 μA	-	0	0.1	-	0.1	V
		Q7S output						
		I <sub>O</sub> = 4.0 mA	-	0.15	0.33	-	0.4	V
		Qn bus driver outputs						
		I <sub>O</sub> = 6.0 mA	-	0.16	0.33	-	0.4	V
I <sub>I</sub>	input leakage current	V <sub>I</sub> = V <sub>CC</sub> or GND; V <sub>CC</sub> = 5.5 V	-	-	±1.0	-	±1.0	μA



**Table 6. Static characteristics ...continued**

At recommended operating conditions; voltages are referenced to GND (ground = 0 V).

Symbol	Parameter	Conditions	-40 °C to +85 °C			-40 °C to +125 °C		Unit
			Min	Typ	Max	Min	Max	
I <sub>oz</sub>	OFF-state output current	V <sub>I</sub> = V <sub>IH</sub> or V <sub>IL</sub> ; V <sub>CC</sub> = 5.5 V; V <sub>O</sub> = V <sub>CC</sub> or GND	-	-	±5.0	-	±10	μA
I <sub>CC</sub>	supply current	V <sub>I</sub> = V <sub>CC</sub> or GND; I <sub>O</sub> = 0 A; V <sub>CC</sub> = 5.5 V	-	-	80	-	160	μA
ΔI <sub>CC</sub>	additional supply current	per input pin; I <sub>O</sub> = 0 A; V <sub>I</sub> = V <sub>CC</sub> - 2.1 V; other inputs at V <sub>CC</sub> or GND; V <sub>CC</sub> = 4.5 V to 5.5 V						
		pins $\overline{\text{MR}}$ , SHCP, STCP, $\overline{\text{OE}}$	-	150	675	-	735	μA
		pin DS	-	25	113	-	123	μA
C <sub>I</sub>	input capacitance		-	3.5	-	-	-	pF

## 11. Dynamic characteristics

**Table 7. Dynamic characteristics**

Voltages are referenced to GND (ground = 0 V); for test circuit see [Figure 14](#).

Symbol	Parameter	Conditions	25 °C			-40 °C to +85 °C		-40 °C to +125 °C		Unit
			Min	Typ <sup>[1]</sup>	Max	Min	Max	Min	Max	
<b>74HC595</b>										
t <sub>pd</sub>	propagation delay	SHCP to Q7S; see <a href="#">Figure 9</a> <sup>[2]</sup>								
		V <sub>CC</sub> = 2 V	-	52	160	-	200	-	240	ns
		V <sub>CC</sub> = 4.5 V	-	19	32	-	40	-	48	ns
		V <sub>CC</sub> = 6 V	-	15	27	-	34	-	41	ns
		STCP to Qn; see <a href="#">Figure 10</a> <sup>[2]</sup>								
		V <sub>CC</sub> = 2 V	-	55	175	-	220	-	265	ns
		V <sub>CC</sub> = 4.5 V	-	20	35	-	44	-	53	ns
		V <sub>CC</sub> = 6 V	-	16	30	-	37	-	45	ns
		$\overline{\text{MR}}$ to Q7S; see <a href="#">Figure 12</a> <sup>[3]</sup>								
		V <sub>CC</sub> = 2 V	-	47	175	-	220	-	265	ns
V <sub>CC</sub> = 4.5 V	-	17	35	-	44	-	53	ns		
V <sub>CC</sub> = 6 V	-	14	30	-	37	-	45	ns		
t <sub>en</sub>	enable time	$\overline{\text{OE}}$ to Qn; see <a href="#">Figure 13</a> <sup>[4]</sup>								
		V <sub>CC</sub> = 2 V	-	47	150	-	190	-	225	ns
		V <sub>CC</sub> = 4.5 V	-	17	30	-	38	-	45	ns
		V <sub>CC</sub> = 6 V	-	14	26	-	33	-	38	ns
t <sub>dis</sub>	disable time	$\overline{\text{OE}}$ to Qn; see <a href="#">Figure 13</a> <sup>[5]</sup>								
		V <sub>CC</sub> = 2 V	-	41	150	-	190	-	225	ns
		V <sub>CC</sub> = 4.5 V	-	15	30	-	38	-	45	ns
		V <sub>CC</sub> = 6 V	-	12	27	-	33	-	38	ns

**Table 7. Dynamic characteristics ...continued**

Voltages are referenced to GND (ground = 0 V); for test circuit see [Figure 14](#).

Symbol	Parameter	Conditions	25 °C			-40 °C to +85 °C		-40 °C to +125 °C		Unit
			Min	Typ <sup>[1]</sup>	Max	Min	Max	Min	Max	
t <sub>w</sub>	pulse width	SHCP HIGH or LOW; see <a href="#">Figure 9</a>								
		V <sub>CC</sub> = 2 V	75	17	-	95	-	110	-	ns
		V <sub>CC</sub> = 4.5 V	15	6	-	19	-	22	-	ns
		V <sub>CC</sub> = 6 V	13	5	-	16	-	19	-	ns
		STCP HIGH or LOW; see <a href="#">Figure 10</a>								
		V <sub>CC</sub> = 2 V	75	11	-	95	-	110	-	ns
		V <sub>CC</sub> = 4.5 V	15	4	-	19	-	22	-	ns
		V <sub>CC</sub> = 6 V	13	3	-	16	-	19	-	ns
		MR LOW; see <a href="#">Figure 12</a>								
		V <sub>CC</sub> = 2 V	75	17	-	95	-	110	-	ns
V <sub>CC</sub> = 4.5 V	15	6	-	19	-	22	-	ns		
V <sub>CC</sub> = 6 V	13	5	-	16	-	19	-	ns		
t <sub>su</sub>	set-up time	DS to SHCP; see <a href="#">Figure 10</a>								
		V <sub>CC</sub> = 2 V	50	11	-	65	-	75	-	ns
		V <sub>CC</sub> = 4.5 V	10	4	-	13	-	15	-	ns
		V <sub>CC</sub> = 6 V	9	3	-	11	-	13	-	ns
		SHCP to STCP; see <a href="#">Figure 11</a>								
		V <sub>CC</sub> = 2 V	75	22	-	95	-	110	-	ns
		V <sub>CC</sub> = 4.5 V	15	8	-	19	-	22	-	ns
V <sub>CC</sub> = 6 V	13	7	-	16	-	19	-	ns		
t <sub>h</sub>	hold time	DS to SHCP; see <a href="#">Figure 11</a>								
		V <sub>CC</sub> = 2 V	3	-6	-	3	-	3	-	ns
		V <sub>CC</sub> = 4.5 V	3	-2	-	3	-	3	-	ns
		V <sub>CC</sub> = 6 V	3	-2	-	3	-	3	-	ns
t <sub>rec</sub>	recovery time	MR to SHCP; see <a href="#">Figure 12</a>								
		V <sub>CC</sub> = 2 V	50	-19	-	65	-	75	-	ns
		V <sub>CC</sub> = 4.5 V	10	-7	-	13	-	15	-	ns
		V <sub>CC</sub> = 6 V	9	-6	-	11	-	13	-	ns
f <sub>max</sub>	maximum frequency	SHCP or STCP; see <a href="#">Figure 9</a> and <a href="#">10</a>								
		V <sub>CC</sub> = 2 V	9	30	-	4.8	-	4	-	MHz
		V <sub>CC</sub> = 4.5 V	30	91	-	24	-	20	-	MHz
		V <sub>CC</sub> = 6 V	35	108	-	28	-	24	-	MHz
C <sub>PD</sub>	power dissipation capacitance	f <sub>i</sub> = 1 MHz; V <sub>I</sub> = GND to V <sub>CC</sub> <a href="#">[6][7]</a>	-	115	-	-	-	-	-	pF

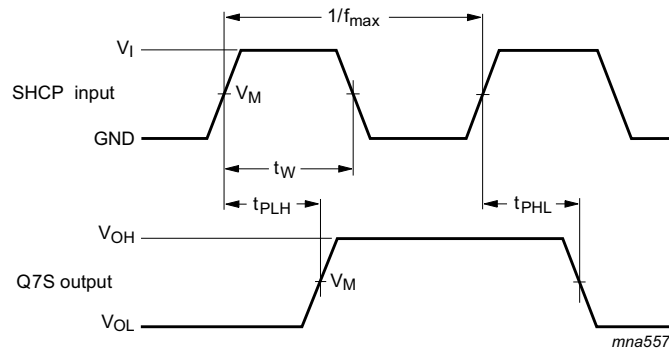
**Table 7. Dynamic characteristics ...continued**

Voltages are referenced to GND (ground = 0 V); for test circuit see [Figure 14](#).

Symbol	Parameter	Conditions	25 °C			–40 °C to +85 °C		–40 °C to +125 °C		Unit
			Min	Typ <sup>[1]</sup>	Max	Min	Max	Min	Max	
<b>74HCT595; V<sub>CC</sub> = 4.5 V to 5.5 V</b>										
t <sub>pd</sub>	propagation delay	SHCP to Q7S; see <a href="#">Figure 9</a> <sup>[2]</sup>	-	25	42	-	53	-	63	ns
		STCP to Qn; see <a href="#">Figure 10</a> <sup>[2]</sup>	-	24	40	-	50	-	60	ns
		$\overline{\text{MR}}$ to Q7S; see <a href="#">Figure 12</a> <sup>[3]</sup>	-	23	40	-	50	-	60	ns
t <sub>en</sub>	enable time	$\overline{\text{OE}}$ to Qn; see <a href="#">Figure 13</a> <sup>[4]</sup>	-	21	35	-	44	-	53	ns
t <sub>dis</sub>	disable time	$\overline{\text{OE}}$ to Qn; see <a href="#">Figure 13</a> <sup>[5]</sup>	-	18	30	-	38	-	45	ns
t <sub>w</sub>	pulse width	SHCP HIGH or LOW; see <a href="#">Figure 9</a>	16	6	-	20	-	24	-	ns
		STCP HIGH or LOW; see <a href="#">Figure 10</a>	16	5	-	20	-	24	-	ns
		$\overline{\text{MR}}$ LOW; see <a href="#">Figure 12</a>	20	8	-	25	-	30	-	ns
t <sub>su</sub>	set-up time	DS to SHCP; see <a href="#">Figure 10</a>	16	5	-	20	-	24	-	ns
		SHCP to STCP; see <a href="#">Figure 11</a>	16	8	-	20	-	24	-	ns
t <sub>h</sub>	hold time	DS to SHCP; see <a href="#">Figure 11</a>	3	-2	-	3	-	3	-	ns
t <sub>rec</sub>	recovery time	$\overline{\text{MR}}$ to SHCP; see <a href="#">Figure 12</a>	10	-7	-	13	-	15	-	ns
f <sub>max</sub>	maximum frequency	SHCP and STCP; see <a href="#">Figure 9</a> and <a href="#">10</a>	30	52	-	24	-	20	-	MHz
C <sub>PD</sub>	power dissipation capacitance	f <sub>i</sub> = 1 MHz; <sup>[6]</sup> V <sub>I</sub> = GND to V <sub>CC</sub> – 1.5 V <sup>[7]</sup>	-	130	-	-	-	-	-	pF

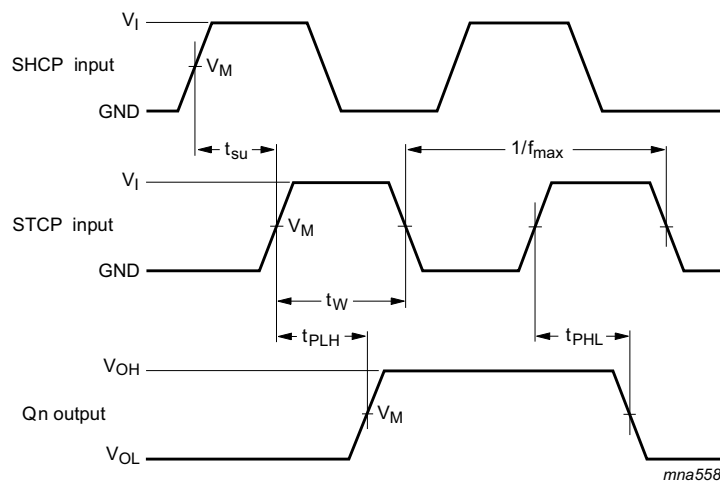
- [1] Typical values are measured at nominal supply voltage.
- [2] t<sub>pd</sub> is the same as t<sub>PHL</sub> and t<sub>PLH</sub>.
- [3] t<sub>pd</sub> is the same as t<sub>PHL</sub> only.
- [4] t<sub>en</sub> is the same as t<sub>PZL</sub> and t<sub>PZH</sub>.
- [5] t<sub>dis</sub> is the same as t<sub>PLZ</sub> and t<sub>PHZ</sub>.
- [6] C<sub>PD</sub> is used to determine the dynamic power dissipation (P<sub>D</sub> in μW).  
 $P_D = C_{PD} \times V_{CC}^2 \times f_i + \Sigma(C_L \times V_{CC}^2 \times f_o)$  where:  
 f<sub>i</sub> = input frequency in MHz;  
 f<sub>o</sub> = output frequency in MHz;  
 Σ(C<sub>L</sub> × V<sub>CC</sub><sup>2</sup> × f<sub>o</sub>) = sum of outputs;  
 C<sub>L</sub> = output load capacitance in pF;  
 V<sub>CC</sub> = supply voltage in V.
- [7] All 9 outputs switching.

12. Waveforms



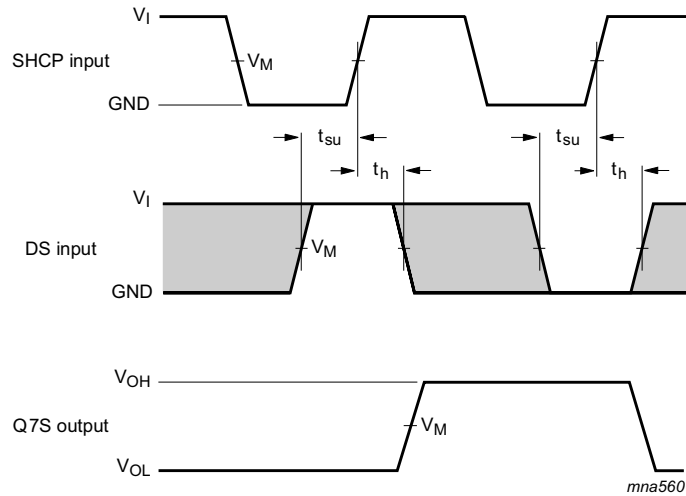
Measurement points are given in [Table 8](#).  
 $V_{OL}$  and  $V_{OH}$  are typical output voltage levels that occur with the output load.

**Fig 9. Shift clock pulse, maximum frequency and input to output propagation delays**



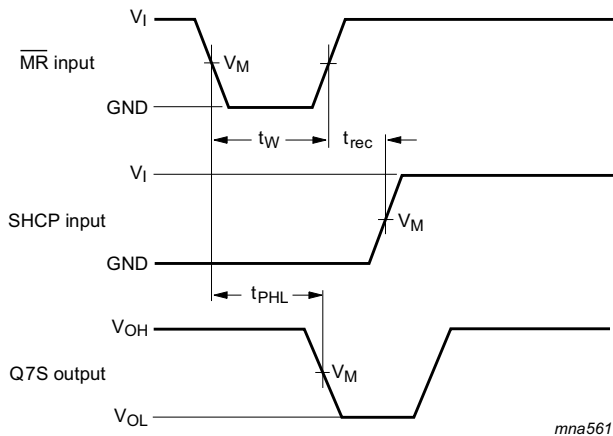
Measurement points are given in [Table 8](#).  
 $V_{OL}$  and  $V_{OH}$  are typical output voltage levels that occur with the output load.

**Fig 10. Storage clock to output propagation delays**



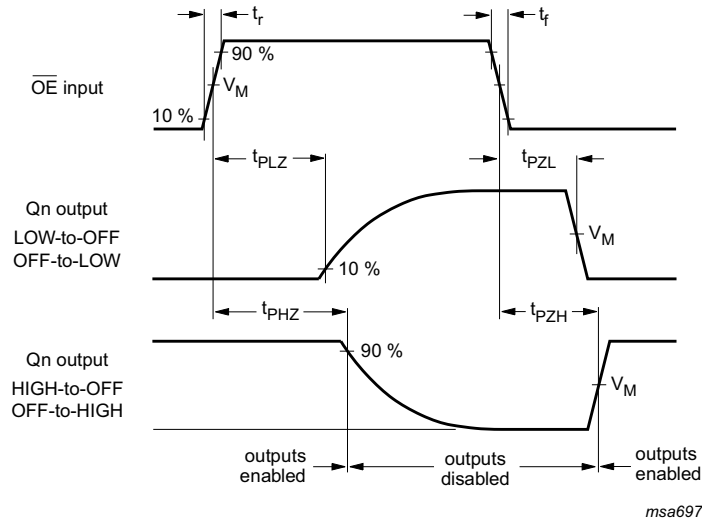
Measurement points are given in [Table 8](#).  
 The shaded areas indicate when the input is permitted to change for predictable output performance.  
 $V_{OL}$  and  $V_{OH}$  are typical output voltage levels that occur with the output load.

**Fig 11. Data set-up and hold times**



Measurement points are given in [Table 8](#).  
 $V_{OL}$  and  $V_{OH}$  are typical output voltage levels that occur with the output load.

**Fig 12. Master reset to output propagation delays**

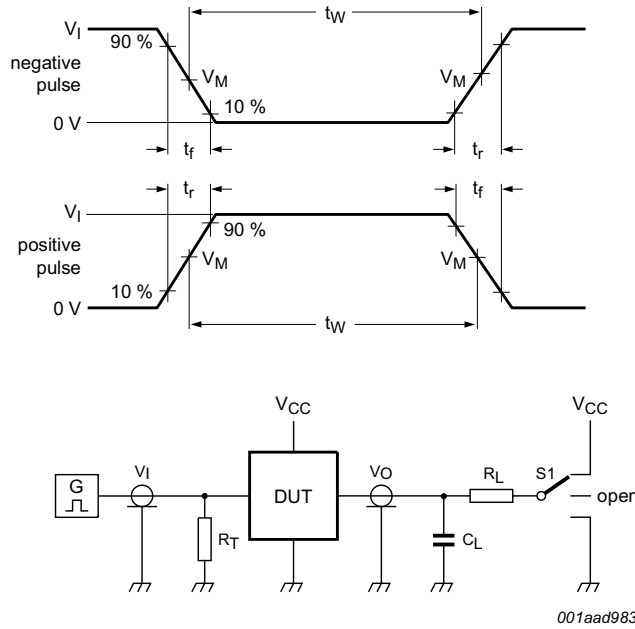


Measurement points are given in [Table 8](#).  
 $V_{OL}$  and  $V_{OH}$  are typical output voltage levels that occur with the output load.

**Fig 13. Enable and disable times**

**Table 8. Measurement points**

Type	Input	Output
	$V_M$	$V_M$
74HC595	$0.5V_{CC}$	$0.5V_{CC}$
74HCT595	1.3 V	1.3 V



Test data is given in [Table 9](#).

Definitions for test circuit:

$C_L$  = load capacitance including jig and probe capacitance.

$R_L$  = load resistance.

$R_T$  = termination resistance should be equal to the output impedance  $Z_o$  of the pulse generator.

S1 = test selection switch.

**Fig 14. Test circuit for measuring switching times**

**Table 9. Test data**

Type	Input		Load		S1 position		
	$V_I$	$t_r, t_f$	$C_L$	$R_L$	$t_{PHL}, t_{PLH}$	$t_{PZH}, t_{PHZ}$	$t_{PZL}, t_{PLZ}$
74HC595	$V_{CC}$	6 ns	50 pF	1 k $\Omega$	open	GND	$V_{CC}$
74HCT595	3 V	6 ns	50 pF	1 k $\Omega$	open	GND	$V_{CC}$

13. Package outline

DIP16: plastic dual in-line package; 16 leads (300 mil)

SOT38-4

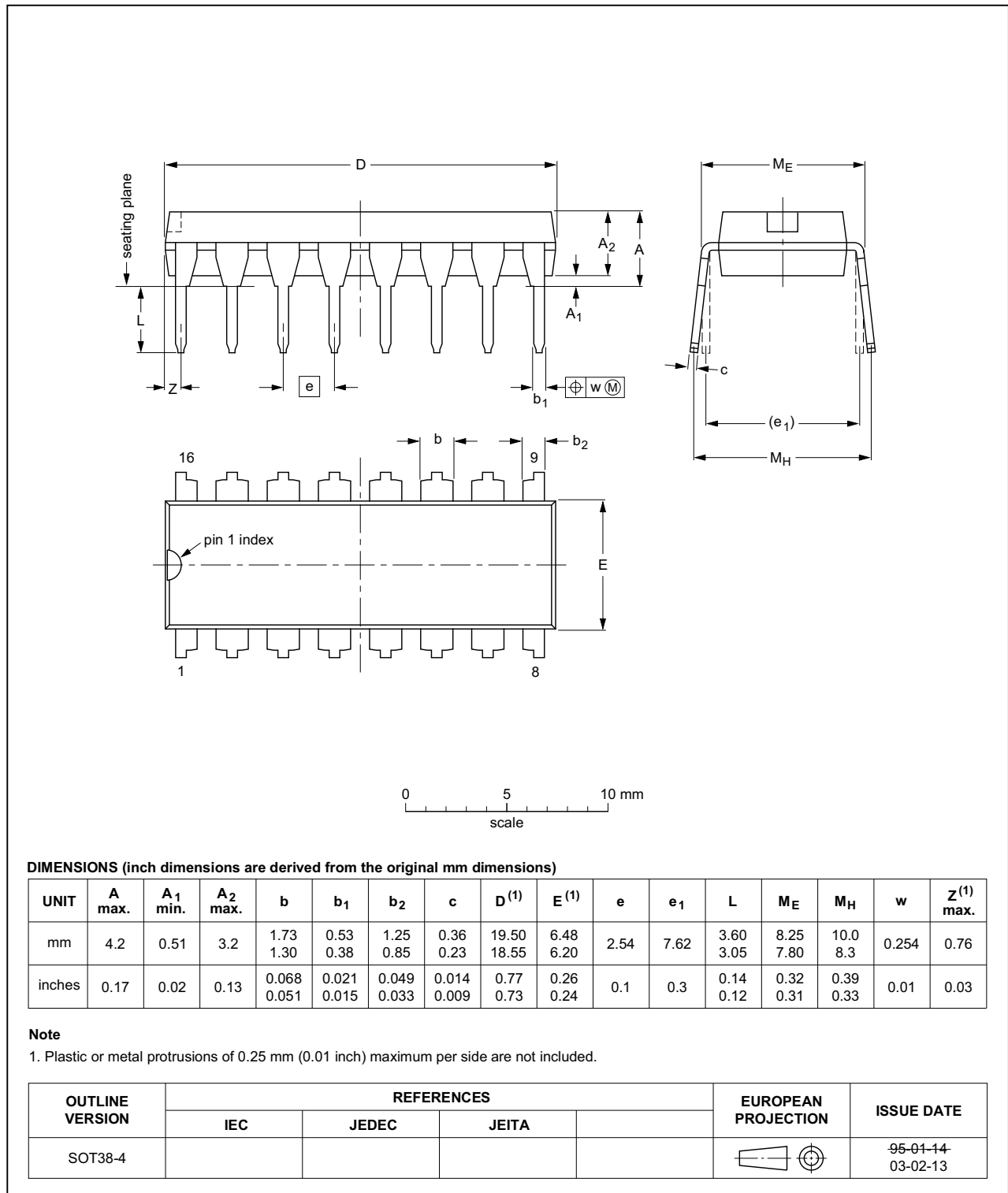


Fig 15. Package outline SOT38-4 (DIP16)



SO16: plastic small outline package; 16 leads; body width 3.9 mm

SOT109-1

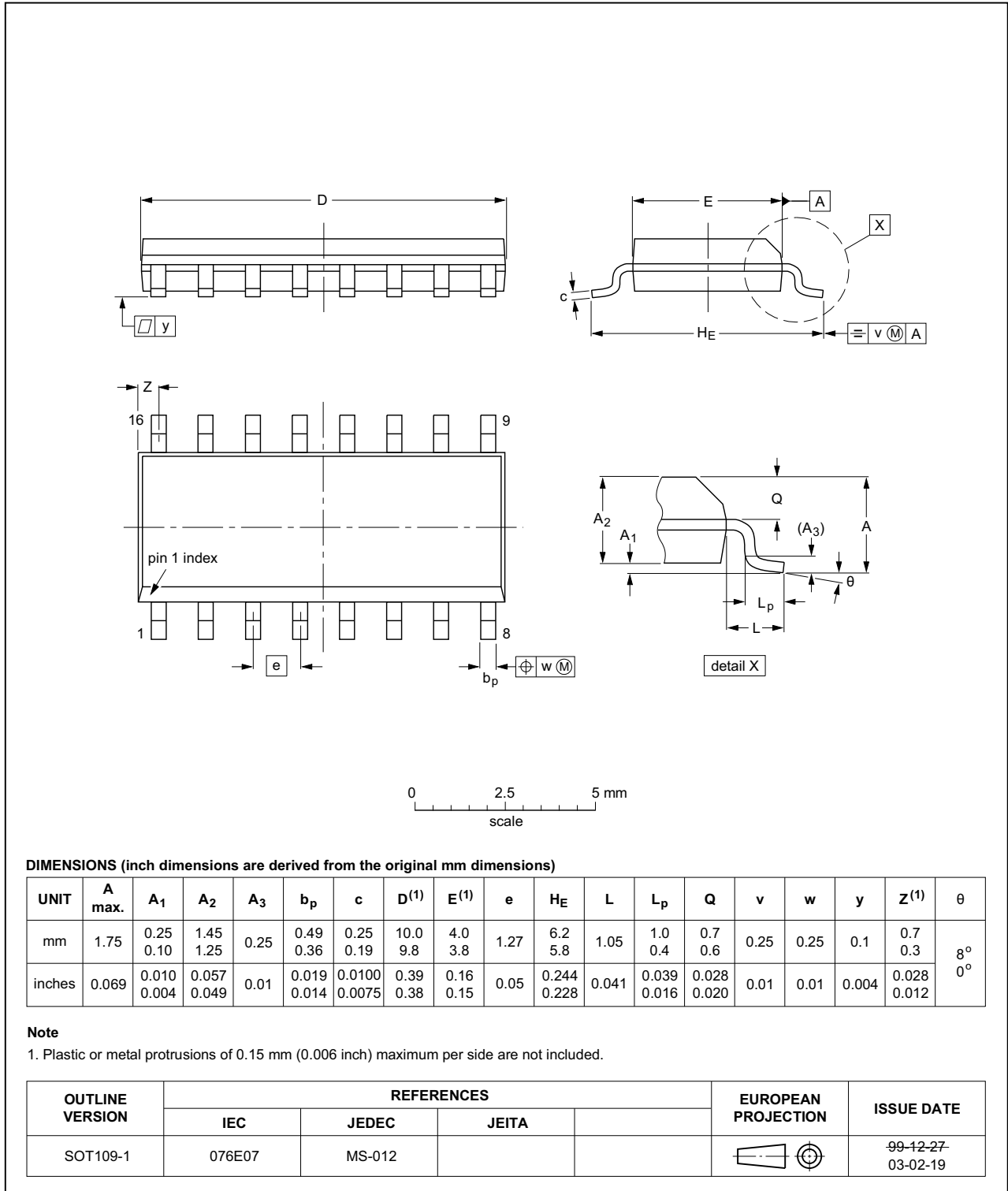


Fig 16. Package outline SOT109-1 (SO16)

SSOP16: plastic shrink small outline package; 16 leads; body width 5.3 mm

SOT338-1

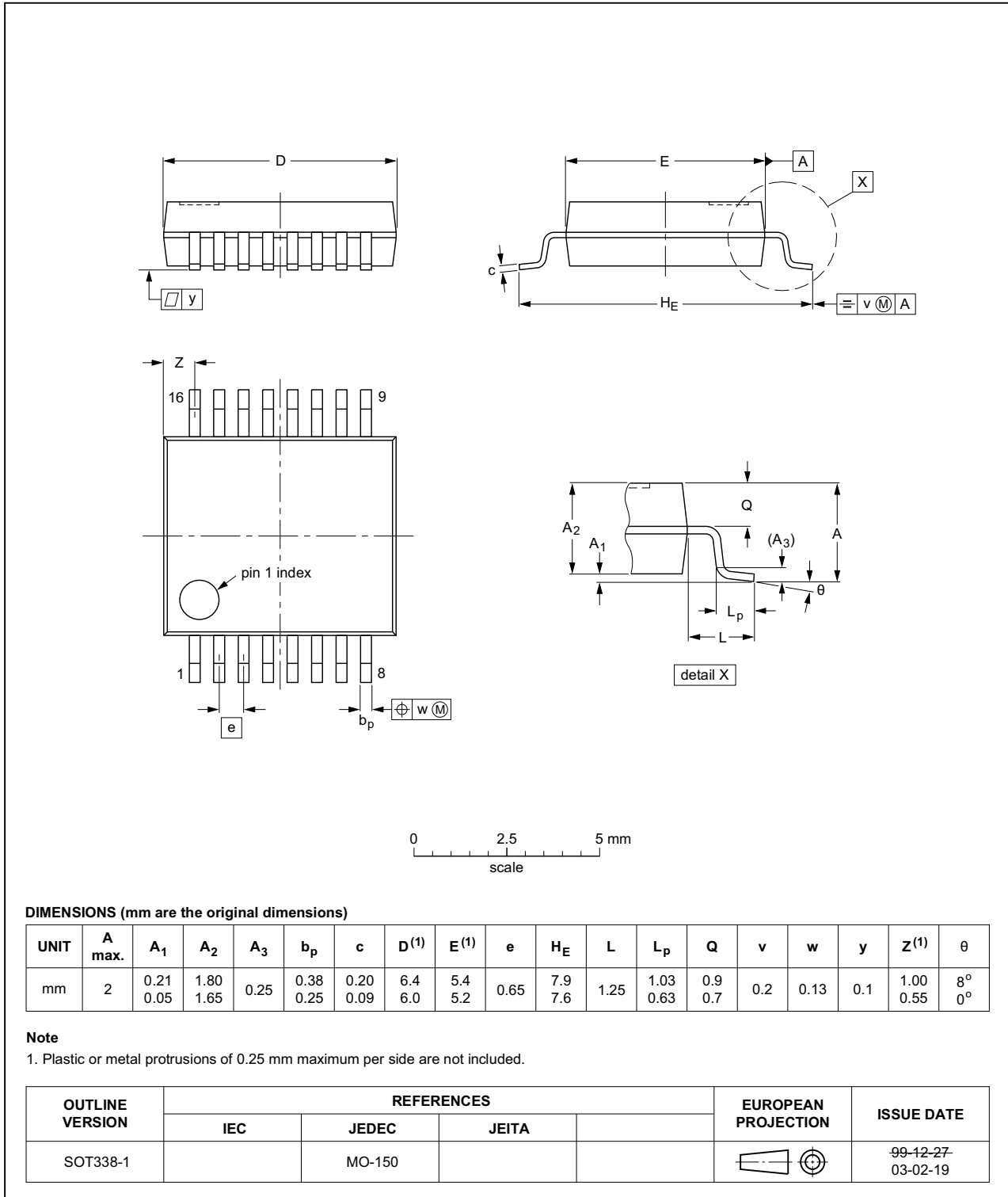


Fig 17. Package outline SOT338-1 (SSOP16)

TSSOP16: plastic thin shrink small outline package; 16 leads; body width 4.4 mm

SOT403-1

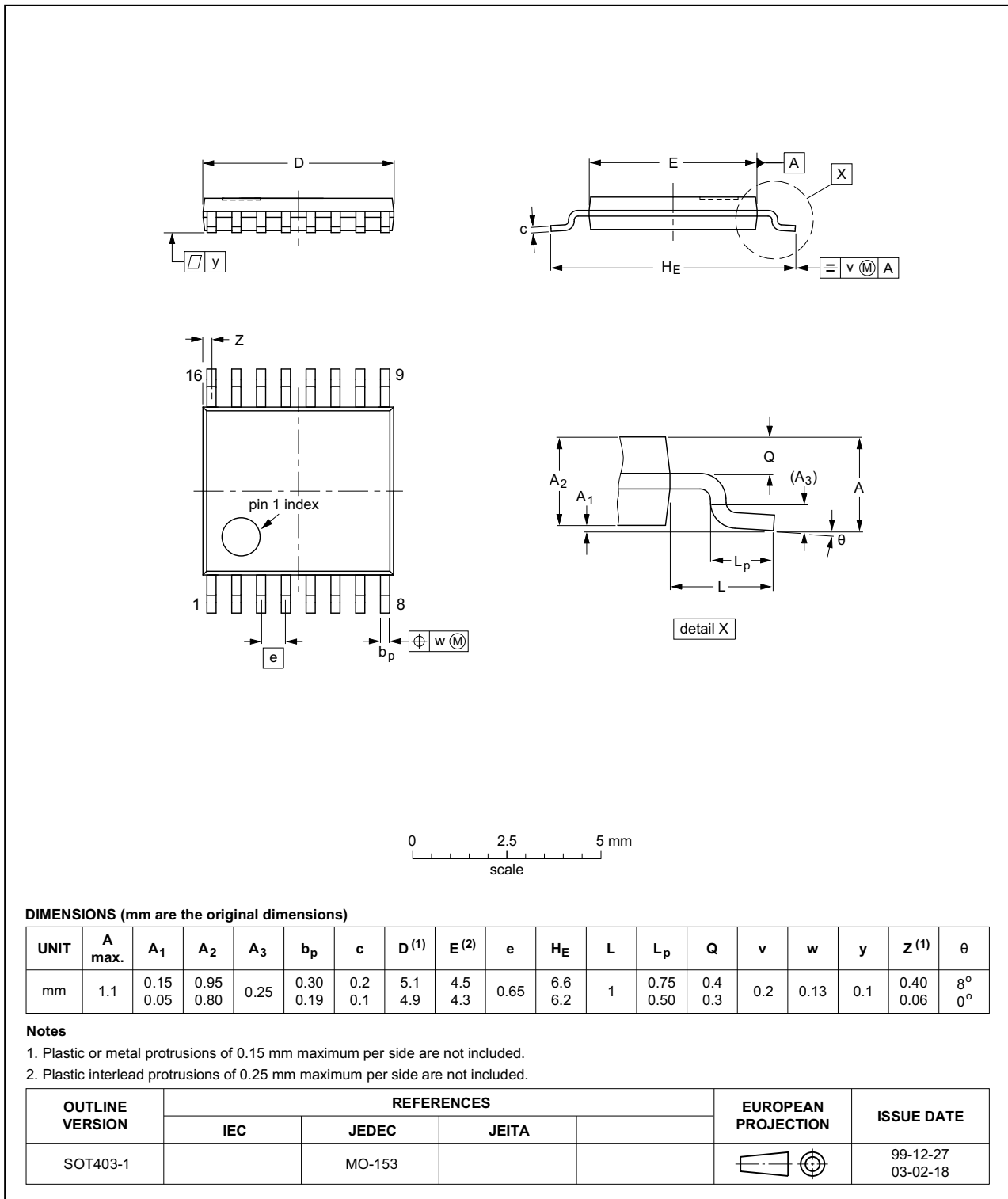


Fig 18. Package outline SOT403-1 (TSSOP16)

DHVQFN16: plastic dual in-line compatible thermal enhanced very thin quad flat package; no leads; 16 terminals; body 2.5 x 3.5 x 0.85 mm

SOT763-1

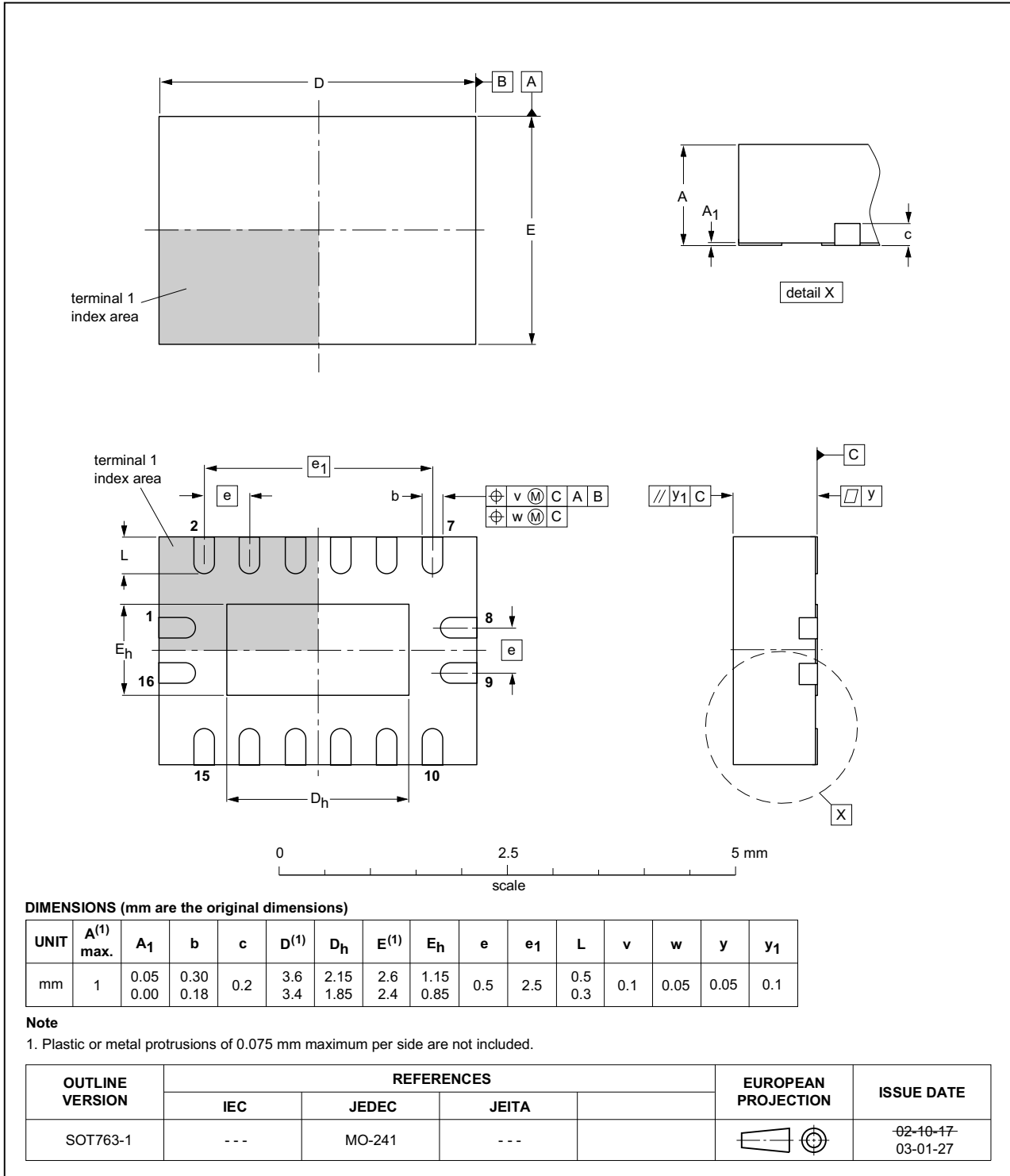


Fig 19. Package outline SOT763-1 (DHVQFN16)

## 14. Abbreviations

Table 10. Abbreviations

Acronym	Abbreviation
CMOS	Complementary Metal Oxide Semiconductor
DUT	Device Under Test
ESD	ElectroStatic Discharge
HBM	Human Body Model
LSTTL	Low-power Schottky Transistor-Transistor Logic
MM	Machine Model

## 15. Revision history

Table 11. Revision history

Document ID	Release date	Data sheet status	Change notice	Supersedes
74HC_HCT595 v.7	20150126	Product data sheet	-	74HC_HCT595 v.6
Modifications:	<ul style="list-style-type: none"> <li><a href="#">Table 7</a>: Power dissipation capacitance condition for 74HCT595 is corrected.</li> </ul>			
74HC_HCT595 v.6	20111212	Product data sheet	-	74HC_HCT595 v.5
Modifications:	<ul style="list-style-type: none"> <li>Legal pages updated.</li> </ul>			
74HC_HCT595 v.5	20110628	Product data sheet	-	74HC_HCT595 v.4
74HC_HCT595 v.4	20030604	Product specification	-	74HC_HCT595_CNV v.3
74HC_HCT595_CNV v.3	19980604	Product specification	-	-

## 16. Legal information

### 16.1 Data sheet status

Document status <sup>[1][2]</sup>	Product status <sup>[3]</sup>	Definition
Objective [short] data sheet	Development	This document contains data from the objective specification for product development.
Preliminary [short] data sheet	Qualification	This document contains data from the preliminary specification.
Product [short] data sheet	Production	This document contains the product specification.

[1] Please consult the most recently issued document before initiating or completing a design.

[2] The term 'short data sheet' is explained in section "Definitions".

[3] The product status of device(s) described in this document may have changed since this document was published and may differ in case of multiple devices. The latest product status information is available on the Internet at URL <http://www.nxp.com>.

### 16.2 Definitions

**Draft** — The document is a draft version only. The content is still under internal review and subject to formal approval, which may result in modifications or additions. NXP Semiconductors does not give any representations or warranties as to the accuracy or completeness of information included herein and shall have no liability for the consequences of use of such information.

**Short data sheet** — A short data sheet is an extract from a full data sheet with the same product type number(s) and title. A short data sheet is intended for quick reference only and should not be relied upon to contain detailed and full information. For detailed and full information see the relevant full data sheet, which is available on request via the local NXP Semiconductors sales office. In case of any inconsistency or conflict with the short data sheet, the full data sheet shall prevail.

**Product specification** — The information and data provided in a Product data sheet shall define the specification of the product as agreed between NXP Semiconductors and its customer, unless NXP Semiconductors and customer have explicitly agreed otherwise in writing. In no event however, shall an agreement be valid in which the NXP Semiconductors product is deemed to offer functions and qualities beyond those described in the Product data sheet.

### 16.3 Disclaimers

**Limited warranty and liability** — Information in this document is believed to be accurate and reliable. However, NXP Semiconductors does not give any representations or warranties, expressed or implied, as to the accuracy or completeness of such information and shall have no liability for the consequences of use of such information. NXP Semiconductors takes no responsibility for the content in this document if provided by an information source outside of NXP Semiconductors.

In no event shall NXP Semiconductors be liable for any indirect, incidental, punitive, special or consequential damages (including - without limitation - lost profits, lost savings, business interruption, costs related to the removal or replacement of any products or rework charges) whether or not such damages are based on tort (including negligence), warranty, breach of contract or any other legal theory.

Notwithstanding any damages that customer might incur for any reason whatsoever, NXP Semiconductors' aggregate and cumulative liability towards customer for the products described herein shall be limited in accordance with the *Terms and conditions of commercial sale* of NXP Semiconductors.

**Right to make changes** — NXP Semiconductors reserves the right to make changes to information published in this document, including without limitation specifications and product descriptions, at any time and without notice. This document supersedes and replaces all information supplied prior to the publication hereof.

**Suitability for use** — NXP Semiconductors products are not designed, authorized or warranted to be suitable for use in life support, life-critical or safety-critical systems or equipment, nor in applications where failure or malfunction of an NXP Semiconductors product can reasonably be expected to result in personal injury, death or severe property or environmental damage. NXP Semiconductors and its suppliers accept no liability for inclusion and/or use of NXP Semiconductors products in such equipment or applications and therefore such inclusion and/or use is at the customer's own risk.

**Applications** — Applications that are described herein for any of these products are for illustrative purposes only. NXP Semiconductors makes no representation or warranty that such applications will be suitable for the specified use without further testing or modification.

Customers are responsible for the design and operation of their applications and products using NXP Semiconductors products, and NXP Semiconductors accepts no liability for any assistance with applications or customer product design. It is customer's sole responsibility to determine whether the NXP Semiconductors product is suitable and fit for the customer's applications and products planned, as well as for the planned application and use of customer's third party customer(s). Customers should provide appropriate design and operating safeguards to minimize the risks associated with their applications and products.

NXP Semiconductors does not accept any liability related to any default, damage, costs or problem which is based on any weakness or default in the customer's applications or products, or the application or use by customer's third party customer(s). Customer is responsible for doing all necessary testing for the customer's applications and products using NXP Semiconductors products in order to avoid a default of the applications and the products or of the application or use by customer's third party customer(s). NXP does not accept any liability in this respect.

**Limiting values** — Stress above one or more limiting values (as defined in the Absolute Maximum Ratings System of IEC 60134) will cause permanent damage to the device. Limiting values are stress ratings only and (proper) operation of the device at these or any other conditions above those given in the Recommended operating conditions section (if present) or the Characteristics sections of this document is not warranted. Constant or repeated exposure to limiting values will permanently and irreversibly affect the quality and reliability of the device.

**Terms and conditions of commercial sale** — NXP Semiconductors products are sold subject to the general terms and conditions of commercial sale, as published at <http://www.nxp.com/profile/terms>, unless otherwise agreed in a valid written individual agreement. In case an individual agreement is concluded only the terms and conditions of the respective agreement shall apply. NXP Semiconductors hereby expressly objects to applying the customer's general terms and conditions with regard to the purchase of NXP Semiconductors products by customer.

**No offer to sell or license** — Nothing in this document may be interpreted or construed as an offer to sell products that is open for acceptance or the grant, conveyance or implication of any license under any copyrights, patents or other industrial or intellectual property rights.

**Export control** — This document as well as the item(s) described herein may be subject to export control regulations. Export might require a prior authorization from competent authorities.

**Non-automotive qualified products** — Unless this data sheet expressly states that this specific NXP Semiconductors product is automotive qualified, the product is not suitable for automotive use. It is neither qualified nor tested in accordance with automotive testing or application requirements. NXP Semiconductors accepts no liability for inclusion and/or use of non-automotive qualified products in automotive equipment or applications.

In the event that customer uses the product for design-in and use in automotive applications to automotive specifications and standards, customer (a) shall use the product without NXP Semiconductors' warranty of the product for such automotive applications, use and specifications, and (b) whenever customer uses the product for automotive applications beyond

NXP Semiconductors' specifications such use shall be solely at customer's own risk, and (c) customer fully indemnifies NXP Semiconductors for any liability, damages or failed product claims resulting from customer design and use of the product for automotive applications beyond NXP Semiconductors' standard warranty and NXP Semiconductors' product specifications.

**Translations** — A non-English (translated) version of a document is for reference only. The English version shall prevail in case of any discrepancy between the translated and English versions.

## 16.4 Trademarks

Notice: All referenced brands, product names, service names and trademarks are the property of their respective owners.

## 17. Contact information

For more information, please visit: <http://www.nxp.com>

For sales office addresses, please send an email to: [salesaddresses@nxp.com](mailto:salesaddresses@nxp.com)

## 18. Contents

---

<b>1</b>	<b>General description</b> . . . . .	<b>1</b>
<b>2</b>	<b>Features and benefits</b> . . . . .	<b>1</b>
<b>3</b>	<b>Applications</b> . . . . .	<b>1</b>
<b>4</b>	<b>Ordering information</b> . . . . .	<b>2</b>
<b>5</b>	<b>Functional diagram</b> . . . . .	<b>2</b>
<b>6</b>	<b>Pinning information</b> . . . . .	<b>4</b>
6.1	Pinning . . . . .	4
6.2	Pin description . . . . .	5
<b>7</b>	<b>Functional description</b> . . . . .	<b>5</b>
<b>8</b>	<b>Limiting values</b> . . . . .	<b>6</b>
<b>9</b>	<b>Recommended operating conditions</b> . . . . .	<b>7</b>
<b>10</b>	<b>Static characteristics</b> . . . . .	<b>7</b>
<b>11</b>	<b>Dynamic characteristics</b> . . . . .	<b>9</b>
<b>12</b>	<b>Waveforms</b> . . . . .	<b>12</b>
<b>13</b>	<b>Package outline</b> . . . . .	<b>16</b>
<b>14</b>	<b>Abbreviations</b> . . . . .	<b>21</b>
<b>15</b>	<b>Revision history</b> . . . . .	<b>21</b>
<b>16</b>	<b>Legal information</b> . . . . .	<b>22</b>
16.1	Data sheet status . . . . .	22
16.2	Definitions . . . . .	22
16.3	Disclaimers . . . . .	22
16.4	Trademarks . . . . .	23
<b>17</b>	<b>Contact information</b> . . . . .	<b>23</b>
<b>18</b>	<b>Contents</b> . . . . .	<b>24</b>

---

Please be aware that important notices concerning this document and the product(s) described herein, have been included in section 'Legal information'.

---

© NXP Semiconductors N.V. 2015.

All rights reserved.

For more information, please visit: <http://www.nxp.com>

For sales office addresses, please send an email to: [salesaddresses@nxp.com](mailto:salesaddresses@nxp.com)

Date of release: 26 January 2015

Document identifier: 74HC\_HCT595



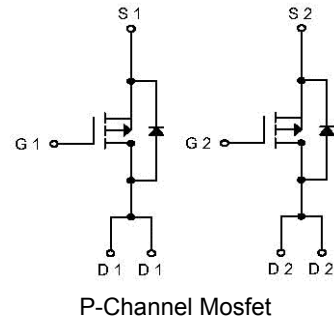
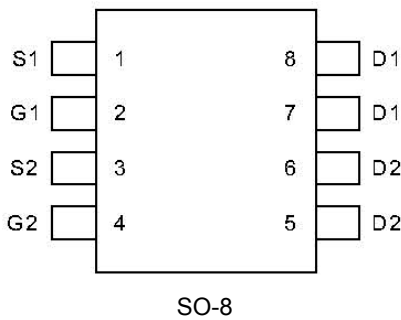
### Applications

Power Management in Notebook Computer, Portable Equipment and Battery Powered Systems

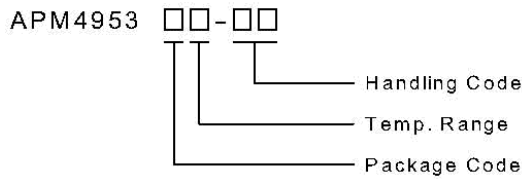
### Features

- 30V/-4.9A,  $R_{DS(on)}=53m\Omega(\text{typ.})@V_{GS}=-10V$
- $R_{DS(on)}=53m\Omega(\text{typ.})@V_{GS}=-4.5V$
- Supper High Density Cell Design
- Reliable and Rugged
- SO-8 Package

### Pin Description



### Ordering and Marking Information



APM4953K: APM4953  
XXXXXX

- Package Code
- K: SO-8
- Operation Junction Temp. Range
- C:-55 to 150
- Handling Code
- TU: Tube
- TR: Tape & Reel
- XXXXXX – Date Code

### Absolute Maximum Ratings ( $T_A=25$ unless otherwise noted)

Symbol	Parameter	Rating	Unit
$V_{DSS}$	Drain-Source Voltage	-30	V
$V_{GSS}$	Gate-Source Voltage	$\pm 25$	
$I_D^*$	Storage Temperature Range	-4.9	A
$I_{DM}$	Thermal Resistance – Junction to Ambient	-30	

\* Surface Mounted on FR4 Board,  $t \leq 10$  sec.

### Absolute Maximum Ratings (Cont.) ( $T_A=25$ unless otherwise noted)

Symbol	Parameter	Rating	Unit
$P_D$	Maximum Power Dissipation	$T_A=25$	2.5
		$T_A=100$	1.0
$T_J$	Maximum Junction Temperature	150	
$T_{STG}$	Storage Temperature Range	-55 to 150	
$R_{QJA}$	Thermal Resistance – Junction to Ambient	50	/W

**Electrical Characteristics** ( $T_A=25$  unless otherwise noted)

Symbol	Parameter	Test Condition	APM4953			Unit
			Min.	Typa.	Max	
<b>Static</b>						
$BV_{DSS}$	Drain-Source Breakdown Voltage	$V_{GS}=0V, I_{DS}=-250\mu A$	-30			V
$I_{DSS}$	Zero Gate Voltage Drain Current	$V_{DS}=-24V, V_{GS}=0V$			-1	$\mu A$
$V_{GS(th)}$	Gate Threshold Voltage	$V_{GS}=V_{GS}, I_{DS}=-250\mu A$	-1	-1.5	-2	V
$I_{GSS}$	Gate Leakage Current	$V_{GS}=\pm 25V, V_{DS}=0V$			$\pm 100$	nA
$R_{DS(ON)}$	Drain-Source On-state Resistance <sup>b</sup>	$V_{GS}=-10V, I_{DS}=-4.9A$		53	60	m $\Omega$
		$V_{GS}=-4.5V, I_{DS}=-3.6A$		80	95	
$V_{SD}$	Diode Forward Voltage b	$I_{SD}=-1.7A, V_{GS}=0V$		-0.7	-1.3	V
<b>Dynamic<sup>a</sup></b>						
$Q_g$	Total Gate Charge	$V_{DS}=-15V, V_{GS}=-10V$ $I_D=-4.6A$		22.3	29	nC
$Q_{gs}$	Gate-Source Charge			4.65		
$Q_{gd}$	Gate-Drain Charge			2		
$t_{d(on)}$	Turn-on Delay Time	$V_{DD}=-15V, I_D=-2A,$ $V_{GEN}=-10V, R_G=6\Omega$ $R_L=7.5\Omega$		10	18	ns
$T_r$	Turn-on Rise Time			15	20	
$t_{d(OFF)}$	Turn-off Delay Time			22	38	
$T_f$	Turn-off Fall Time			15	25	
$C_{iss}$	Input Capacitance	$V_{GS}=0V$		1260		pF
$C_{oss}$	Output Capacitance	$V_{DS}=-25V$		340		
$C_{rss}$	Reverse Transfer Capacitance	Frequency=1.0MHz		220		

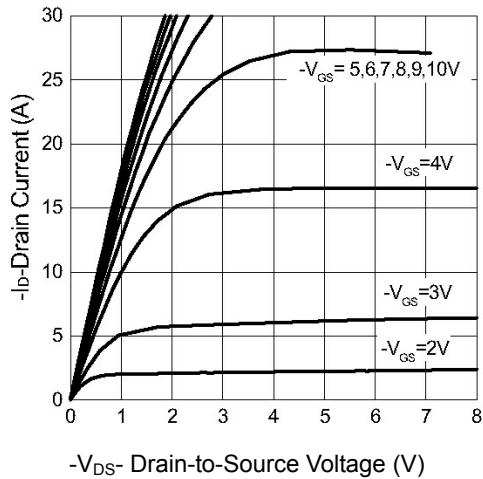
**Notes**

a: Pulse test; pulse width  $\leq 300\mu s$ , duty cycle  $\leq 2\%$

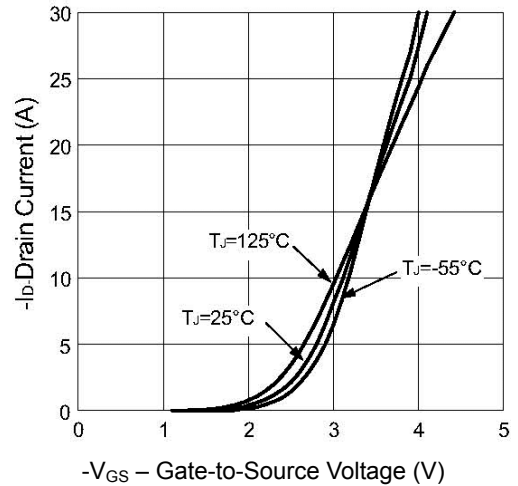
b: Guaranteed by design, not subject to production testing

Typical Characteristics

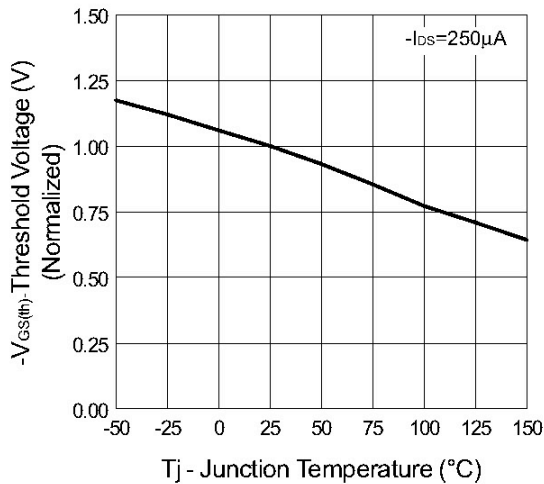
Output Characteristics



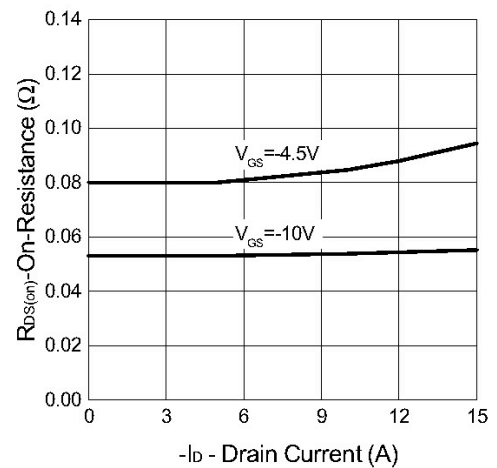
Transfer Characteristics



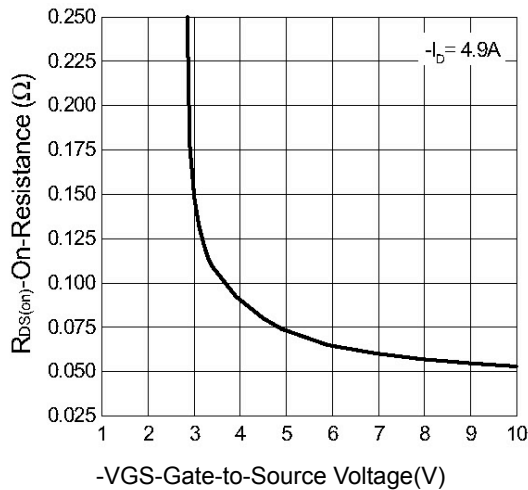
Threshold Voltage vs. Junction Temperature



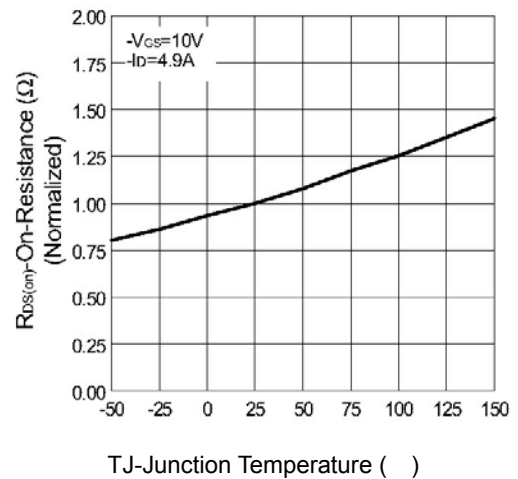
On-Resistance vs. Drain Current



On-Resistance vs. Gate-to-Source Voltage

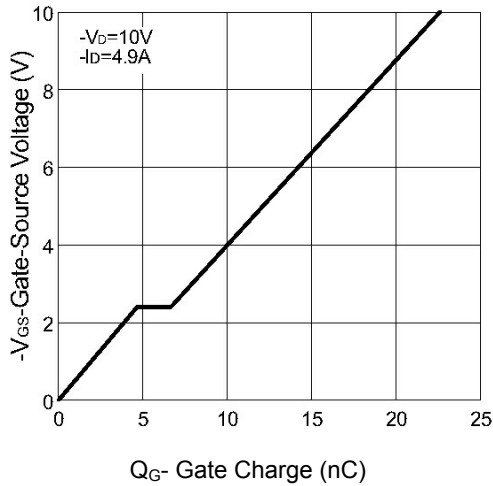


On-Resistance Vs. Junction Temperature

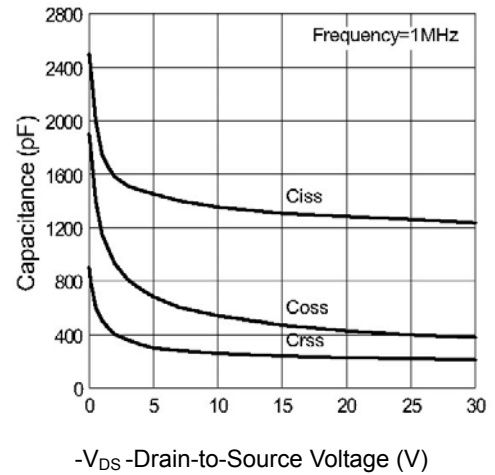


**Typical Characteristics (Cont.)**

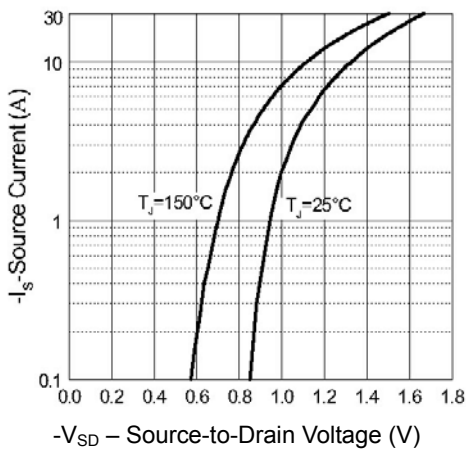
**Gate Charge**



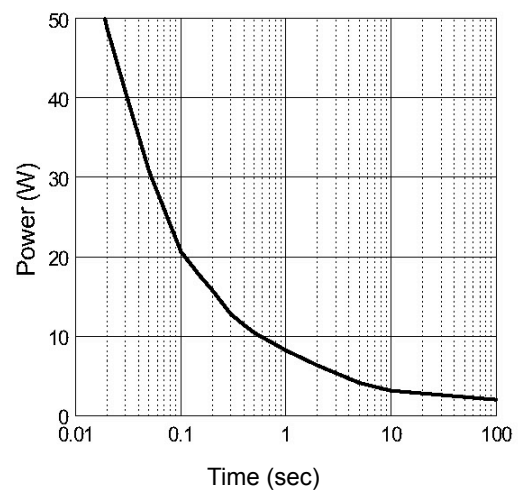
**Capacitance**



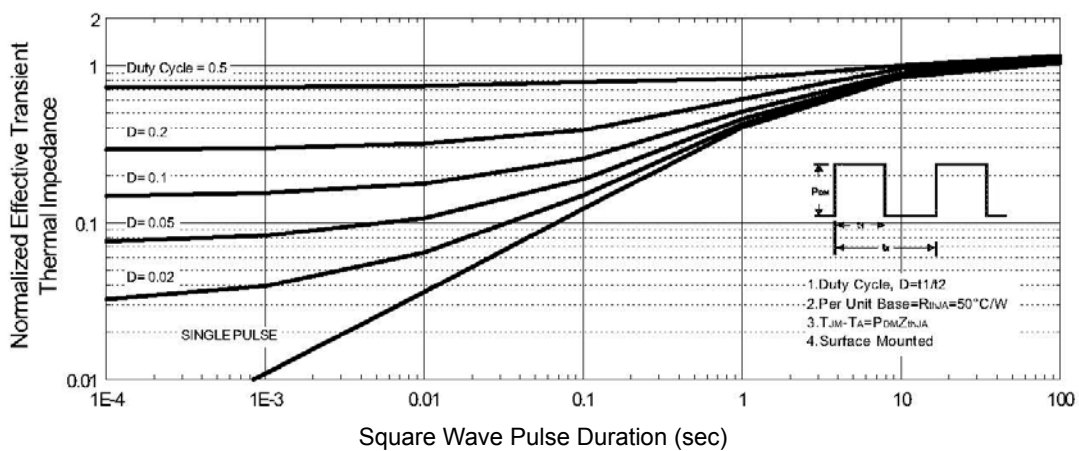
**Source-Drain Diode Forward Voltage**



**Single Pulse Power**

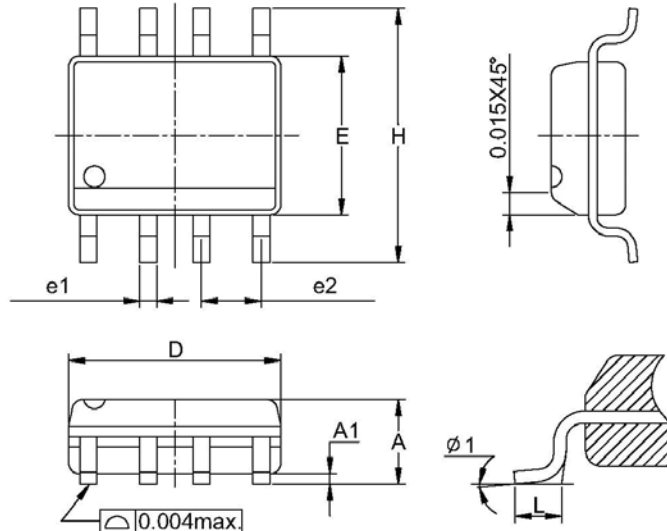


**Normalized Thermal Transient Impedance, Junction to Ambient**



**Packaging Information**

SOP-8 pin (Reference JEDEC Registration MS-012)

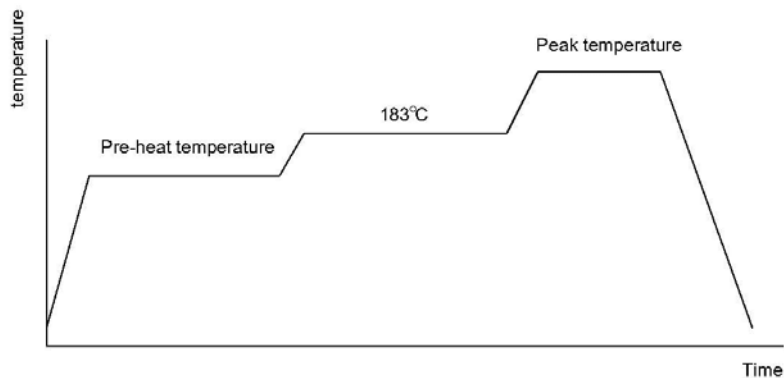


Dim	Millimeters		Inches	
	Min.	Max.	Min.	Max.
A	1.35	1.75	0.053	0.069
A1	0.10	0.25	0.004	0.010
D	4.80	5.00	0.189	0.197
E	3.80	4.00	0.150	0.157
H	5.80	6.20	0.228	0.244
L	0.40	1.27	0.016	0.050
e1	0.33	0.51	0.013	0.020
e2	1.27BSC		0.50BSC	
Ø1	8°		8°	

**Physical Specifications**

Terminal Material	Solder-Plated Copper (Solder Material: 90/10 or 63/37 SnPb)
Lead Solderability	Meets EIA Specification RS186-91, ANSI/J-STD-002 Category 3.

Reflow Condition (IR/Convection or VPR Reflow)



**Classification Reflow Profiles**

	Convection or IR/Convection	VPR
Average ramp-up rate (183 to Peak)	3 /second max.	10 /second max.
Preheat temperature 125 ±25	120 seconds max	
Temperature maintained above 183	60-150 seconds	
Time within 5 of actual peak temperature	10-20 seconds	60 seconds
Peak temperature range	220 +5/-0 or 235 +5/-0	215-219 or 235 +5/-0
Ramp-down rate	6 /second max.	10 /second max.
Time 25 to peak temperature	6 minutes max.	

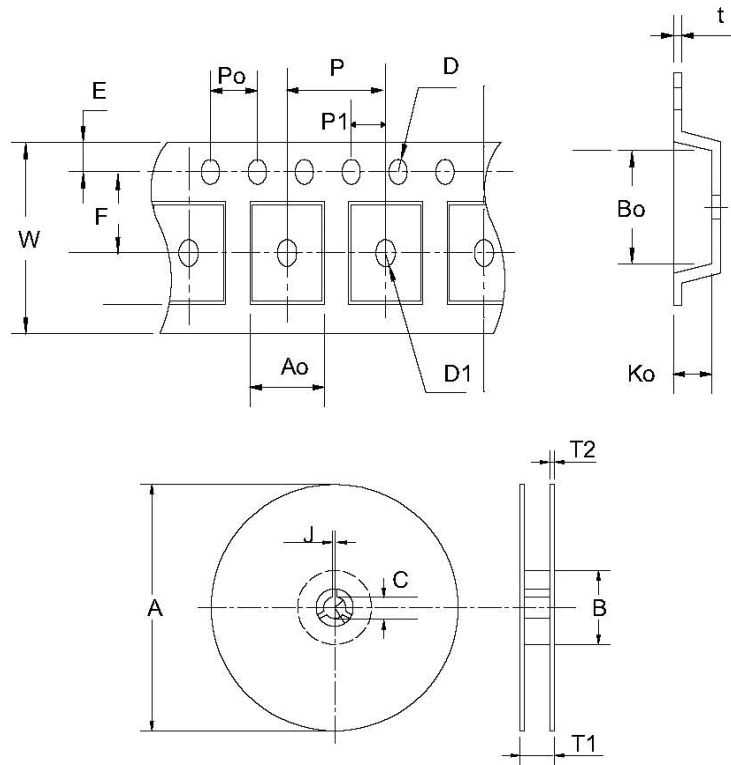
**Package Reflow Conditions**

Pkg. thickness ≥2.5mm And all bgas	Pkg. thickness <2.5mm and pkg. volume ≥350mm <sup>3</sup>	Pkg. thickness < 2.5mm and pkg. Volume <350mm <sup>3</sup>
Convection 220 +5/-0		Convection 235 +5/-0
VPR 215-219		VPR 235 +5/-0
IR/Convection 220 +5/-0		IR/Convection 235 +5/-0

**Reliability test program**

Test item	Method	Description
SOLDERABILITY	MIL-STD-883D-2003	245 , 5 SEC
HOLT	MIL-STD 883D-1005.7	1000 Hrs Bias @ 125
PCT	JESD-22-B, A102	168 Hrs, 100% RH,121
TST	MIL-STD 883D-1011.9	-65 ~ 150 , 200 Cycles

**Carrier Tape & Reel Dimensions**





**APM4953**  
**Dual P-Channel Enhancement Mode Mosfet**

---

Application	A	B	C	J	T1	T2	W	P	E
SOP-8	330±1	62+1.5	12.75+0.15	2±0.5	12.4±0.2	2±0.2	12±0.3	8±0.1	1.75±0.1
	F	D	D1	Po	P1	Ao	Bo	Ko	t
	5.5±1	1.55+0.1	1.55+0.25	4.0±0.1	2.0±0.1	6.4±0.1	5.2±0.1	2.1±0.1	0.3±0.013

**Cover Tape Dimensions**

Application	Carrier Width	Cover Tape Width	Devices Per Reel
SOP-8	12	9.3	2500

### FEATURES

- Real-time clock (RTC) counts seconds, minutes, hours, date of the month, month, day of the week, and year with leap-year compensation valid up to 2100
- 56-byte, battery-backed, nonvolatile (NV) RAM for data storage
- Two-wire serial interface
- Programmable squarewave output signal
- Automatic power-fail detect and switch circuitry
- Consumes less than 500nA in battery backup mode with oscillator running
- Optional industrial temperature range: -40°C to +85°C
- Available in 8-pin DIP or SOIC
- Underwriters Laboratory (UL) recognized

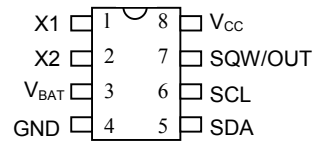
### ORDERING INFORMATION

DS1307	8-Pin DIP (300-mil)
DS1307Z	8-Pin SOIC (150-mil)
DS1307N	8-Pin DIP (Industrial)
DS1307ZN	8-Pin SOIC (Industrial)

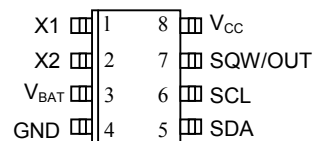
### DESCRIPTION

The DS1307 Serial Real-Time Clock is a low-power, full binary-coded decimal (BCD) clock/calendar plus 56 bytes of NV SRAM. Address and data are transferred serially via a 2-wire, bi-directional bus. The clock/calendar provides seconds, minutes, hours, day, date, month, and year information. The end of the month date is automatically adjusted for months with fewer than 31 days, including corrections for leap year. The clock operates in either the 24-hour or 12-hour format with AM/PM indicator. The DS1307 has a built-in power sense circuit that detects power failures and automatically switches to the battery supply.

### PIN ASSIGNMENT



DS1307 8-Pin DIP (300-mil)



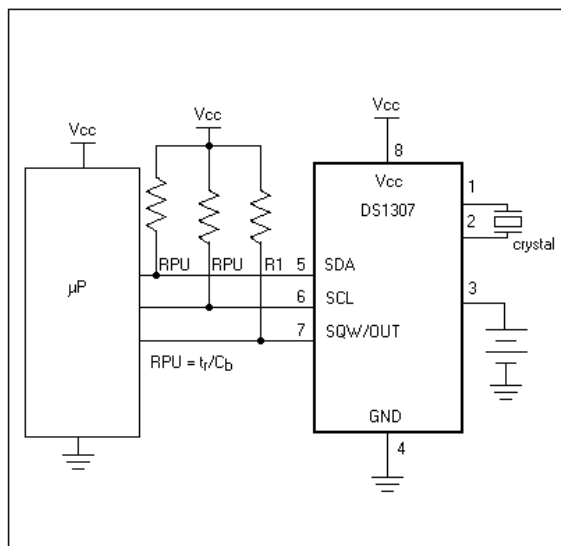
DS1307 8-Pin SOIC (150-mil)

### PIN DESCRIPTION

V <sub>CC</sub>	- Primary Power Supply
X1, X2	- 32.768kHz Crystal Connection
V <sub>BAT</sub>	- +3V Battery Input
GND	- Ground
SDA	- Serial Data
SCL	- Serial Clock
SQW/OUT	- Square Wave/Output Driver



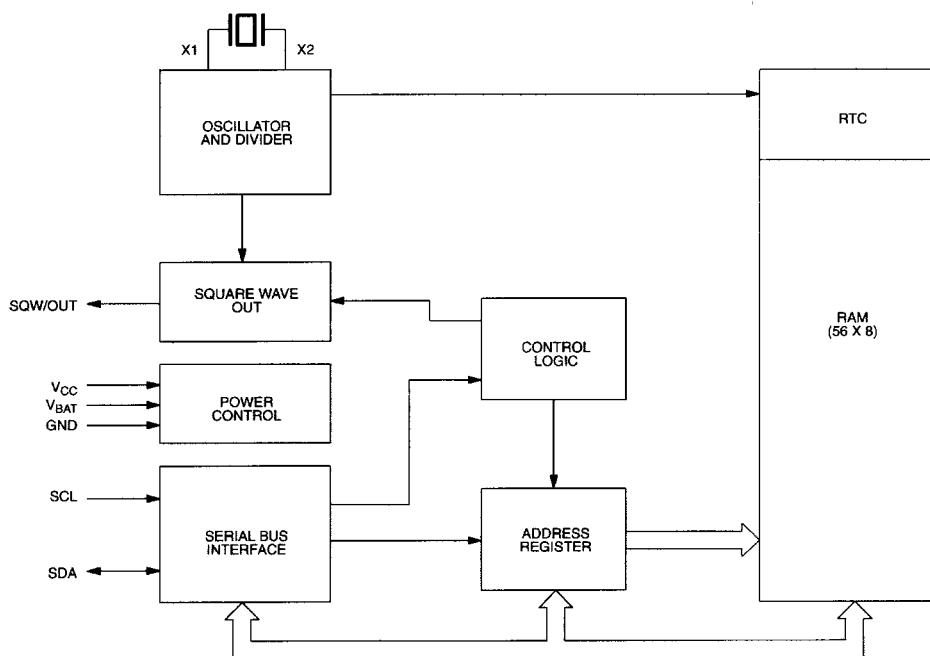
## TYPICAL OPERATING CIRCUIT



## OPERATION

The DS1307 operates as a slave device on the serial bus. Access is obtained by implementing a START condition and providing a device identification code followed by a register address. Subsequent registers can be accessed sequentially until a STOP condition is executed. When  $V_{CC}$  falls below  $1.25 \times V_{BAT}$  the device terminates an access in progress and resets the device address counter. Inputs to the device will not be recognized at this time to prevent erroneous data from being written to the device from an out of tolerance system. When  $V_{CC}$  falls below  $V_{BAT}$  the device switches into a low-current battery backup mode. Upon power-up, the device switches from battery to  $V_{CC}$  when  $V_{CC}$  is greater than  $V_{BAT} + 0.2V$  and recognizes inputs when  $V_{CC}$  is greater than  $1.25 \times V_{BAT}$ . The block diagram in Figure 1 shows the main elements of the serial RTC.

## DS1307 BLOCK DIAGRAM Figure 1



## SIGNAL DESCRIPTIONS

**V<sub>CC</sub>, GND** – DC power is provided to the device on these pins. V<sub>CC</sub> is the +5V input. When 5V is applied within normal limits, the device is fully accessible and data can be written and read. When a 3V battery is connected to the device and V<sub>CC</sub> is below 1.25 x V<sub>BAT</sub>, reads and writes are inhibited. However, the timekeeping function continues unaffected by the lower input voltage. As V<sub>CC</sub> falls below V<sub>BAT</sub> the RAM and timekeeper are switched over to the external power supply (nominal 3.0V DC) at V<sub>BAT</sub>.

**V<sub>BAT</sub>** – Battery input for any standard 3V lithium cell or other energy source. Battery voltage must be held between 2.0V and 3.5V for proper operation. The nominal write protect trip point voltage at which access to the RTC and user RAM is denied is set by the internal circuitry as 1.25 x V<sub>BAT</sub> nominal. A lithium battery with 48mAh or greater will back up the DS1307 for more than 10 years in the absence of power at 25°C. UL recognized to ensure against reverse charging current when used in conjunction with a lithium battery.

See “Conditions of Acceptability” at <http://www.maxim-ic.com/TechSupport/QA/ntrl.htm>.

**SCL (Serial Clock Input)** – SCL is used to synchronize data movement on the serial interface.

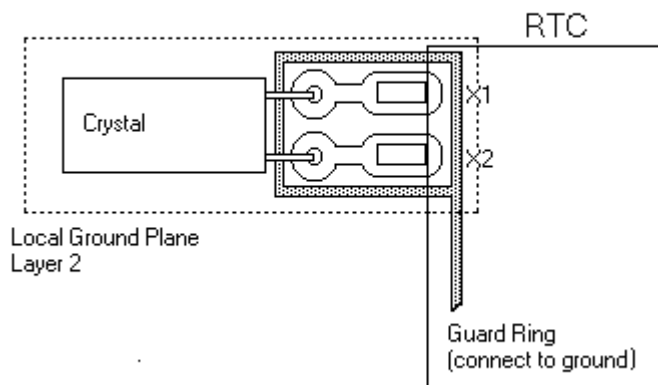
**SDA (Serial Data Input/Output)** – SDA is the input/output pin for the 2-wire serial interface. The SDA pin is open drain which requires an external pullup resistor.

**SQW/OUT (Square Wave/Output Driver)** – When enabled, the SQWE bit set to 1, the SQW/OUT pin outputs one of four square wave frequencies (1Hz, 4kHz, 8kHz, 32kHz). The SQW/OUT pin is open drain and requires an external pull-up resistor. SQW/OUT will operate with either V<sub>cc</sub> or V<sub>bat</sub> applied.

**X1, X2** – Connections for a standard 32.768kHz quartz crystal. The internal oscillator circuitry is designed for operation with a crystal having a specified load capacitance (CL) of 12.5pF.

For more information on crystal selection and crystal layout considerations, please consult Application Note 58, “Crystal Considerations with Dallas Real-Time Clocks.” The DS1307 can also be driven by an external 32.768kHz oscillator. In this configuration, the X1 pin is connected to the external oscillator signal and the X2 pin is floated.

## RECOMMENDED LAYOUT FOR CRYSTAL



## CLOCK ACCURACY

The accuracy of the clock is dependent upon the accuracy of the crystal and the accuracy of the match between the capacitive load of the oscillator circuit and the capacitive load for which the crystal was trimmed. Additional error will be added by crystal frequency drift caused by temperature shifts. External circuit noise coupled into the oscillator circuit may result in the clock running fast. See Application Note 58, “Crystal Considerations with Dallas Real-Time Clocks” for detailed information.

Please review Application Note 95, “Interfacing the DS1307 with a 8051-Compatible Microcontroller” for additional information.

## RTC AND RAM ADDRESS MAP

The address map for the RTC and RAM registers of the DS1307 is shown in Figure 2. The RTC registers are located in address locations 00h to 07h. The RAM registers are located in address locations 08h to 3Fh. During a multi-byte access, when the address pointer reaches 3Fh, the end of RAM space, it wraps around to location 00h, the beginning of the clock space.

### DS1307 ADDRESS MAP Figure 2

00H	SECONDS
	MINUTES
	HOURS
	DAY
	DATE
	MONTH
	YEAR
07H	CONTROL
08H	RAM
3FH	56 x 8

## CLOCK AND CALENDAR

The time and calendar information is obtained by reading the appropriate register bytes. The RTC registers are illustrated in Figure 3. The time and calendar are set or initialized by writing the appropriate register bytes. The contents of the time and calendar registers are in the BCD format. Bit 7 of register 0 is the clock halt (CH) bit. When this bit is set to a 1, the oscillator is disabled. When cleared to a 0, the oscillator is enabled.

**Please note that the initial power-on state of all registers is not defined. Therefore, it is important to enable the oscillator (CH bit = 0) during initial configuration.**

The DS1307 can be run in either 12-hour or 24-hour mode. Bit 6 of the hours register is defined as the 12- or 24-hour mode select bit. When high, the 12-hour mode is selected. In the 12-hour mode, bit 5 is the AM/PM bit with logic high being PM. In the 24-hour mode, bit 5 is the second 10 hour bit (20-23 hours).

On a 2-wire START, the current time is transferred to a second set of registers. The time information is read from these secondary registers, while the clock may continue to run. This eliminates the need to re-read the registers in case of an update of the main registers during a read.

## DS1307 TIMEKEEPER REGISTERS Figure 3

BIT7										BIT0		
00H	CH	10 SECONDS				SECONDS						00-59
	0	10 MINUTES				MINUTES						00-59
	0	12 24	10 HR A/P	10 HR		HOURS						01-12 00-23
	0	0	0	0	0	DAY						1-7
	0	0	10 DATE		DATE						01-28/29 01-30 01-31	
	0	0	0	10 MONTH	MONTH						01-12	
	10 YEAR				YEAR						00-99	
07H	OUT	0	0	SQWE	0	0	RS1	RS0				

### CONTROL REGISTER

The DS1307 control register is used to control the operation of the SQW/OUT pin.

BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
OUT	0	0	SQWE	0	0	RS1	RS0

**OUT (Output control):** This bit controls the output level of the SQW/OUT pin when the square wave output is disabled. If SQWE = 0, the logic level on the SQW/OUT pin is 1 if OUT = 1 and is 0 if OUT = 0.

**SQWE (Square Wave Enable):** This bit, when set to a logic 1, will enable the oscillator output. The frequency of the square wave output depends upon the value of the RS0 and RS1 bits. With the square wave output set to 1Hz, the clock registers update on the falling edge of the square wave.

**RS (Rate Select):** These bits control the frequency of the square wave output when the square wave output has been enabled. Table 1 lists the square wave frequencies that can be selected with the RS bits.

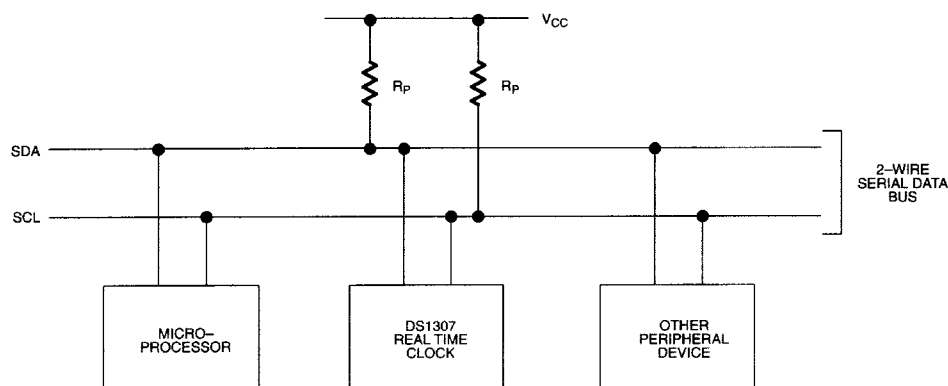
### SQUAREWAVE OUTPUT FREQUENCY Table 1

RS1	RS0	SQW OUTPUT FREQUENCY
0	0	1Hz
0	1	4.096kHz
1	0	8.192kHz
1	1	32.768kHz

## 2-WIRE SERIAL DATA BUS

The DS1307 supports a bi-directional, 2-wire bus and data transmission protocol. A device that sends data onto the bus is defined as a transmitter and a device receiving data as a receiver. The device that controls the message is called a master. The devices that are controlled by the master are referred to as slaves. The bus must be controlled by a master device that generates the serial clock (SCL), controls the bus access, and generates the START and STOP conditions. The DS1307 operates as a slave on the 2-wire bus. A typical bus configuration using this 2-wire protocol is shown in Figure 4.

### TYPICAL 2-WIRE BUS CONFIGURATION Figure 4



Figures 5, 6, and 7 detail how data is transferred on the 2-wire bus.

- Data transfer may be initiated only when the bus is not busy.
- During data transfer, the data line must remain stable whenever the clock line is HIGH. Changes in the data line while the clock line is high will be interpreted as control signals.

Accordingly, the following bus conditions have been defined:

**Bus not busy:** Both data and clock lines remain HIGH.

**Start data transfer:** A change in the state of the data line, from HIGH to LOW, while the clock is HIGH, defines a START condition.

**Stop data transfer:** A change in the state of the data line, from LOW to HIGH, while the clock line is HIGH, defines the STOP condition.

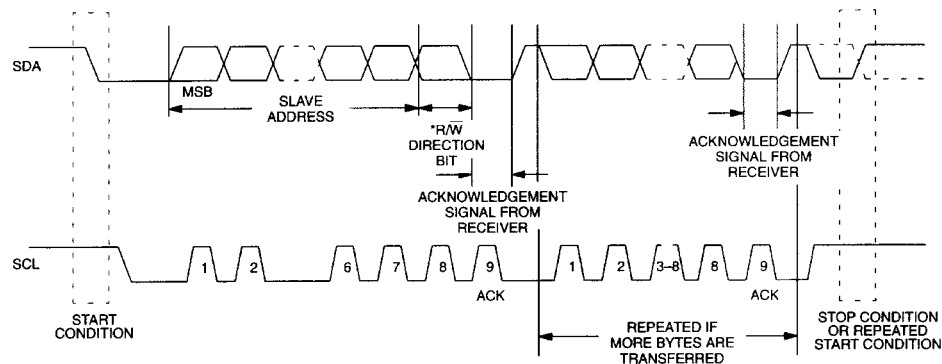
**Data valid:** The state of the data line represents valid data when, after a START condition, the data line is stable for the duration of the HIGH period of the clock signal. The data on the line must be changed during the LOW period of the clock signal. There is one clock pulse per bit of data.

Each data transfer is initiated with a START condition and terminated with a STOP condition. The number of data bytes transferred between START and STOP conditions is not limited, and is determined by the master device. The information is transferred byte-wise and each receiver acknowledges with a ninth bit. Within the 2-wire bus specifications a regular mode (100kHz clock rate) and a fast mode (400kHz clock rate) are defined. The DS1307 operates in the regular mode (100kHz) only.

**Acknowledge:** Each receiving device, when addressed, is obliged to generate an acknowledge after the reception of each byte. The master device must generate an extra clock pulse which is associated with this acknowledge bit.

A device that acknowledges must pull down the SDA line during the acknowledge clock pulse in such a way that the SDA line is stable LOW during the HIGH period of the acknowledge related clock pulse. Of course, setup and hold times must be taken into account. A master must signal an end of data to the slave by not generating an acknowledge bit on the last byte that has been clocked out of the slave. In this case, the slave must leave the data line HIGH to enable the master to generate the STOP condition.

## DATA TRANSFER ON 2-WIRE SERIAL BUS Figure 5



Depending upon the state of the  $\overline{R/\overline{W}}$  bit, two types of data transfer are possible:

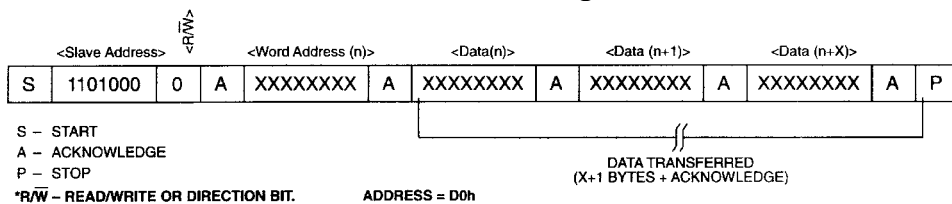
1. **Data transfer from a master transmitter to a slave receiver.** The first byte transmitted by the master is the slave address. Next follows a number of data bytes. The slave returns an acknowledge bit after each received byte. Data is transferred with the most significant bit (MSB) first.
2. **Data transfer from a slave transmitter to a master receiver.** The first byte (the slave address) is transmitted by the master. The slave then returns an acknowledge bit. This is followed by the slave transmitting a number of data bytes. The master returns an acknowledge bit after all received bytes other than the last byte. At the end of the last received byte, a “not acknowledge” is returned.

The master device generates all of the serial clock pulses and the START and STOP conditions. A transfer is ended with a STOP condition or with a repeated START condition. Since a repeated START condition is also the beginning of the next serial transfer, the bus will not be released. Data is transferred with the most significant bit (MSB) first.

The DS1307 may operate in the following two modes:

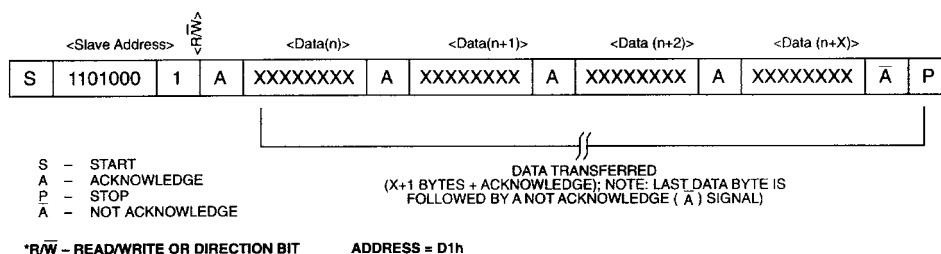
1. **Slave receiver mode (DS1307 write mode):** Serial data and clock are received through SDA and SCL. After each byte is received an acknowledge bit is transmitted. START and STOP conditions are recognized as the beginning and end of a serial transfer. Address recognition is performed by hardware after reception of the slave address and \*direction bit (See Figure 6). The address byte is the first byte received after the start condition is generated by the master. The address byte contains the 7 bit DS1307 address, which is 1101000, followed by the \*direction bit ( $R/\overline{W}$ ) which, for a write, is a 0. After receiving and decoding the address byte the device outputs an acknowledge on the SDA line. After the DS1307 acknowledges the slave address + write bit, the master transmits a register address to the DS1307. This will set the register pointer on the DS1307. The master will then begin transmitting each byte of data with the DS1307 acknowledging each byte received. The master will generate a stop condition to terminate the data write.

## DATA WRITE – SLAVE RECEIVER MODE Figure 6



2. **Slave transmitter mode (DS1307 read mode):** The first byte is received and handled as in the slave receiver mode. However, in this mode, the \*direction bit will indicate that the transfer direction is reversed. Serial data is transmitted on SDA by the DS1307 while the serial clock is input on SCL. START and STOP conditions are recognized as the beginning and end of a serial transfer (See Figure 7). The address byte is the first byte received after the start condition is generated by the master. The address byte contains the 7-bit DS1307 address, which is 1101000, followed by the \*direction bit ( $R/\overline{W}$ ) which, for a read, is a 1. After receiving and decoding the address byte the device inputs an acknowledge on the SDA line. The DS1307 then begins to transmit data starting with the register address pointed to by the register pointer. If the register pointer is not written to before the initiation of a read mode the first address that is read is the last one stored in the register pointer. The DS1307 must receive a “not acknowledge” to end a read.

## DATA READ – SLAVE TRANSMITTER MODE Figure 7



**ABSOLUTE MAXIMUM RATINGS\***

Voltage on Any Pin Relative to Ground	-0.5V to +7.0V
Storage Temperature	-55°C to +125°C
Soldering Temperature	260°C for 10 seconds DIP See JPC/JEDEC Standard J-STD-020A for Surface Mount Devices

\* This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operation sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods of time may affect reliability.

Range	Temperature	V <sub>CC</sub>
Commercial	0°C to +70°C	4.5V to 5.5V V <sub>CC1</sub>
Industrial	-40°C to +85°C	4.5V to 5.5V V <sub>CC1</sub>

**RECOMMENDED DC OPERATING CONDITIONS**

(Over the operating range\*)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Supply Voltage	V <sub>CC</sub>	4.5	5.0	5.5	V	
Logic 1	V <sub>IH</sub>	2.2		V <sub>CC</sub> + 0.3	V	
Logic 0	V <sub>IL</sub>	-0.5		+0.8	V	
V <sub>BAT</sub> Battery Voltage	V <sub>BAT</sub>	2.0		3.5	V	

\*Unless otherwise specified.

**DC ELECTRICAL CHARACTERISTICS**

(Over the operating range\*)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Input Leakage (SCL)	I <sub>LI</sub>			1	μA	
I/O Leakage (SDA & SQW/OUT)	I <sub>LO</sub>			1	μA	
Logic 0 Output (I <sub>OL</sub> = 5mA)	V <sub>OL</sub>			0.4	V	
Active Supply Current	I <sub>CCA</sub>			1.5	mA	7
Standby Current	I <sub>CCS</sub>			200	μA	1
Battery Current (OSC ON); SQW/OUT OFF	I <sub>BAT1</sub>		300	500	nA	2
Battery Current (OSC ON); SQW/OUT ON (32kHz)	I <sub>BAT2</sub>		480	800	nA	
Power-Fail Voltage	V <sub>PF</sub>	1.216 x V <sub>BAT</sub>	1.25 x V <sub>BAT</sub>	1.284 x V <sub>BAT</sub>	V	8

\*Unless otherwise specified.



**AC ELECTRICAL CHARACTERISTICS**

(Over the operating range\*)

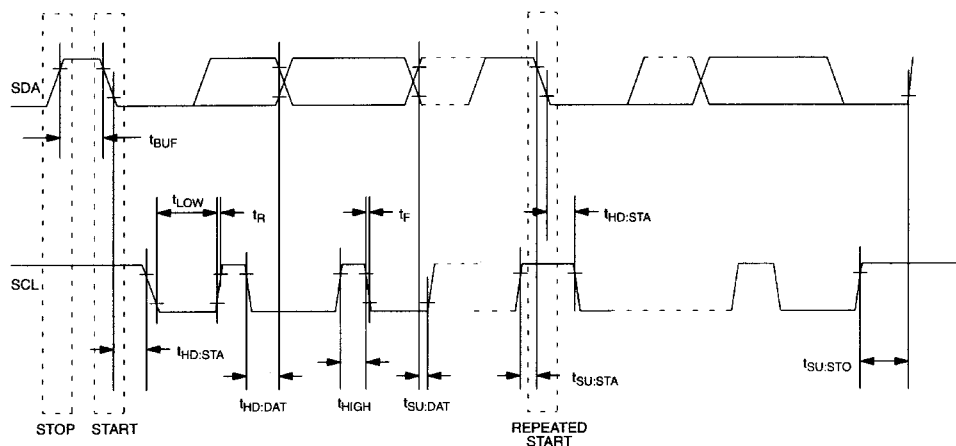
PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
SCL Clock Frequency	$f_{SCL}$	0		100	kHz	
Bus Free Time Between a STOP and START Condition	$t_{BUF}$	4.7			$\mu$ s	
Hold Time (Repeated) START Condition	$t_{HD:STA}$	4.0			$\mu$ s	3
LOW Period of SCL Clock	$t_{LOW}$	4.7			$\mu$ s	
HIGH Period of SCL Clock	$t_{HIGH}$	4.0			$\mu$ s	
Set-up Time for a Repeated START Condition	$t_{SU:STA}$	4.7			$\mu$ s	
Data Hold Time	$t_{HD:DAT}$	0			$\mu$ s	4,5
Data Set-up Time	$t_{SU:DAT}$	250			ns	
Rise Time of Both SDA and SCL Signals	$t_R$			1000	ns	
Fall Time of Both SDA and SCL Signals	$t_F$			300	ns	
Set-up Time for STOP Condition	$t_{SU:STO}$	4.7			$\mu$ s	
Capacitive Load for each Bus Line	$C_B$			400	pF	6
I/O Capacitance ( $T_A = 25^\circ\text{C}$ )	$C_{I/O}$		10		pF	
Crystal Specified Load Capacitance ( $T_A = 25^\circ\text{C}$ )			12.5		pF	

\*Unless otherwise specified.

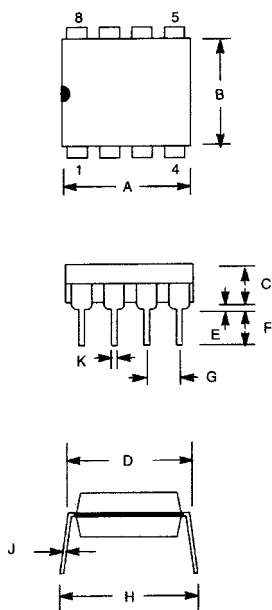
**NOTES:**

1.  $I_{CCS}$  specified with  $V_{CC} = 5.0\text{V}$  and SDA, SCL = 5.0V.
2.  $V_{CC} = 0\text{V}$ ,  $V_{BAT} = 3\text{V}$ .
3. After this period, the first clock pulse is generated.
4. A device must internally provide a hold time of at least 300ns for the SDA signal (referred to the  $V_{IHMIN}$  of the SCL signal) in order to bridge the undefined region of the falling edge of SCL.
5. The maximum  $t_{HD:DAT}$  has only to be met if the device does not stretch the LOW period ( $t_{LOW}$ ) of the SCL signal.
6.  $C_B$  – Total capacitance of one bus line in pF.
7.  $I_{CCA}$  – SCL clocking at max frequency = 100kHz.
8.  $V_{PF}$  measured at  $V_{BAT} = 3.0\text{V}$ .

## TIMING DIAGRAM Figure 8

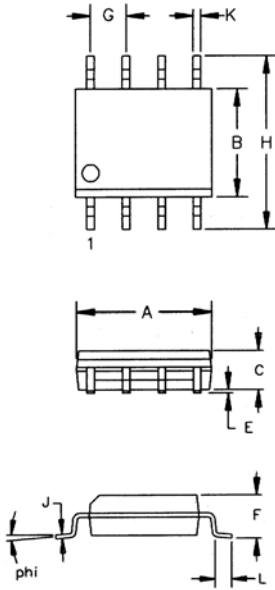


## DS1307 64 X 8 SERIAL REAL-TIME CLOCK 8-PIN DIP MECHANICAL DIMENSIONS



PKG DIM	8-PIN	
	MIN	MAX
A IN.	0.360	0.400
MM	9.14	10.16
B IN.	0.240	0.260
MM	6.10	6.60
C IN.	0.120	0.140
MM	3.05	3.56
D IN.	0.300	0.325
MM	7.62	8.26
E IN.	0.015	0.040
MM	0.38	1.02
F IN.	0.120	0.140
MM	3.04	3.56
G IN.	0.090	0.110
MM	2.29	2.79
H IN.	0.320	0.370
MM	8.13	9.40
J IN.	0.008	0.012
MM	0.20	0.30
K IN.	0.015	0.021
MM	0.38	0.53

## DS1307Z 64 X 8 SERIAL REAL-TIME CLOCK 8-PIN SOIC (150-MIL) MECHANICAL DIMENSIONS



PKG	8-PIN (150 MIL)	
	MIN	MAX
A IN.	0.188	0.196
MM	4.78	4.98
B IN.	0.150	0.158
MM	3.81	4.01
C IN.	0.048	0.062
MM	1.22	1.57
E IN.	0.004	0.010
MM	0.10	0.25
F IN.	0.053	0.069
MM	1.35	1.75
G IN.	0.050 BSC	
MM	1.27 BSC	
H IN.	0.230	0.244
MM	5.84	6.20
J IN.	0.007	0.011
MM	0.18	0.28
K IN.	0.012	0.020
MM	0.30	0.51
L IN.	0.016	0.050
MM	0.41	1.27
phi	0°	8°

56-G2008-001