



SYSTEM PLUS
Microelectronics, Consulting & Software

Faculté des sciences et techniques
UNIVERSITE de NANTES

**D.E.S.S Conception, mise en oeuvre et qualité des composants
électroniques et optoélectroniques**

Rapport de stage

(Juin ~ Septembre 1997)

**ETUDE DES FILIERES TECHNOLOGIQUES
D'INTERCONNEXION ENTRE PUCES ET
CARTES ELECTRONIQUES,
ET DE LEUR COÛT DE FABRICATION**

par

Olivier PETITJEAN

Responsable de stage : M. Bernard TREMINTIN (SYSTEM PLUS)

Soutenance de stage : le 25 septembre 1997

System Plus S.A : 9, rue Alfred Kastler 44070 NANTES

Je tiens à remercier Yves-Marc BRUN (PDG de System Plus S.A) de m'avoir accueilli au sein de la société, Bernard TREMINTIN (directeur technique), responsable du stage, et l'ensemble des personnes de la société, pour leur aide et leurs conseils.

D'autre part, je voudrais souligner la sympathie et la bonne humeur de toute l'équipe qui m'ont permises de suivre ce stage dans de bonnes conditions humaines et techniques.

Résumé

Le sujet du stage s'inscrit dans le cadre d'une étude sur les filières technologiques d'interconnexion en microélectronique. Ceci concerne le développement d'un second logiciel élaboré par la société System Plus S.A. Ce logiciel sera proposé dans l'année 1998.

L'étude, à travers la description des filières et le choix des filières retenues, permet par des méthodes de calcul appropriées de modélisation leur coût de fabrication. Le but du logiciel d'aide à la décision est de définir des coûts et de voir comment ces coûts peuvent varier suivant les procédés utilisés lors de la fabrication ; les paramètres pouvant impacter directement sont la production annuelle, les rendements, le débit, le prix des matières premières, le coût des équipements, etc...

Les principaux clients sont des concepteurs, des acheteurs et responsables marketing, ou des grands décideurs et managers du secteur électronique.

Dans le cadre du stage de D.E.S.S, j'ai été accueilli dans la société nantaise System Plus S.A, pendant une période de quatre mois.

Présentation de l'entreprise System Plus S.A

L'ENTREPRISE ET SON ACTIVITE

System Plus est une société indépendante basée sur le technopôle de Nantes. Elle a été créée en 1989 avec l'ambition de fournir des services de conseil et d'étude aux entreprises souhaitant intégrer des technologies ASIC avancées dans leurs systèmes.

Depuis, la Société a étendu ses activités en se spécialisant dans la recherche prospective de compromis techniques et économiques permettant la réalisation de matériels électroniques (évaluation de caractéristiques de cartes et d'ASIC en tenant compte des contraintes de production...). Ces expertises et ces informations constituent un capital essentiel pour la société dans le cadre de ses activités.

A partir de 1994, une partie de cette expertise a été intégrée dans des outils logiciels qui sont à présent commercialisés.

Fiche d'Identité

nom :	SYSTEM PLUS
date de création :	1989
effectif :	9
domaine d'activité :	micro-électronique et technologie ASIC
activité :	conseil et développement de logiciels
localisation :	technopôle de Nantes

L'équipe System Plus est composée d'ingénieurs expérimentés dans divers domaines de compétences :

- ✓ application et mise en œuvre des technologies électroniques
- ✓ analyse prospective des performances des systèmes (évolution des technologies avancées de l'électronique)
- ✓ développement d'applications informatiques mettant en œuvre à la fois des outils de base de données et de génie logiciel qui s'appuient sur des technologies orientées objet.

Présentation du personnel de System Plus S.A :

Yves-Marc BRUN : Président Directeur Général

Bernard TREMINTIN : Directeur technique

Domaine de compétence	Expertise composants	Systèmes électroniques	Interconnexions	Informatique	Marketing commercial
Michel ALLAIN	++	++	+	+	++
David COURTIN	++	+	+	++	
Rémus FAURE				++++	
Stéphane GAUDIN				++++	
Frédérique GAUVRIT					+++
Stéphane MENARDEAU		++			

PRODUITS ET SERVICES

Les différents produits et services fournis par System Plus sont les suivants :

Logiciel ABACUS Un logiciel innovant d'évaluation des caractéristiques techniques et économiques des cartes et des ASIC en tenant compte des contraintes de production.

Support ABACUS Intégration de données spécifiques, personnalisation du logiciel.

Intégration Etudes de faisabilité technique et économique pour l'intégration de systèmes dans les ASIC et les FPGA

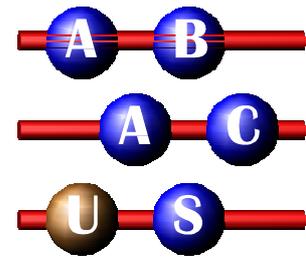
Technologie Analyse prospective des technologies microélectroniques en terme de performances techniques et de coûts.

Modélisation Création de règles et d'outils permettant de réaliser des modélisations économiques de procédés de production.

Formation Méthodologie de conception d'ASIC, évaluation économique de procédés de production.

Le logiciel Abacus est un outil d'aide à la décision destiné aux décideurs dans le domaine de l'électronique. Il permet d'évaluer certaines caractéristiques techniques (surfaces ...) et économiques (coût unitaire, coût de fabrication...) d'un système électronique en tenant compte des contraintes de production. Le développement de la première version de ce logiciel s'est achevé à la fin de l'année 1996.

Actuellement, System Plus développe une nouvelle version d'ABACUS. Cette version intégrera différents services complémentaires à ceux de la première version (intégration de règles génériques, détermination du coût d'une fonction et lien avec les bases de données externes à Abacus).



Les logiciels concurrents à ABACUS présents sur le marché sont Price (logiciel paramétrique d'analyse de la valeur en électronique), ainsi que tous produits d'aide à la décision adaptables au monde de l'électronique tels que Business Object, Impromptu ou Power Play

LES CLIENTS

Abacus s'adresse à un segment de marché assez restreint : il s'agit des concepteurs en électronique, des acheteurs et des responsables marketing en électronique et, enfin, des grands décideurs et managers de l'électronique.

System Plus entretient des relations commerciales avec deux grands types de clients :

- ✓ Un client effectuant des recherches dans le domaine de l'électronique. Il s'agit du groupe France Telecom et de son centre de recherche (le C.N.E.T) avec lequel System Plus a signé des accords de partenariat.
- ✓ Des clients de type industriels tels que BULL, la SAGEM, ou encore PSA.

Sommaire

INTRODUCTION

PARTIE 1 - LES FILIERES TECHNOLOGIQUES ETUDIEES

1. CIRCUIT IMPRIME	12
1.1 CLASSE DE CIRCUITS IMPRIMÉS	12
1.2 LES DIFFÉRENTS TYPES DE SUPPORT	13
1.3 PARAMÈTRES DE LA CONCEPTION	15
1.4 FABRICATION	18
1.5 AUTRES TECHNOLOGIES DE MICROPERÇAGE	18
2. LES INTERCONNEXIONS PUCE-BOÎTIER	20
2.1 LA SOUDURE FIL OU « WIRE BONDING »	20
2.2 LA TECHNOLOGIE TAB (TAPE AUTOMATED BONDING)	23
2.3 LA TECHNOLOGIE C4 (CONTROLLED COLLAPSE CHIP CONNEXION)	25
2.4 LES TECHNIQUES DE COLLAGE	26
3. BOÎTIER SIMPLE PUCE	27
3.1 EVOLUTION DES BOÎTIERS SIMPLE PUCE :	27
3.2 LES BOÎTIERS CÉRAMIQUES	28
3.3 LES BOÎTIERS PLASTIQUES :	29
4. MULTI CHIP MODULE	32
4.2 MCM-S	35
4.3 MCM-C	35
4.4 MCM-D	36
4.5 MCM-L	37
5. BOITIER HYBRIDE	37
5.1 SUBSTRATS	38
5.2 COUCHES ÉPAISSES	38
5.3 COUCHES MINCES	40
5.4 COMPOSANTS UTILISÉS	41

<u>6. CHIP SCALE PACKAGE</u>	<u>42</u>
6.1 BOÎTIER À INTERPOSEUR FLEXIBLE	44
6.2 PROCÉDÉS À INTERPOSEUR RIGIDE	46
6.3 BOÎTIER À LEAD FRAME	47
6.4 BOÎTIER À MOULAGE PAR TRANSFERT	48
6.5 BOÎTIER À ASSEMBLAGE AU NIVEAU TRANCHE	49
6.6 BOÎTIER TCP	49

PARTIE 2 - LES GAMMES DE FABRICATION

PARTIE 3 - LA METHODE DE CALCUL

<u>1. DEFINITION DES ETAPES ET DE LEURS PARAMETRES :</u>	<u>55</u>
1.1 ETAPES	55
1.2 PARAMÈTRES	56
<u>2. COUT DE PRODUIT</u>	<u>57</u>
2.1 SALLE BLANCHE	57
2.2 FOURNITURES ET CONSOMMABLES	58
2.3 FRAIS DE PERSONNEL	59
2.4 DÉTAIL DU CALCUL DU TEMPS DE PERÇAGE	60
<u>3. MISE EN PLACE DES MÉTHODES D'ANALYSE DANS UN ENVIRONNEMENT INFORMATIQUE</u>	<u>60</u>
<u>4. LE CIRCUIT IMPRIMÉ</u>	<u>64</u>
<u>5. LE MCM-S</u>	<u>68</u>

PARTIE 4 - LES RESULTATS

BILAN	72
ANNEXES	75
BIBLIOGRAPHIE	102
TERMINOLOGIE	103

Introduction

Le but de ce stage consiste en une participation à l'un des sujets d'étude de la société: **DIP** pour « **D**ice **I**nterconnect **P**rogram »(programme sur les interconnexions entre puces) ; cette étude qui a pour but d'estimer les performances des technologies d'interconnexion entre les puces nues (circuits intégrés ou composants discrets) et les sorties des cartes électroniques.

L'étude globale s'intéresse aux performances électriques, thermiques et mécaniques mais également aux performances de coût qui sont aujourd'hui de première importance.

L'objet de ce stage est de mettre en place des méthodes d'estimation de coût des différentes filières technologiques qui peuvent être rencontrées ; ces filières sont les suivantes :

- **Single Chip Module** (boîtier simple puce) ; cette appellation regroupe toutes les filières de fabrication de boîtiers simple puce actuellement utilisées ou en cours de mise en point. Cela va des boîtiers Dual In Line aux boîtiers Ball Grid Array qui sont les plus récents. Les boîtiers plastiques aussi bien que céramiques sont étudiés.
- **Chip Scale Package** (boîtier de la taille d'une puce) ; ici sont regroupées les technologies de fabrication en cours d'introduction ou de développement qui permettent de réaliser des boîtiers dont les tailles sont plus au plus 20% supérieures à celles des puces.
- **Multi Chip Module** (module à plusieurs puces) ; ces boîtiers de développement assez récent réalisent une fonction électronique en regroupant sur un même substrat différentes puces. Il existe trois grandes familles de MCM :
 - MCM-C : modules céramiques
 - MCM-L : modules laminés
 - MCM-D : modules déposés
 - MCM-S : modules silicium

Les différences liées à la technique de fabrication des MCM sont étudiées en terme de coût.

- **Printed Circuit Board** (circuit imprimé) ; la technologie du circuit imprimé est extrêmement connue mais également en pleine mutation pour répondre aux nouveaux besoins de performance des circuits intégrés. L'étude de coût largement entamée par System Plus a été en partie revue et enrichie.
- **Hybrides** ; les circuits hybrides restent des fabrications de petite série qu'il est nécessaire de pouvoir modéliser en utilisant les données employées par les autres filières.

L'ensemble des technologies d'interconnexion est donc étudié et analysé afin de déduire les filières de fabrication associées pour en modéliser le coût de fabrication.

Dans le cadre de DIP, une étude de faisabilité concernant le circuit imprimé avait déjà été réalisée ; la méthode de calcul rattachée à un modèle informatique a permis d'obtenir des résultats. Cette méthode de calcul ayant été validée, les autres filières d'interconnexion pouvaient être étudiées selon la même approche.

Le travail réalisé s'est donc décomposé en quatre phases successives : une phase de recherche documentaire, une phase de description, une phase de choix des filières technologiques à traiter, une phase de calcul de coût et de mise en place des méthodes de calcul appropriées sur les filières retenues.

Ce rapport de stage se présente de la façon suivante : seront présentées d'abord les filières technologiques étudiées, puis les étapes de fabrication respectives à chaque filière ; puis, après avoir exposé la méthode de calcul des coûts de fabrication, on analysera les résultats obtenus.

Partie 1

Les filières technologiques étudiées

1. Circuit imprimé

Le circuit imprimé, considéré comme un composant au même titre que les circuits intégrés, résistances, capacités ou autres, est constitué d'un support appelé substrat, généralement composé de tissus de verre enrobé de résine thermodurcissable, sur lequel sont gravées de fines pistes de cuivre, dont la fonction est de relier les différentes sorties des composants électroniques qui sont fixés sur celui-ci par soudure ou par insertion à force.

Il peut être simple face, biface ou multicouches, selon le nombre de couches de cuivre qu'il possède. Les pistes situées à l'intérieur d'un circuit multicouches sont alors « remontées » à la surface par l'intermédiaire de trous dont la paroi est métallisée par un dépôt de cuivre, ceci afin d'assurer la conduction électrique.

1.1 Classe de circuits imprimés

D'après la norme NFC 93 -713, sont définies plusieurs classes :

Critère d'appartenance à une classe Valeurs limites mesurées sur le cliché (en mm)	Classe						
	1	2	3	4	5	6	7
Largeur minimale des conducteurs	0.7	0.45	0.28	0.19	0.13	0.09	
Espacement minimal entre conducteurs entre conducteurs et pastilles ou plages entre pastilles, entre plages	0.6	0.45	0.28	0.19	0.13	0.09	
Ecart par rapport à sa position théorique du centre d'une pastille, ou plage, ou fenêtre (Centre déterminé à partir du contour du motif)	0.2	0.1	0.05	0.04	0.03	0.03	
Ecart entre positions relatives de centres de pastilles, plage ou fenêtre théoriquement superposées (superposition des clichés)	0.15	0.1	0.07	0.05	0.04	0.04	
Largeur des pastilles		1.65	1.25	1.05	0.85	0.65	0.55
Diamètre du trou traversant la pastille		0.8	0.7	0.6	0.45	0.35	0.3

1.2 Les différents types de support

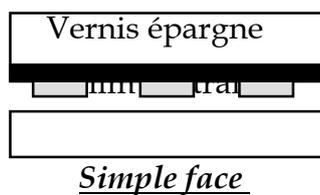
Les dimensions des composants à monter, le nombre de connexions à fournir, les caractéristiques électroniques (courant à porter, blindage), l'espace prévu pour le circuit dans le système et la déformation exigée sont les principaux éléments qui déterminent le type de circuit à choisir. Les types de circuits que l'on retrouve sont : circuits souples simple face, double face, multicouches, rigidifiés et souple-rigides.

Les structures souples simple face, double face et multicouches sont comparables à leur équivalents rigides. La structure souple rigidifiée se compose d'un circuit souple (simple ou double face) collé sur un support rigide. Dans ce cas, le rôle de la couche rigide est de fixer le circuit dans le système, de porter les composants lourds ou de fonctionner comme drain thermique. Dans certains cas, le circuit souple peut être collé sur le couvercle de la boîte qui abrite le système.

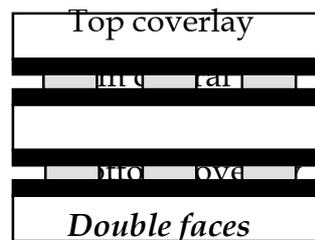
La structure souple-rigide est une structure multicouches dont certaines couches sont réalisées en matière souple et qui contient évidemment des zones sans couches rigides. Dans les cas complexes, la partie rigide porte des pistes en plusieurs couches. Des trous métallisés connectent les pistes sur les différents plans de la multicouches.

Voici trois types de circuits souples :

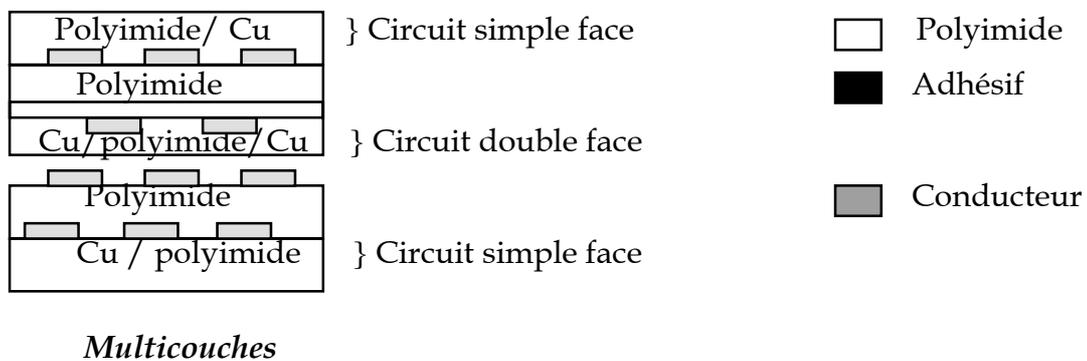
(« coverlay » ou vernis épargne)



Simple face



Double faces



La structure des substrats composites fibreux :

Fibres et matrices organiques :

- Cas des FR2 et FR3 (« FR » pour « Flame Retarded ») : les fibres de cellulose constituent une armature formée d'une feuille de papier imprégnée d'une résine phénolique (cas du FR2 appelé papier phénolique), ou d'une résine époxyde (cas du FR3 appelé papier époxyde). Les FR2 et FR3 sont très employés dans l'industrie des biens de consommation en raison de leur faible coût et du fait qu'ils soient poinçonnables.
- Cas du kevlar : l'armature est cette fois constituée de fibres aramide appartenant aux fibres organiques polyamides aromatiques conférant au kevlar les caractéristiques des fibres textiles (souplesse, haute résistance mécanique en traction mais faible résistance en compression). Le coefficient de dilatation linéaire des fibres est négatif. L'armature est imprégnée soit d'une résine époxyde (kevlar époxyde), soit d'une résine polyimide (kevlar polyimide) qui montre une bonne tenue en température (300°C).

Fibres inorganiques et matrices organiques :

- Cas du verre époxyde (FR4) et du verre polyimide : les fibres de verre forment une trame et sont noyées dans une matrice constituée selon le cas d'une résine époxyde (FR4) ou d'une résine polyimide (verre polyimide). Le substrat verre époxyde supporte une température de 120°C en continu et de 260°C pendant 20 secondes ; il possède une très forte résistivité volumique et permet, d'autre part, une excellente adhérence du cuivre.

Fibres organiques et matrices inorganiques :

- Cas du verre téflon : le polymère de tétrafluorure d'éthylène, fibre organique synthétique, est enrobée dans une matrice en verre. Ce composite, très coûteux, est utilisé dans la réalisation de circuits hyperfréquences en raison de ses caractéristiques mécaniques et électriques exceptionnelles.

La sélection du substrat dépend de plusieurs critères :

- Electrique : constante diélectrique, pertes diélectriques ou facteur de dissipation, résistances d'isolement et tension de claquage.
- Thermique : les tenues en températures limites pour chaque type de substrat sont différentes ; il convient donc de choisir le substrat en fonction de la température d'utilisation.

- Chimique : ceci concerne plus exactement la compatibilité chimique du substrat avec les techniques d'assemblage (phénomènes de dégazage, pureté ionique, possibilité de collage, tenue aux agents chimiques).
- Mécanique : contraintes mécaniques d'origine interne (due aux composants sur la carte dont le coefficient de dilatation est différent de celui du substrat) ou d'origine externe (utilisation de circuits souples).
- Dimensionnel.

En définitive, l'utilisateur choisira davantage un substrat en fonction de ses propriétés que de sa composition.

Matériau substrat	Température de transition vitreuse ou Tg (° C)	Constante diélectrique à 1 Mhz	Résistivité surfacique (Ohms/cm)	Coefficient dilatation thermique (PPM/° C)	Conductivité thermique (W/m° C)	Absorption d'humidité (%)
Verre époxy FR4	125	4.8	10 ¹³	13 à 18	0.16	0.10
Epoxy kevlar	125	3.9	10 ¹⁶	5 à 7	0.12	0.85
Polyimide de verre	250	4.8	10 ¹³	12 à 16	0.38	0.35
Polyimide kevlar	250	4.0	10 ¹²	3 à 6	0.15	1.5
Téflon	75	2.3	10 ¹¹	20	0.26	1.1

Propriétés électriques et thermiques des matériaux substrats

Le matériau idéal pour un circuit aurait une température de transition vitreuse ou Tg élevée, une constante diélectrique basse et contrôlée, une bonne dissipation thermique tout en permettant une réalisation de la carte imprimée nue selon les techniques de fabrication standard.

1.3 Paramètres de la conception

Grille de perçage

Les équipements de tracé, de perçage etc., sont tous sur un pas multiple ou sous-multiple du mil qui correspond au 1/1000 in (25.4 µm), et le fait de travailler en dehors du pas entier du mil peut générer des imprécisions lors du tracé des clichés photographiques ou lors des opérations de perçage.

Trous enterrés

Le trou enterré est, par définition, un trou qui ne débouche sur aucune des deux faces du circuit imprimé. Il sert de liaison entre deux faces d'un même bicouche interne et laisse ainsi disponible la surface sur les autres couches internes. Il permet d'accroître les possibilités de tracés. La surface totale du circuit ne devant pas excéder de 50 % la somme des surfaces des composants implantés sur la carte, l'implanteur oriente son choix sur la nécessité des trous enterrés ou non.

Pistes

Les pistes conductrices peuvent être réparties selon deux types de couches :

- couches externes : il faut pouvoir en limiter le nombre car les pistes posent des problèmes de court-circuit lors des opérations de soudage.
- couches internes : il est souhaitable de densifier au maximum le tracé des couches internes. En effet, les pistes sont protégées mécaniquement et électriquement des agressions externes : le circuit imprimé devient plus fiable.

Deux méthodes de base d'obtention des pistes sont à la disposition du fabricant de circuit imprimé. Chaque méthode permet de réaliser des pistes plus ou moins fines :

- Méthode directe : un film photosensible est appliqué sur le flan cuivré, puis insolé sur les surfaces de cuivre qui subsisteront pas sur le produit terminé et développé. C'est le photoresist qui sert de masque lors de l'opération de gravure.
- Méthode inverse : un film photosensible est appliqué sur le flan cuivré, puis insolé sur les surfaces de cuivre qui ne subsisteront sur le produit terminé et développé. C'est le dépôt électrolytique qui sert de masque lors de l'opération de gravure.

La finesse des pistes est fonction de l'épaisseur de cuivre à graver. Nous obtiendrons des pistes plus fines si l'épaisseur de cuivre à graver est mince. Aujourd'hui, les largeurs de piste annoncées par les fabricants de carte imprimée sont les suivantes:

Classe	2	3	4	5	6	7
Largeur (mm)	0.5	0.31	0.21	0.15	0.12	0.1

Pastilles

La pastille de cuivre sur les couches internes permet d'assurer la liaison électrique entre la piste de cette même couche interne et le trou métallisé, lequel remonte la liaison sur la couche externe jusqu'au composant. La dimension des pastilles des trous des composants ou des trous de vias doit être choisie astucieusement afin d'obtenir les caractéristiques finales demandées par les spécifications.

SPECIFICITES DE LA CARTE :

Formats utilisés :

- * Simple Europe : 160 x 100 mm
- * Double Europe : 160 x 233 mm
- * PC court : 114 x 170 mm
- * PC long : 114 x 333 mm

Nombre de couches:

Plus le nombre de couches est important, plus les machines d'indexation à tous les niveaux doivent être précises. La réussite d'un empilage de couches en dépendra.

Ratio épaisseur/ diamètre du trou métallisé:

Il doit rester en deçà des limites de mise en oeuvre du manufacturier; les perceuses actuelles sont adaptées à la fabrication de petits trous jusqu'à 0.1 mm sur des épaisseurs de 8 mm. La difficulté dans ce cas est la métallisation des trous. Lorsque le ratio est grand (de 20 à 40), la circulation des solutions chimiques doit être forcée pour une métallisation fiable.

Drains thermiques et matériaux aux coefficients de dilatation adaptés:

Ces matériaux sont généralement en cuivre, cuivre-invar-cuivre, aluminium. Ils sont empilés au moment de la fabrication du multicouches et/ou collés sous presse une fois la carte fabriquée.

Les vernis épargne de brasage:

Le vernis épargne est indispensable côté CMS sur les circuits de classe élevée. Il l'est pas toujours obligatoire dans les autres cas, mais il reste conseillé afin de bien limiter les empreintes de soudure. Ce revêtement du circuit imprimé est destiné à :

- protéger le cuivre de toute agression extérieure.
- éviter la formation de pont de soudure lors des opération de brasage.

Ils doivent être photoimageables afin de laisser libres et précises, pour la pâte à braser, les plages de report des CMS.

1.4 Fabrication

Le procédé de fabrication des circuits imprimés souples est tout à fait comparable à la méthode de fabrication des circuits rigides. Les méthodes de forage des trous, le transfert de l'image, la métallisation, la gravure et la finition du circuit sont en principe les mêmes pour les circuits souples et pour les circuits rigides. La différence entre les deux procédés concerne les trois points suivants:

- la méthode de nettoyage des trous avant la métallisation (pour les circuits multicouches et les souple-rigides);
- la maîtrise du comportement dimensionnel des matériaux souples;
- la manipulation délicate des matériaux minces et fragiles.

1.5 Autres technologies de microperçage

La densification des systèmes électroniques va rendre obligatoire la fabrication de circuits imprimés avec des vias de moins de 100 μm de diamètre pour relier les différents niveaux conducteurs. Pour être à l'échelle des pistes de 75 μm de largeur des boîtiers-circuits MCM, les trous de liaison entre faces ne doivent pas dépasser un diamètre de quelques dizaines de microns ; diamètre à multiplier par trois par la pastille qui les entoure.

A ces dimensions le perçage mécanique est exclu : il s'arrête entre 0.3 mm et 0.1 mm, ce qui produit des trous irréguliers et nécessite un sérieux nettoyage ultérieur. De plus, la cadence pratique maximale d'environ un trou par seconde implique de disposer de beaucoup de têtes en parallèle pour obtenir un débit acceptable : il faut se tourner vers d'autres technologies. Il en existe trois principales : le perçage laser, le perçage plasma et les diélectriques photosensibles.

Procédé laser :

Source : CO₂,YAG ou Ultraviolets ; procédé point par point, temps de perçage : séquentiel par nature, 3 à 12 trous par seconde.

Le laser est utilisé pour percer des trous dans le cuivre (UV) et le diélectrique (UV et CO₂). Cette technologie a la propriété de fonctionner avec presque tous les diélectriques. Le laser à CO₂, opérant dans la gamme des infrarouges, permet d'obtenir des vias de 4 à 1 mil; tandis que le laser à UV produit des vias de 8 à 1 mil.

Procédé plasma :

Ce procédé utilise une chambre plasma à oxygène pour percer les trous dans le matériau diélectrique; l'attaque chimique a lieu dans toutes les zones non protégées par le masque. Elle se fait simultanément sur les deux faces, ce qui divise par deux le temps d'élaboration d'un trou traversant. La réaction transforme le matériau

organique diélectrique en CO2 et eau, sans résidus, ceci éliminant le besoin d'une autre étape de gravure.. La largeur des vias est de 3 mil et la profondeur est de 2 mil.

Temps de perçage : 1.5 à 3 $\mu\text{m}/\text{min}$. (2 à 3 fois plus long avec FR4 classique).

Procédé photoimageable :

Les vias sont formés dans le diélectrique photosensible, généralement de l'époxy-acrylate. Le diélectrique est appliqué comme un liquide ou un film, exposé, développé dans des solvants organiques, et finalement cuits.

COMPARAISON DES 3 PRINCIPALES TECHNOLOGIES DE MICROPERCAGE														
Plasma	Photo	Laser												
<table border="1" style="margin: auto;"> <tr><td>Cuivre</td></tr> <tr><td>Diélectrique</td></tr> <tr><td>Cuivre</td></tr> <tr><td>Diélectrique</td></tr> </table>	Cuivre	Diélectrique	Cuivre	Diélectrique	<table border="1" style="margin: auto;"> <tr><td>Cuivre</td></tr> <tr><td>Diélectrique</td></tr> <tr><td>Cuivre</td></tr> <tr><td>Diélectrique</td></tr> </table>	Cuivre	Diélectrique	Cuivre	Diélectrique	<table border="1" style="margin: auto;"> <tr><td>Cuivre</td></tr> <tr><td>Diélectrique</td></tr> <tr><td>Cuivre</td></tr> <tr><td>Diélectrique</td></tr> </table>	Cuivre	Diélectrique	Cuivre	Diélectrique
Cuivre														
Diélectrique														
Cuivre														
Diélectrique														
Cuivre														
Diélectrique														
Cuivre														
Diélectrique														
Cuivre														
Diélectrique														
Cuivre														
Diélectrique														
	Exposition du micro-trou	Gravure du cuivre par procédé soustractif (procédé photo)												
Perçage plasma	Développement du micro-trou	Perçage laser												
Gravure complémentaire du cuivre	Métallisation du micro-trou	Métallisation du trou												
Métallisation du trou														

	Plasma	Photo	Laser
Matériaux diélectriques	Polyimide	Diélectrique photosensible	Presque tous
Epaisseur maximale	50 μm	70 μm	Pas de limites
Diamètre minimum (après métallisation)	100 μm	50 μm	25 μm
Adhésion du cuivre	>900 N/m	> 500 N/m	500 à 900 N/m
Capacité	50	600	Fonction du nombre de trous, du matériau et de son épaisseur
Volume	Moyennes séries	Grandes séries	Petites séries
Investissement pour réaliser 1 m ² / jour	13 K\$	8 K\$	Fonction du nombre de trous/m ²

Ces trois procédés permettent d'obtenir des trous de moins de 100 μm de diamètre. Toutefois, alors que le procédé photo et le procédé plasma traitent toute la

surface de la carte, le laser agit, lui, généralement trou par trou. Le perçage plasma présente, lui aussi, des inconvénients, notamment celui d'être multidirectionnel, et ainsi, de percer sous le cuivre, ce qui oblige à regraver le cuivre après passage au plasma. Quant au procédé photo, enfin, il entraînerait une adhésion médiocre à la métallisation. Mais ce procédé est de loin le plus populaire, il est vu comme la technologie la plus promettante.

2. Les interconnexions Puce-Boîtier

L'interface électrique entre les circuits intégrés et les boîtiers est réalisé à partir de 3 grandes catégories de procédés de connexion qui sont :

- La soudure fil ou « wirebonding ».
- La technologie TAB (Tape Automated Bonding).
- La technologie C4 (Controlled Collapse Chip Connexion).

A ces procédés, il faut ajouter un nouveau venu qui est le procédé de collage par colle conductrice qui est actuellement largement étudié car il présente un fort potentiel d'évolution pour les technologies à pas fin du futur.

2.1 La soudure fil ou « wire bonding »

Cette technique de câblage filaire est la plus utilisée dans l'industrie de la micro-électronique ; la puce, reportée « dos en bas » sur le support, est maintenue par soudure eutectique ou collage époxy.

Il existe trois types de câblage filaire :

Câblage ultrasonique (U/S) : le fil est guidé vers le site de câblage puis pressé à la surface par un outil apte à transmettre des vibrations ultrasoniques. La soudure est réalisée à température froide.

Câblage par thermocompression (T/C) : le fil à souder est appliqué à température élevée sur la surface métallique du support ; le fil d'or est maintenu dans un capillaire de matériau réfractaire et la surface du support à souder est maintenue à une température de 300 à 400°C.

Câblage thermosonique (T/S) : ce câblage tente de limiter les inconvénients des deux techniques d'U/S et de T/C ; une boule de soudure est bien formée comme dans la technique T/C mais la soudure est réalisée par ultrasons, ce qui permet de diminuer la contrainte thermique supportée par le circuit dans le cas du câblage T/C.

2.1.1 Matériaux pour soudure puce

Concernant les matériaux pour soudure puce, il existe 3 catégories :

- *les composés métalliques* : ils peuvent être classés en matériaux de soudure molle ou de soudure dure (Au-Si, Au-Sn, Au-Ge).
- *les adhésifs organiques* : résines époxy ou polyimide + métaux précieux.
- *les adhésifs à base de verre* : verres mélangés à des composés métalliques d'argent.

2.1.2 Les différents fils de câblage

Les fils ont été choisis de par leurs propriétés de résistance à la traction et leurs propriétés d'utilisation pour le câblage.

- fils aluminium-silicium.
- fils aluminium- magnésium (plus résistant qu'avec le silicium).
- fils à base d'or (or + béryllium ou cuivre).

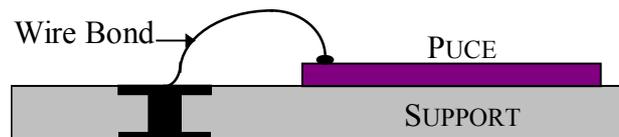


Figure II-1: Câblage d'un circuit intégré sur son support.

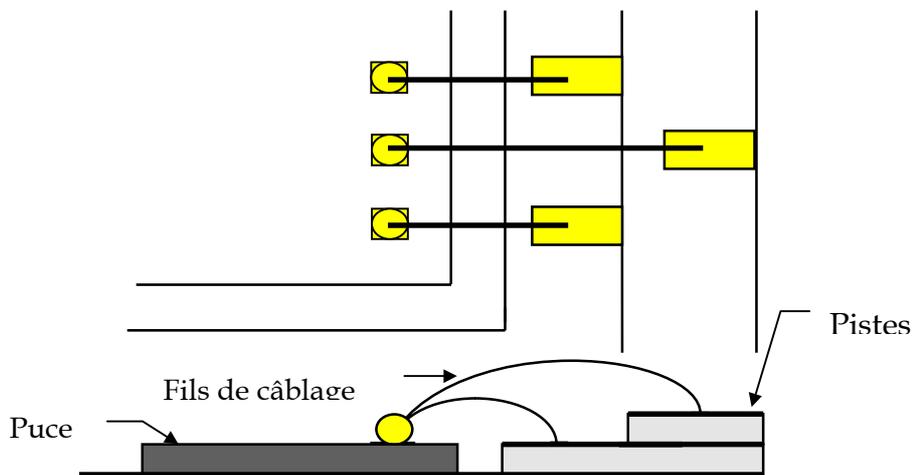
Le microcâblage (Cf. Figure II.1) est la technique la plus ancienne et la plus répandue pour réaliser l'interconnexion des circuits intégrés. Deux techniques de base sont utilisées: Le ball bonding et le wedge bonding (Cf. Figure II.2).



Figure II-2: Deux techniques de *wire bonding*.

2.1.3 Facteurs pilotant la densité de câblage

La densité de câblage est limitée par le diamètre des fils et l'espacement des plots de câblage. De plus une longueur de fil mal adaptée peut provoquer des courts-circuit entre fils ou des cassures. Il est possible d'augmenter la densité en réalisant des soudures côté substrat sur différents niveaux empilés, tel qu'il est représenté sur la figure suivante.



Diamètre de fil	20 μm	25 μm	30 μm	38 μm
Ball bonding	140 / 115 μm	150 / 125 μm	162 / 150 μm	175 / 160 μm
Wedge bonding	85 / 55 μm	100 / 80 μm	112 / 95 μm	125 / 105 μm

Variation du pas de plots sur circuit intégré en fonction de la technique de câblage et du diamètre de fil.

Les systèmes de reconnaissance de forme ont permis se mettre au point des équipements entièrement automatiques qui ont été les plus récentes améliorations des machines de câblage de puce tout autant que de celles de soudure de puce. Les systèmes de câblage doivent être capables d'utiliser différents matériaux, de réaliser des formes de fil adaptées aux besoins et de garder un niveau de productivité maximale.

2.2 La technologie TAB (Tape Automated Bonding)

De façon à automatiser la soudure simultanée des plots de connexion, les fils sont remplacés par des « araignées » métalliques comportant les points de connexion vers la puce et vers le support.

La pastille est reportée au préalable sur ce support souple, généralement un film de Kapton (ou polyimide) métallisé en forme d'épanouisseur. Le film est ensuite découpé et reporté par brasage ou soudure sur le substrat.

Les extrémités des pistes de cuivre sont reliées aux protubérances par thermocompression. Ensuite on effectue une découpe des parties latérales, ce qui désolidarise les pistes de cuivre qui sont alors mises en forme, généralement en « ailes de mouette », par thermoformage.

Le soudage des broches est ensuite fait de manière collective, point par point, ou par laser.

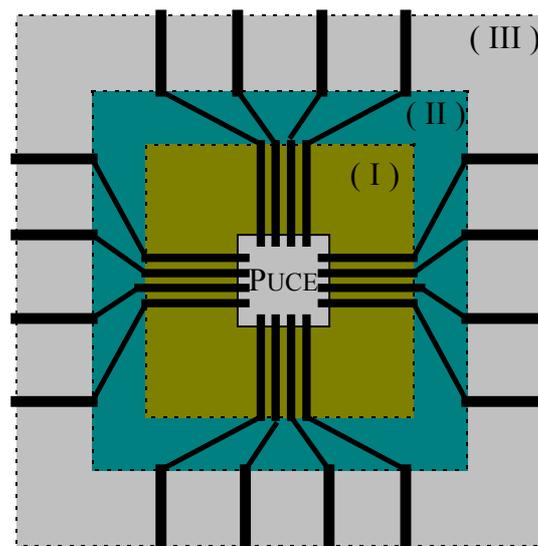


Figure II-4 Représentation simplifiée d'interconnexion TAB (vue de dessus).

La densité obtenue est la meilleure dans le domaine du microcâblage. Deux principales configurations sont envisageables: TAB et Flip-TAB (Cf. figure II.4).

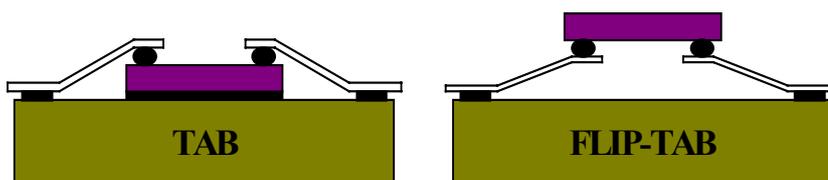


Figure II-5 Différentes configurations TAB.

Le support des « araignées » est une bande composée de différents matériaux qui permet de réaliser des systèmes de connexion de taille et de structures différentes selon les puces à câbler ; trois types de bandes existent selon la méthode de fabrication employée.

Les rubans TAB présentent une structure comportant d'une part les connexions internes qui seront reliées aux plots des puces, et d'autre part les connexions externes qui seront reliées aux plots du support qui peut être un boîtier, un circuit imprimé ou un autre élément.

2.2.1 Les connexions internes (Inner Lead Bonding)

La soudure des plots internes est réalisée par thermocompression (300 à 600°C) ; la métallurgie d'interface entre l'aluminium des plots de la puce et le cuivre étain des fils du ruban TAB est généralement constituée par une couche d'accrochage (titane ou chrome), une barrière de diffusion (cuivre, nickel, tungstène, palladium ou platine) et une couche de liaison soudée qui est généralement en or car possédant une interface inerte ayant de bonnes caractéristiques de soudage.

La structure de métal ajoutée est appelée « bump » de part sa forme de bosse formée sur la surface des puces.

Le procédé de soudure est réalisé soit à l'aide d'un bloc de métal soit à l'aide d'un outil sous forme de lames qui viennent compresser les fils sur les « bumps ». Le bloc de métal est maintenu à température constante alors que l'outil comportant des lames va être porté en température au moment de l'opération de soudage.

2.2.2 Les connexions externes (Outer Lead Bonding)

Avant de réaliser les connexions externes, il est nécessaire de séparer les araignées du ruban et de former les fils à connecter pour leur garantir une soudure plus aisée et une tenue aux contraintes thermiques satisfaisante une fois soudés. Cette opération s'effectue de manière automatique juste avant le soudage car les produits encapsulés sont alors extrêmement fragiles de par l'épaisseur de fils (20 à 60 µm) et leur disposition. La soudure elle-même est réalisée avec un outil à lame qui est monté en température.

L'avantage du TAB est donné par la possibilité de réaliser un montage permettant de monter les puces faces vers le haut ou face vers le bas afin d'effectuer un contact thermique entre la face arrière de la puce et un refroidisseur lorsque cela est nécessaire.

2.3 La technologie C4 (Controlled Collapse Chip Connexion)

Tout d'abord utilisée par IBM pour ses besoins internes, cette technologie est actuellement aussi utilisée par de grandes sociétés japonaises. La technologie C4 permet de souder tous les plots de manière simultanée après mise en place de billes sur ces plots et positionnement de la puce à l'envers d'où l'appellation de « flip chip ». Cette technique permet de répartir les plots sur toute la surface des puces, ce qui a pour effet de permettre la réalisation aisée de milliers de connexions sur une même puce de façon fiable.

2.3.1 Matériaux de joint de soudure

Les matériaux de joint de soudure doivent être choisis pour que le joint C4 soit réalisé sans endommager les puces mais soit suffisamment résistant par la suite pour ne pas se déformer lors des soudures successives du boîtier sur le circuit imprimé et du circuit imprimé sur son support éventuel. Des eutectiques plomb/indium permettant un meilleur contrôle et une possibilité de réparation plus performante ont été mis au point et sont encore largement utilisés.

Il s'est avéré nécessaire de déposer une couche d'accrochage performante pour faire adhérer la boule de soudure à la puce, et le système intermétallique formé en interface entre la puce et les joints soudés évite la diffusion du joint vers le circuit intégré et permet d'obtenir une bonne adhérence puce/joint.

2.3.2 Procédé de réalisation des joints C4

Un moyen intéressant a été trouvé en déposant une matière métallique destinée à éviter l'apparition de la peste pourpre ou d'autres composés intermétalliques. Cette barrière d'épaisseur submicronique est déposée par pulvérisation cathodique puis gravée.

La protubérance est développée par voie chimique ou par "ball-bonding" avec mise en forme par refusion ou par pulvérisation de microbilles ensuite refondues en phase vapeur. Autrefois en or, on s'oriente actuellement vers des alliages tels que le plomb/étain (95/5%). Cette méthode permet de définir une grande densité de boules et d'avoir un minimum de perte de matière durant le dépôt.

2.3.3 Possibilité de réparation

Contrairement aux solutions de câblage filaire ou de TAB, la technique de joint C4 permet des reprises assez faciles dans la mesure où les boules ajoutées sur les puces peuvent être dessoudées et nettoyées avant d'effectuer un nouveau dépôt pour réaliser une nouvelle soudure.

Cette méthode permet de répartir les points de soudure sur toute la surface de la puce, permettant ainsi d'obtenir la meilleure densité d'interconnexion possible, les pas d'interconnexion qui peuvent être atteints, avec cette technique sont couramment de 100 μm .

2.4 Les techniques de collage

Les techniques pour réaliser les connexions entre puces et boîtiers sont des processus de maintien de surfaces conductrices en regard, à l'aide de colles ou de colles conductrices.

2.4.1 Matériau de collage

Les matériaux de collage utilisés proviennent de développements réalisés à partir des résines époxy qui servent aux étapes de report de puce depuis de longues années maintenant. Les résines utilisées sont chargées de particules d'argent de manière générale mais certains additifs peuvent être utilisés comme le platine ou le palladium.

2.4.2 Procédés de connexion collée

Les principales étapes de fabrication de joints collés sont:

- le dépôt de colle: par sérigraphie ou par seringue à dosage contrôlé.
- le positionnement des puces: l'alignement des puces vis à vis du substrat s'effectue par une machine à positionnement en X-Y par le dessus et par le dessous.
- la mise en pression et en température de l'ensemble: le traitement thermique de la colle peut être fait par chauffage du substrat (125 à 200°C) et de la tête ou bien par traitement UV (600 à 1500 mW/cm²).

Le problème le plus souvent évoqué comme un point limitant le développement des techniques de contact collés est lié à la fiabilité et à la valeur des résistances de contact entre les bumps des circuits intégrés et les plots de substrat. Ces contacts, il est vrai, demeurent de forte valeur comparée aux valeurs rencontrées dans des connexions flip chip soudées. Leurs valeurs sont comprises entre 10 et 50 milliohm, ce qui est au mieux 10 fois plus fort que les valeurs obtenues par soudure.

La technique du ruban TAB, si elle permet de s'assurer de la fiabilité des composants utilisés, comporte un plus grand nombre d'étapes à réaliser et limite la densité d'interconnexions si elle est comparée aux autres techniques. Cela est sans doute une des raisons qui vont limiter l'utilisation de cette technologie à l'avenir.

3. Boîtier simple puce

Les boîtiers simple puce ont été et seront encore pour de nombreuses années les éléments de base permettant une interface entre le monde macroscopique des circuits imprimés ou des supports de composants et le monde microscopique des composants à semiconducteur.

Toutes les techniques utilisées pour réaliser ces boîtiers se retrouvent employées dans les autres techniques de réalisation d'interconnexion, que ce soit les MCM, les circuits imprimés, les circuits hybrides ou les boîtiers de taille minimale de type CSP.

L'évolution des systèmes de mise en boîtier s'est effectuée selon des voies liées aux besoins des applications qui se sont avérées au cours du temps de plus en plus spécifiques (mémoires = coût / encombrement ; ASICS = entrées-sorties / taille de cavité ; processeurs = coût / encombrement / puissance / entrées-sorties).

3.1 Evolution des boîtiers simple puce :

Depuis la mise au point des premiers boîtiers d'encapsulation de transistors, boîtier cylindrique à 3 broches, de nombreuses familles différentes de boîtiers ainsi que leurs variantes ont été développées comme support de circuits de plus en plus complexes.

Ces familles sont répertoriées par l'acronyme de leur définition anglaise :

⇒ **DIP** (Dual In line Package) : boîtier ayant ses broches reportées par brasure de chaque côté; il peut être en céramique ou en plastique.

⇒ **SOP** (Small Outline Package) : c'est un boîtier DIP en plastique optimisé en terme d'encombrement.

⇒ **LCC** (Leaded-chip Carrier) : les sorties sont alors situées à la périphérie du boîtier, il est destiné à être monté en surface sur un circuit imprimé. La puce peut être montée cavité en haut ou cavité en bas.

⇒ **LLCC** (Leadless Chip Carrier) : c'est un boîtier à terminaison sans broches.

⇒ **QFP** (Quad Flat Pack) : boîtiers proches dans leur conception et leur réalisation des LCC, développés pour répondre aux besoins d'augmentation du nombre de broches des circuits intégrés. Les broches situées à la périphérie des boîtiers sont courbées vers l'extérieur (« gull wing »).

⇒ **PGA** (Pin Grid Array) : boîtiers dans lesquels les broches sont disposées en réseau sur toute la surface du boîtier, les conducteurs étant répartis sur plusieurs couches de céramique, ce qui permet d'atteindre toutes entrées-sorties des circuits.

⇒ **BGA** (Ball Grid Array) : boîtiers identiques aux précédents mais possédant des sorties sous forme de boules permettant un montage en surface.

3.2 Les boîtiers céramiques

Les céramiques et les verres sont les matériaux les plus largement utilisés dans le domaine de l'électronique. Malgré l'avance des matériaux plastiques, l'utilisation des céramiques reste importante pour les applications nécessitant de hautes performances. Le large éventail des valeurs des paramètres caractéristiques des matériaux permet une grande variété de solutions aux problèmes rencontrés.

Préparation de la céramique :

Les céramiques

La composition de la céramique est généralement de 90 % d'alumine et de 10 % de verre. Un grand nombre d'additifs a été étudié et il semble que le meilleur résultat en terme de performances thermiques, électriques et mécaniques ait été obtenu en utilisant un mélange de monoxyde de calcium et de magnésium.

Les « green sheets »

L'élément de base de la fabrication des céramiques multicouches sont des pavés de faible épaisseur (0.2 à 0.3 mm), appelés « green sheets », qui sont le mélange avant cuisson d'alumine, de verre et d'un additif organique donnant de la plasticité à l'ensemble. Le procédé de réalisation comporte un liant, un solvant et un additif de plasticité.

Les liants

Le liant le plus efficace, jusqu'à ce jour est le PVB ou polyvinyle butyral. Il permet d'obtenir toutes les qualités de lien thermoplastique entre les grains d'alumine.

Le mélange de l'alumine, du verre, du liant, du solvant et de l'agent plastifiant se fait dans un équipement de broyage et de malaxage. Après que le mélange, devenu consistant, ait été placé sur un convoyeur, ait subi des opérations de traitement en température et d'humidité, des plaques d'alumine sont alors découpées. Après le perçage des vias, la sérigraphie des métaux conducteurs, un recuit à haute température (1000°C) permet la formation de la céramique. Pour permettre la bonne tenue des contacts et leur faible résistivité, une couche de métallisation à base de nickel et d'or est généralement utilisée.

Les principales différences apparaissant dans les étapes de fabrication des boîtiers céramiques sont liées à l'application finale qui nécessite uniquement de la céramique (cas des CERDIPs), de la céramique à un seul niveau de métallisation (DIPS) ou bien de multiples niveaux de métallisation avec percement de vias.

Actuellement, les boîtiers céramiques les plus utilisés sont du type LCC, QFP et PGA. De nouveaux types de boîtiers permettent de disposer d'un grand nombre d'entrées-sorties : les boîtiers BGA. Ils sont compatibles avec les technologies de montage en surface et de modules multipuces, offrent une connexion ductile entre un module et une carte.

Les modes de fermeture sont le brasage ou collage des capots qui peuvent être en métal ou en céramique.

Trois modes principaux de connexion existent :

- les boîtiers à terminaison (sans broches physiques), ou LCC.
- les boîtiers à sorties latérales plates ou " Flat pack " ou QFP (si les broches sortent sur les quatre faces.
- Les boîtiers enfichables à connexion sur toute la surface ou PGA.

Une autre version des PGA, particulièrement dédiée à l'encapsulation des MCM est le BGA; il s'agit d'un LCC à sorties sur toute la surface, sous lequel au lieu de braser des broches comme pour le PGA, sont implantées des protubérances du genre TAB. Le pas de 2.54 mm, pratiqué sur le PGA, peut être réduit et ainsi le nombre d'entrées-sorties peut être augmenté.

3.3 Les boîtiers plastiques :

Parallèlement à l'utilisation intensive de la céramique comme technique d'encapsulation des puces, s'est développée pour des raisons de diminution de coût, une technique de réalisation de boîtiers en plastique moulé qui a permis de mettre au point toute une gamme de boîtiers à faible coût basée sur l'utilisation d'un support des connexions métalliques autour duquel est injecté et moulé une résine d'encapsulation.

Bien que simple en terme d'étapes de réalisation, cette technique s'est montrée complexe à mettre en œuvre de manière efficace car le nombre de paramètres à contrôler pour réaliser une encapsulation efficace est important et il y a peu d'étapes de fabrication.

Conception des boîtiers plastiques moulés

La puce est non pas reportée par soudure mais plutôt par collage sur un support qui comporte les connexions extérieures (support appelé « lead frame ») ; le câblage filaire est utilisé pour les interconnexions puce/boîtier. Une résine est alors moulée autour de la puce puis les plots de sortie peuvent être rendus indépendants par découpe.



Figure II-1 : Conception des boîtiers moulés

3.3.1 Réalisation des « lead frames »

Le « lead frame » doit remplir différentes fonctions qui sont celles de : support d'assemblage durant les opérations de fabrication, barrière au passage du plastique durant le moulage, substrat de fixation pour la puce, matrice de support pour le plastique, conducteur électrique et thermique entre la puce et l'extérieur.

Le « lead frame » est fabriqué à partir d'une feuille de métal (épaisseur 0.25 mm jusqu'à 0.20 mm) qui est gravée chimiquement ou bien poinçonnée, selon les

volumes et les prix demandés par l'application. Les matériaux peuvent être classés en trois catégories principales :

- les alliages Nickel/Fer.
 - les alliages de cuivre.
 - les matériaux à revêtement.
- Le poinçonnage (long et coûteux, donc pour les séries importantes) consiste à retirer de manière progressive la métallisation à l'aide de matrices progressives.
 - Le procédé de gravure chimique (pour les petites séries) est basé sur le masquage par photolithographie et la gravure acide des métallisations.

Après le report de la puce sur le "lead frame" par liaison eutectique ou par liaison polymère, l'ensemble "lead frame" + puce est placé dans des moules pour y être encapsulé.

3.3.2 Procédés d'encapsulation

Deux sortes de matériaux peuvent être utilisés pour réaliser les moulages d'encapsulation; les plastiques thermoformables ("thermosets") qui sont les plus utilisés et les thermoplastiques qui peuvent être réutilisés après un premier moulage. Les caractéristiques des composants de moulage doivent être excellentes dans des domaines aussi différents que la facilité de moulage, la stabilité dans le temps, la pureté chimique, l'adhérence au "lead frame" et les contraintes appliquées.

Le matériau d'encapsulation le plus utilisé est la résine Epoxy-Novolac (température de transition vitreuse élevée et faible perméabilité à la vapeur d'eau); elle est constituée de :

- Résine novolac (25 à 30 %)
- Accélérateur
- Durcisseur
- Agent de remplissage (68 à 72 %)
- Retardateur de flamme
- Agent démoulant
- Colorant (0.5 %)

Bien qu'ils n'aient pas bénéficié d'un champ d'application aussi large que les résines époxy, les composés silicones ont pu être employés là où de fortes contraintes de température et d'humidité existaient. D'autres candidats existent comme matériau

de remplacement des résines novolac, cependant aucun aujourd'hui n'a encore prouvé qu'il pourrait réellement apporter une nette amélioration sur les procédés actuels. Cependant, citons les résines thermoplastiques (polyimides, polysulfones) ainsi que les résines à réseaux de polymères interpénétrés (résine IPN) qui peuvent à l'avenir être des candidats sérieux au remplacement des procédés actuels.

3.3.2.1 Les techniques de moulage

La technique courante d'encapsulation est basée sur un procédé de fabrication réactive du polymère, qui permet dans une même opération la polymérisation et le moulage du boîtier. Trois processus différents peuvent être utilisés pour réaliser les moulages : le moulage par transfert, le dépôt par distribution radiale ("glob top") et le moulage par injection-réaction.

* Moulage par transfert

La technique de moulage par transfert est la plus utilisée aujourd'hui. La machine de moulage est constituée d'une presse et d'une unité de transfert de plastique sous la forme d'un liquide sous pression. Le temps de procédé est compris entre 1 et 2 minutes.

* Moulage par distribution radiale ou "glob top"

Ce procédé est basé sur l'alimentation de la résine à partir d'une buse en position centrale au-dessus de la puce.

* Moulage par réaction-injection

Ce procédé permet non seulement la polymérisation rapide de la résine mais également un recyclage immédiat des matériaux de types thermoplastiques.

Mais pour les composants électroniques, il n'y a pas de résine pour le moulage par réaction-injection qui soit optimisée.

4. MULTI CHIP MODULE

Un module multipuces est défini comme une structure formée d'au moins deux circuits intégrés (typiquement des puces nues) interconnectées sur un même substrat support et assemblés sous forme de groupe interconnecté ; les niveaux conducteurs sont en principe formés par des structures multicouches séparées par un matériau diélectrique. Les différents niveaux conducteurs sont reliés par des vias. Les MCM permettent de réaliser des densités de câblage sur le substrat pouvant atteindre 90 %, par rapport aux 10 % obtenus sur les circuits imprimés conventionnels.

Pour notre étude, est retenue la classification suivante :

- **MCM-C** : implantation de puce nues sur un substrat céramique multicouches.
- **MCM-L** : implantation de puces nues sur un substrat organique multicouches type circuit imprimé.
- **MCM-D** : implantation de puces nues sur un substrat constitué d'un matériau de base sur lequel les différentes couches d'interconnexion ont été déposés par un procédé de microlithographie de type couches minces.
- **MCM-S** : implantation de puces nues sur un substrat silicium, les couches d'interconnexions étant réalisées par les mêmes procédés que ceux utilisés pour fabriquer des semiconducteurs monolithiques.

On peut discerner six étapes de fabrication de base qui, au travers des choix opérés, caractérisent une structure MCM.

- le substrat,
- le diélectrique,
- les conducteurs,
- l'assemblage puis le câblage des pastilles,
- l'encapsulation de l'ensemble, le système de broches et de refroidissement.

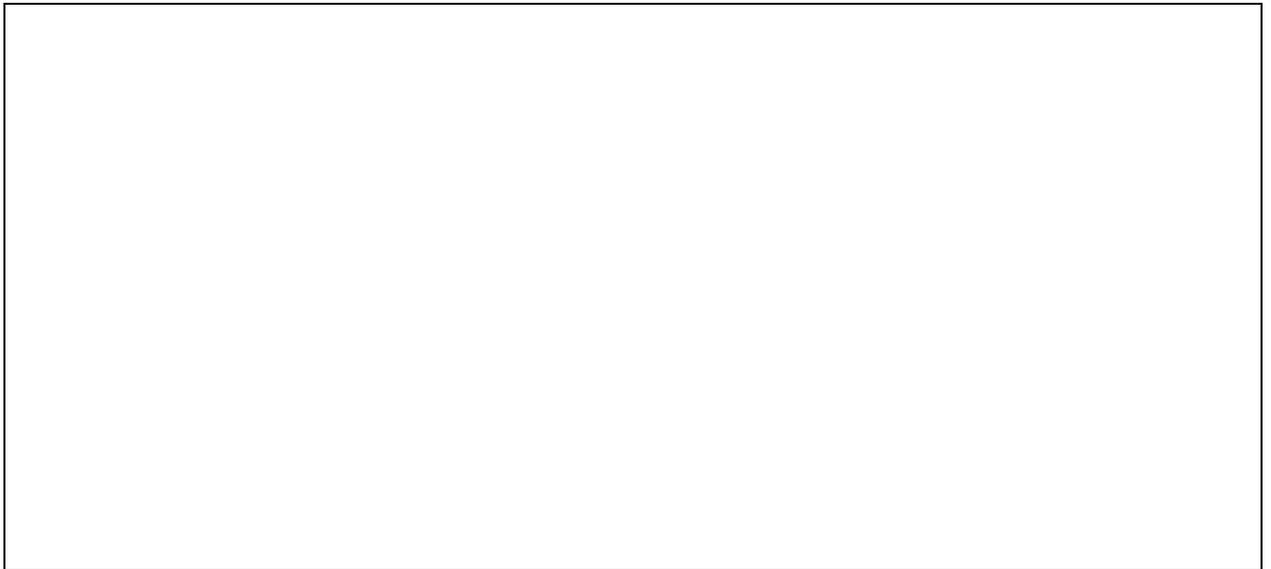


Figure IV-1 Architecture générale d'un MCM

4.1.1 Techniques de report et d'interconnexion

4.1.1.1 Report de composants

Il existe deux techniques de report des puces sur le MCM: soit on le colle (la plupart des cas), soit on le brase. Le report peut être fait directement sur le substrat, sur le diélectrique ou sur les plages aménagées à cet effet. Si l'on envisage la réparation et le changement des puces, on peut utiliser des colles thermoplastiques. Le brasage est utilisé lorsque l'on désire avoir une meilleure liaison thermique que par le collage (pour les circuits de puissance).

4.1.1.2 Interconnexion

Il y a trois méthodes principales d'interconnexion d'une pastille de semiconducteur avec le réseau déposé sur le Multi Chip Module : le câblage filaire ("wire bonding"), la pastille à protubérance ("flip chip") et le transfert automatique sur bande (TAB). (Cf. Pages 18-24).

4.2 MCM-S

Dans beaucoup d'études, les filières MCM-D et MCM-S sont regroupées sous le terme MCM-D. Nous avons préféré distinguer ces dernières car la filière MCM-S présente beaucoup de point communs avec la filière semiconducteur.

Les MCM-S sont fabriqués à partir d'un substrat silicium porteur de conducteurs en aluminium ou en cuivre, isolés par des couches de dioxyde de silicium. Cette technologie est très proche de celle des circuits intégrés classiques et représente une des possibilités d'utilisation des unités de fabrications dépassées pour le sub-micronique mais maîtrisant parfaitement les technologies de niveau 10 à 1 μ m.

Cette technique permet d'obtenir la plus forte des densités d'interconnexion des 4 filières MCM sur un niveau. Malheureusement le nombre de niveau d'interconnexion est généralement limité à 3.

De plus la réalisation des MCM se fait généralement sur des plaques rondes de 5 ou 6 pouces, ce qui induit de fortes pertes de matière lors de la fabrication de MCMs (généralement de forme rectangulaire) de grandes dimensions.

Des problèmes se posent aussi lorsque l'on cherche une performance en vitesse de fonctionnement ou à faire des circuits de grande puissance. En effet le métal généralement utilisé (aluminium), associé à des épaisseurs d'oxyde relativement faible <10 μ m et des « grandes » longueurs de lignes introduisent des effets capacitifs parasites. La réalisation de circuits comportant des lignes en cuivre pouvant être épaissies par électrolyse, avec des épaisseurs supérieures à 10 μ m nécessite des savoir faire spécifiques que peu de sociétés possèdent actuellement.

Enfin, la fragilité du silicium implique obligatoirement la mise en boîtier de celui-ci.

4.3 MCM-C

Cette filière représente l'évolution des techniques céramiques films épais sur alumine, orientée vers des procédés multicouches cocuits. Cette technologie relativement ancienne est toujours en évolution, notamment avec un meilleur

contrôle des dépôts et des positionnements permettant d'augmenter la densité d'interconnexion.

De plus, l'évolution des matériaux utilisés, autorisant des températures de frittage moins élevées, rend les techniques plus accessibles et moins coûteuses.

Le procédé général de fabrication des MCM-C consiste d'abord à produire la matière de base (céramique crue ou "green sheet"), laquelle est un produit souple livré en bande enroulée ; l'utilisateur travaille ensuite cette matière pour obtenir le substrat cocuit (aussi appelé cofritté).

Enfin, la possibilité de fabriquer les couches en parallèle et de pouvoir les empiler d'une manière quasi illimitée permet à ce procédé d'allier un grand nombre de couches et de bons rendements.

Remarques suivant les types de cocuits :

- **Cocuits haute température :**

céramique (alumine 96 %)
conducteurs (tungstène, molybdène)
finitions (nickel/or, nickel/étain/plomb)
frittage (1500 °C, sous atmosphère réductrice H₂)

- **Cocuits moyenne température :**

céramique (96 % ou 97 %)
conducteurs (couches épaisses palladium)
finitions (film épais sérigraphiés argent/palladium, or, or/platine)
frittage (1400 °C, sous atmosphère oxydante)

- **Cocuits basse température :**

céramique (verres céramiques : cordiérite, borosilicates...)
conducteurs (métaux sérigraphiables, or, argent/palladium, argent)
finitions (film épais sérigraphiés or, argent/palladium, platine/palladium/or)
frittage (800 °C à 1000 °C)

4.4 MCM-D

Leur réalisation est basée sur l'utilisation des techniques de films minces mettant en jeu des technologies de dépôt et gravure par photolithographie associées à des diélectriques de nature organique, pour la plupart des polymères.

C'est d'ailleurs la nature organique des diélectriques qui est la cause des problèmes (adhérence, planéité après dépôt, réaction chimique avec les autres produits) rencontrés pendant la fabrication du MCM.

Si la majorité des MCM-D fabriqués utilisent des substrats céramiques, certains sont fabriqués sur des substrats silicium, voire sur des substrats métalliques à base de cuivre (cuivre/molybdène/cuivre, cuivre/carbure de silicium/cuivre, ...). Dans le cas de substrats céramiques multicouches réalisés selon les méthodes des MCM-C, on parle alors de MCM-C/D. On peut noter que dans beaucoup de cas les MCM-S sont classés parmi les MCM-D.

4.5 MCM-L

Cette filière représente l'évolution des procédés utilisés par les filières PCB. L'utilisation de nouveaux matériaux tel le cyanate-ester, ainsi que la mise au point de nouvelles technologies de perçage des vias permettent d'augmenter encore la densité d'interconnexion obtenue par les techniques CMS. C'est d'ailleurs un des intérêts essentiels du procédé qui est adapté à l'utilisation de composants CMS.

Il y a de multiples versions de MCM-L proposées ; toutes sont cependant basées sur le laminage de plaques ou de films ou diélectriques supportant une couche métallique. De la même manière que pour les circuits imprimés traditionnels ce procédé peut être mené en série, en parallèle ou combiné.

5. BOITIER HYBRIDE

Un circuit hybride est réalisé sur un substrat isolant, généralement en céramique, sur lequel une fonction électrique complète est formée en utilisant des composants actifs et passifs. Il y a deux familles de circuit hybrides : hybrides à couches épaisses, et hybrides à couches minces.

Elaborés en techniques couches épaisses ou en techniques couches minces, les hybrides présentent l'avantage de pouvoir intégrer sous la forme de dépôts des composants passifs (inductances, condensateurs et résistances) qui n'ont alors pas à être rapportés comme doivent l'être les composants actifs.

Le fabricant d'hybrides utilise essentiellement des puces ou des pastilles nues collées sur le substrat à l'aide de pâtes conductrices (pour les éléments actifs) ou diélectriques (pour les passifs). Les électrodes (émetteur, base) ou plage de contact sont reliées aux pistes par des fils d'aluminium ou d'or de faible diamètre, de l'ordre de 25 μm . Peuvent être ajoutés sur le substrat des boîtiers CMS qui sont soudés ou collés à l'aide de pâte conductrice. Ces microcomposants permettent :

- La réduction des dimensions de la carte du circuit d'un facteur 3 à 4.
- L'accroissement de la fiabilité dû aux masses petites.

- Un gain de performances lié aux faibles longueurs de pistes.
- La réalisation facile d'un prototype.

5.1 Substrats

La fabrication des alumines pour les besoins des circuits hybrides, que ce soit pour la réalisation d'un substrat de base ou d'un substrat multicouches fait appel aux mêmes procédés.

Le procédé commence par la formulation d'une barbotine comprenant :

- la poudre d'alumine calcinée, la plus fine possible,
- les liants et les plastifiants,
- les agents mouillants et dispersants,
- des solvants.

Par rapport aux circuits imprimés, le choix des substrats de base pour fabrication des circuits hybrides est plutôt limité. Pour s'en persuader, l'alumine à pureté de 96% représente en valeur plus de 80% de la consommation de substrats pour la réalisation de circuits hybrides. Si l'on excepte le nitrure de bore et le carbure de silicium employés pour des applications très spécifiques et marginales, le choix se limite entre des substrats d'alumine à 96%, d'alumine à 99,6%, d'oxyde de béryllium et de nitrure d'aluminium.

La communication entre les différentes couches étant réalisée à l'aide de vias obtenus par perçage ou par poinçonnage.

5.2 Couches épaisses

Dans le cas d'un circuit monocouche avec résistances, il peut être nécessaire de sérigraphier et sécher successivement plusieurs encres résistives, chacune d'elles correspondant à une valeur de résistance par carré ; l'ensemble des encres résistives doit être cuit en même temps pour éviter les dérives de la valeur initiale du coefficient de variation de la résistance en température.

Pour un circuit multicouches, plusieurs niveaux d'itération sont nécessaires en sérigraphie. Le premier concerne la sérigraphie du diélectrique entre les niveaux conducteurs. Afin de garantir une épaisseur suffisante et d'éviter les microtrous pouvant provoquer des courts-circuits, il est nécessaire de sérigraphier deux couches de diélectriques croisées à 90°. Décrivons ce qui est nécessaire à chaque niveau conducteur supplémentaire, soit :

- sérigraphie et séchage de deux couches de diélectrique, .../...

- sérigraphie et séchage des vias pour chaque couche de diélectrique,
- cuisson de l'ensemble,
- sérigraphie du conducteur supérieur,
- séchage et cuisson.

Le dépôt des encres pour l'obtention de substrat d'un circuit hybride couches épaisses est obtenu par sérigraphie.

5.2.1 La sérigraphie

D'une manière générale, sa description est la suivante : des poudres de tungstène ou de molybdène sont mélangées à des résines et des solvants pour former une pâte. Il s'agit d'imprimer sur un substrat un motif défini par les fenêtres d'un pochoir réalisé sur un écran. Le dépôt de la pâte se fait grâce à une raclette qui met la toile en contact avec le substrat et force la pâte à passer au travers des fenêtres laissées sur la toile de l'écran.

Le choix et la qualité de l'écran, ainsi que le soin apporté dans l'enduction et le développement de la résine photosensible, interviennent pour plus de 50% dans la qualité de la couche déposée.

Durant le dépôt, les vias sont remplis par la pâte conductrice.

5.2.2 Séchage

Le séchage, autour de 150° C, permet l'élimination des solvants légers contenus dans les différentes encres.

Il peut être réalisé en étuve ventilée (petites séries) ou en four à passage (séries plus importantes).

5.2.3 Cuisson

La cuisson est importante car les caractéristiques, en particulier les résistances, dépendent de cette opération.

Le four doit permettre un contrôle des trois opérations réalisées pendant la cuisson :

- l'élimination des produits organiques à une température de 300 à 400°C.
- le frittage à une température élevée (800 à 1000°C).
- le refroidissement.

Pour cela le four à passage est équipé d'un tunnel divisé en zones multiples permettant de garantir la régularité de la température et de l'atmosphère.

5.2.4 Ajustage des résistances

- ajustage mécanique : il est assuré par une buse qui projette sur le circuit des particules calibrées à 25 μm . La forme de cette buse est adaptée à la dimension et à la géométrie des résistances. La buse est montée sur un système pneumatique qui donne le mouvement et permet d'obtenir la forme du sillon.
- ajustage chimique : il est réalisé à base d'acide phosphorique déposé sur la résistance à ajuster.
- ajustage laser : une source laser YAG.

5.3 Couches minces

Le procédé de fabrication d'un substrat couches minces à un seul niveau de métallisation, inclue une couche résistive. Le multicouche $\text{Ta}_2\text{N}/\text{TiW}/\text{Au}$ est très largement répandu mais le procédé est toujours valable pour d'autres couches résistives et couches barrières. La réalisation peut s'effectuer selon les procédés additif et soustractif.

5.3.1 Grillage

Le grillage des substrats a pour but d'éliminer à haute température les contaminants organiques pouvant rester sur le substrat.

5.3.2 Dépôt sous vide

Le dépôt des couches minces est réalisé suivant deux techniques qui sont l'évaporation (méthode peu coûteuse) et la pulvérisation cathodique (plus performante).

5.3.3 Masquage-Gravure

Le masquage est réalisé à l'aide d'une résine photosensible, qui est insolée, exposée et développée. La gravure des couches minces se réalise dans la plupart des cas par voie humide, sauf par voie sèche pour les applications en haute fréquence.

5.3.4 Couches résistives

On utilise la pulvérisation réactive pour déposer une couche de Ta_2N très mince, de l'ordre de 60 nm. La résistance est mesurée par la méthode des quatre pointes.

Ces substrats couches minces subissent deux stabilisations thermiques :

- la première dure 4 heures à 300°C ; elle permet l'accélération de la stabilisation.
- la seconde dure 20 heures à 150°C ; elle sert à vérifier que les résistances sont bien stabilisées.

5.4 Composants utilisés

5.4.1 Composants passifs

Pour diverses raisons (techniques et/ou économiques) l'hybrideur trouvera plus intéressant de rapporter par soudure des condensateurs en céramique feuilletée aux capacités élevées sous des surfaces plus faibles. Ces composants passifs, prévus pour CMS (Composants Montés en Surface), sont fortement employés dans les circuits hybrides. Ils se présentent sous forme de petits pavés rectangulaires, aux côtés métallisés constituant les électrodes. Les composants céramiques ont, avec les alumines sur lesquelles ils doivent être montés, des coefficients de dilatation très voisins. Il en résulte des contraintes thermiques très faible et une très bonne résistance aux cycles thermiques. Ces composants sont soudés généralement à l'étain-plomb, mais aussi à l'aide de pâtes époxy argent-palladium. Ils peuvent être ou non précollés avant soudage.

5.4.2 Composants actifs

5.4.2.1 Report des composants en boîtiers

Les techniques employées sont le collage, le câblage filaire (cf. Interconnexion puce-boîtier), et le brasage.

Le soudage par pâte ou crème à souder, complémentaire du soudage par fil, est très employé dans la filière couche épaisse et CMS. Ce mode de soudage est très facilement automatisable. Une crème est une brasure constituée d'alliage en poudre très fine, distribuée d'une manière homogène dans un véhicule organique contenant différents agents chimiques. Sa viscosité ainsi que la rhéologie sont parfaitement contrôlées. Différentes compositions sont disponibles : par dépôt au pochoir, sérigraphie, ou par applicateurs-doseurs automatiques.

Les crèmes offrent des avantages importants par rapport aux autres méthodes de brasage :

- suppression du stockage d'un grand nombre de préformes de dimensions différentes.
- simplification des méthodes d'assemblage.

- dépôt d'une épaisseur uniforme contrôlée. .../ ...
- suppression de chocs thermiques.
- suppression de la pollution des bains.

La pâte à braser est le plus souvent déposée par sérigraphie. Avant toute fusion, il est recommandé de sécher la pâte pour favoriser l'évacuation des solvants. La fusion est réalisée dans des fours à refusion en phase vapeur ou infrarouge de la même manière que dans la filière CMS.

5.4.2.2 Report des puces (semi-conducteurs, transistors, diodes ...)

Il existe principalement deux techniques de soudure des puces sur le substrat : la soudure eutectique ; la soudure par colle conductrice électriquement et thermiquement. Ces procédés de montage sont les mêmes que ceux utilisés dans une filière MCM-C.

5.4.3 Encapsulation-enrobage

L'encapsulation en boîtier étanche est assurée par un matériau traditionnel qui est le Kovar.

L'enrobage sert à la fois de protection mécanique et de protection contre l'humidité. Les matériaux les plus utilisés appartiennent aux familles époxyde, silicone et silicone-polyimide.

6. CHIP SCALE PACKAGE

Le terme « Chip Size Package » est utilisé pour décrire les boîtiers qui ont une surface identique ou légèrement supérieure à celle de la puce.

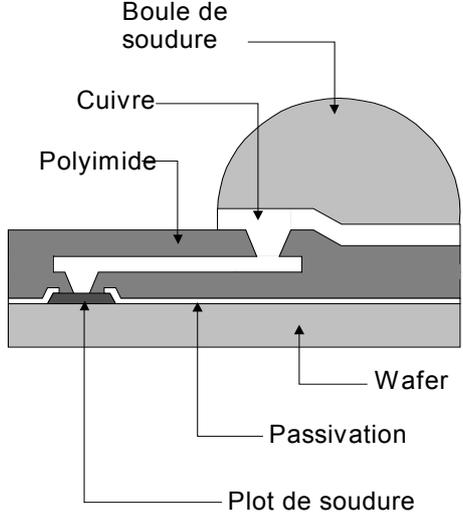
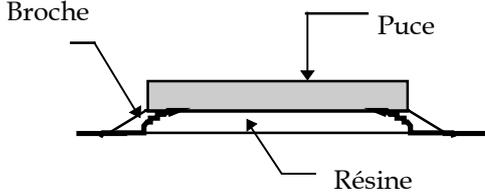
Les principaux avantages des technologies CSP proviennent du fait qu' ils sont de réels boîtiers qui protègent les composants tout en permettant leur test et leur fiabilisation et en ayant des dimensions physiques proches des tailles de puce. Certes, les études concernant les composants encapsulés en utilisant ce type de boîtier ne sont pas terminées, mais il est certain que ces boîtiers vont jouer un grand rôle dans le domaine du montage de puce où le problème de test des puces n'a pas, à ce jour, trouvé de solution satisfaisante .

La classification des technologies CSP peut se faire selon six catégories : les boîtiers à interposeur flexible, les boîtiers à interposeur rigide, les boîtiers à « lead frame », les boîtiers à moulage par transfert, les boîtiers à assemblage au niveau tranche et les boîtiers TCP (« Tape carrier package »).

Types de boîtiers « Chip Scale Package » :

TYPE CSP	Exemple	Fabricants
Interposeur Flexible	<p>Film Polyimide Boule soudure Piste conductrice Broches Compliant Material Integrated Circuit</p>	<p>Tessera μBGA General Electric NEC</p>
Interposeur Rigide	<p>Tessera Micro BGA (μBGA™)</p> <p>Interconnection C4 Puce Interposeur rigide Boule soudure</p>	<p>Motorola - SLICC Sony - CSP Toshiba Nikko Matsushita</p>
Lead frame	<p>Puce Film isolant Fil connexion Broche Résine</p>	<p>Fujitsu - CSP Hitachi Cable Rohm LG Semicon (Goldstar)</p>
Moulage par transfert	<p>Résine de moulage Boule de soudure</p>	<p>Mitsubishi CSP Hitachi Cable</p>

../...

<p>Assemblage au niveau tranche</p>		<p>Sandia Labs - Mini BGA ChipScale - ShellCase Virtual Integration's - VIPAAC General Electric</p>
<p>Sandia Labs Mini SMT</p>		
<p>Tape Carrier Package</p>		<p>Rohm</p>
<p>TCP Lead frame</p>		

6.1 Boîtier à interposeur flexible

Les techniques d'assemblage à interposeur flexible utilisent un circuit imprimé flexible pour réaliser les interconnexions entre la puce et le support. Le but est d'assurer la bonne tenue du boîtier lors des cycles de température et de chocs thermiques.

Le CSP de Tessera, qui est le plus connu, est conçu en relativement peu d'étapes, contrairement aux trois autres techniques. Un encapsulant (silicone) est utilisé pour protéger les connexions, et un élastomère est placé entre la puce et le support qui n'ont pas le même CTE (Coefficient of Thermal Expansion); tout ceci contribue à assurer la fiabilité d'un point de vue thermique. Ce boîtier fait intervenir la technique de soudure TAB, point à point, en périphérie de la puce. Ceci restreint donc le nombre d'entrées/sorties.

Il faut noter que l'objet final est un boîtier BGA (Ball Grid Array) qui possède des entrées/sorties sur toute (ou sur une grande partie) de la surface de l'interposeur.

- **Connexions puce-boîtier**

La connexion électrique sur les différents plots de câblage peut se faire soit de façon directe, soit par l'intermédiaire de boules de soudure.

Les connexions puce-boîtier vont être caractérisées par leurs paramètres électriques de résistance et d'inductance; mais également par leur facilité de réalisation (procédés, coûts et rendements) et par leur tenue en fiabilité (température, choc thermique) .

La technique utilisée par Tessera, bien que la plus connue et reconnue aujourd'hui, présente pour inconvénient principal le fait d'utiliser une technique de type TAB pour souder directement et point par point les fils d'or aux plots d'aluminium des puces.

- **Report de puce**

Le report des puces est effectué à l'envers sur l'interposeur. Les puces reposent soit sur un dépôt adhésif qui est soit du polyimide soit un élastomère collé au silicone.

Le montage «Flip Chip» des puces apporte à l'évidence une limitation en terme d'évacuation thermique, bien qu'il faille remarquer que certaines techniques de montage permettent de prendre un contact efficace sur les faces arrières des puces pour diminuer la résistance thermique de l'ensemble.

Les problèmes de stabilité des dépôts adhésifs et des tenues aux contraintes de type chocs thermiques ou cycles de température ne semblent être que partiellement résolus si ce n'est que Tessera qui a pris un grand soin d'étudier le problème dès l'origine.

- **Encapsulation de la puce**

L'encapsulation finale de la puce est généralement toujours possible même si cela n'a pas été prévu dès l'origine du développement du boîtier .

Les principales difficultés qui peuvent être rencontrées lorsque l'on moule des puces à partir d'un support de taille identique provient de la tenue aux contraintes que rien ou quasiment rien ne peut absorber. L'avantage des boîtiers Tessera provient ici du montage de type TAB sur une couche élastomère épaisse qui permet d'absorber les contraintes. Cette couche qui a été étudiée à cet effet, justifie pour une bonne partie de l'intérêt actuel pour ce boîtier.

- **Connexion boîtier/extérieur**

L'interposeur flexible est à base de polyimide et de conducteurs cuivre. Le montage des boîtiers eux mêmes étant réalisé par technologie «Flip Chip» sur le substrat PCB ou MCM

Les différentes technologies à interposeur flexible utilisent toutes des matériaux cuivre-polyimide avec des nombres de couche variables selon les cas. La densité d'interconnexion des conducteurs en cuivre peut apporter des valeurs d'inductance et de capacité non négligeables si aucune précaution n'est prise. Il est important de noter que si toutes les connexions puce-boîtier sont réalisées par laminage, les connexions boîtier-support sont réalisées avec un apport thermique par soudure de boules (μ BGA ou autre). La stabilité des joints laminés pourra donc être dépendante des traitements thermiques de soudure des boîtiers sur leurs supports .

Certaines technologies permettent de réaliser des connexions sur toute la surface des puces alors que d'autres sont limitées à la périphérie.

6.2 Procédés à interposeur rigide

Les boîtiers à interposeur rigide sont tous issus de l'évolution de boîtiers et de technologies existantes qui utilisaient soit des supports céramiques, soit des supports PCB.

Les boîtiers obtenus sont des BGA à substrat organique ou des LGA ("Land Grid Arrays") à substrat céramique qui sont montés par la suite en utilisant une technique de montage en surface (qui nécessite l'utilisation d'un flux pour la soudure). Ainsi, les connexions se font sur toute la surface.

L'aspect thermique est très important et, avec la technologie Flip Chip, le problème de la fiabilité (d'un point de vue thermique) des joints de soudure se pose.

Alors une résine (époxy) est introduite entre la puce et le substrat (puis recuite) pour rattraper le désaccord de CTE et donc à assurer la fiabilité (d'un point de vue thermique) des joints de soudure. Lorsque la résine est déposée (et subit un traitement en température), la réparation des joints de soudure n'est plus possible. L'adhésion et le dépôt de la résine peuvent poser des problèmes. Parfois, il peut y avoir un défaut dans la résine: le remplissage de cette résine, entre la puce et le support, sur une distance de l'ordre de 50 μ m à 100 μ m, n'est pas toujours correct, ce qui risque de poser des problèmes de fiabilité thermique pour le boîtier.

On peut remarquer que la taille du boîtier est un peu supérieure à celle de la puce à cause de l'underfill.

- **Connexions puce-boîtier**

Les connexions puce-boîtier se font par l'intermédiaire de bumps ou boules de soudure. Pour réaliser les connexions puce-boîtier, les fabricants utilisent des technologies déjà existantes.

- **Report de puce**

Le report des puces s'effectue à l'envers (flip chip) sur le support. Notons que un contrôle d'alignement des bumps est absolument nécessaire. Dans la technique de Toshiba, basée sur la thermocompression, la puce risque d'être cassée à cause de la forte pression qui est exercée sur elle. Toshiba a donc mis au point une autre méthode qui ne nécessite pas l'application d'une forte pression sur la puce: il y a création d'un mélange eutectique à l'interface puce-support par chauffage.

Contrairement aux autres techniques, Matsushita utilise une substance adhésive conductrice.

- **Encapsulation de la puce**

Motorola, Toshiba, et Matsushita ne protègent pas la face arrière de la puce, il n'y a donc pas de protection contre les chocs mécaniques et la puce est moins protégée contre l'humidité. Ils injectent une résine entre la puce et le support pour protéger les bumps, sur le plan mécanique et sur le plan thermique, pour rattraper le désaccord de CTE.

- **Connexion boîtier/extérieur**

Les connexions, réparties sur toute la surface de la puce, sont des boules de soudure. Les boules de PbSn sont déposées dans les cavités d'une plaque d'acier inoxydable; le support est déposé dessus ; un recuit est effectué, les boules fondent et se mettent sur le support; après inspection, il est possible de remplacer des boules de soudure défectueuses.

6.3 Boîtier à lead frame

Un avantage de ce type de CSP est que seul le centre de la puce est utilisé pour la connexion filaire.

- **Connexion puce boîtier**

La puce est recouverte, sauf au centre à l'emplacement des connexions, d'un film isolant. La puce est placée entre un "lead frame" et un support, et le câblage filaire est assuré entre le centre de la puce et les broches du "lead frame".

- **Encapsulation de la puce**

La majorité de ces boîtiers sont encapsulés par moulage à injection. Après avoir placé l'ensemble « lead frame »-puce, dans une cavité du moule, du plastique est injecté et permet l'enrobage. Par conséquent, des phénomènes de sensibilité à l'humidité peuvent subvenir si les précautions d'usage ne sont pas prises lors des opérations de montage.

C'est la raison pour laquelle ce type de boîtier est utilisé pour des applications de faible coût.

- **Connexion boîtier/extérieur**

Les broches du "lead frame" sont coupées et assurent donc la liaison avec le composant.

6.4 Boîtier à moulage par transfert

Ce boîtier est une version plus petite des boîtiers imposants moulés.

- **Connexion puce boîtier**

La liaison est assurée soit par des colonnes de soudure, soit par une piste conductrice d'un circuit.

Le procédé commence par la formation d'une couche conductrice sur la puce. La couche de métallisation subit les étapes de photolithographie et de gravure; une couche de polyimide est appliquée par-dessus et les ouvertures sont réalisées à l'emplacement des futures pistes. Un mélange de plomb et d'étain est alors évaporé et la couche de polyimide est enlevée. Ainsi est défini un plot de connexion de 40 µm d'épaisseur.

- **Report de puce**

Un support avec des plots de connexion en cuivre accueille la puce dont les protubérances viennent en contact avec les plots de cuivre. La connexion est assurée lors de la fusion des boules de soudure dans un four à 350°C.

- **Encapsulation**

L'ensemble support-puce est placé dans un moule pour y être encapsulé; selon le coût désiré le moulage peut se faire dans un simple moule ou, pour une meilleure qualité du produit désiré, dans un moule par transfert.

- **Connexion boîtier/extérieur**

Finalement des boules de soudure sont rattachées au plots de connexion sous le boîtier encapsulé. Après une opération de fluxage, le dessous du boîtier est recouvert

par un masque de métal et l'ensemble est passé dans un four pour permettre la liaison finale.

6.5 Boîtier à assemblage au niveau tranche

Le boîtier final est assimilé à un micro boîtier BGA, de part la répartition des plots de contact sur la surface du boîtier.

- **Connexion puce-boîtier**

Le procédé général est un dépôt successif de couches de polyimide (diélectrique) et de cuivre (conducteur), qui par des opérations de masquage, de gravure et de métallisation permettent de définir des pistes conductrices: quatre opérations de masquage sont nécessaires à la réalisation de ces pistes Une couche de Ti/W est pulvérisée comme barrière protectrice pour empêcher la diffusion des particules à travers l'interface de l'isolant et du conducteur.

- **Connexion boîtier/extérieur**

Finalement, soit des boules de soudure (95/5 Pb/Sn), soit des protubérances recouvertes d'or assurent la liaison avec les pistes ainsi définies précédemment. Le micro BGA est fixé sur un substrat avec un adhésif conducteur.

6.6 Boîtier TCP

Ce boîtier vise à remplacer les boîtiers QFP et SOP à faible nombre d'entrées-sorties.

- **Report puce**

La puce est montée sur un support TAB spécial, sur lequel il est possible de poser plusieurs puces. Les broches du ruban TAB sont reliées aux plages prévues sur la puce par collage.

- **Encapsulation**

La surface de la puce accueillant les broches est recouverte d'une résine. Cette opération effectuée, une machine de découpe sépare chaque puce encapsulée. Les broches sont découpées du ruban TAB, et sont formées (aile de mouette).

Partie 2

Les gammes de fabrication

La majeure partie du travail personnel a été consacrée à cette partie de l'étude.

Les gammes de fabrication des filières technologiques d'interconnexion sont présentées de telle façon que à chaque étape de la fabrication d'un produit correspond l'équipement nécessaire à la réalisation de cette étape. La notion d'étape de fabrication comprend les opérations suivantes:

- la machine qui fait;
- la machine qui nettoie;
- la machine qui contrôle.

Dans les gammes de fabrication décrites en annexe 1, nous retrouvons :

- **Les boîtiers simples puces**

Boîtiers céramiques:

Leadless Chip Carrier

Quad Flat Pack

Pin Grid Array.

Boîtier plastiques:

Leaded ChipCarrier: fabrication du lead frame par photolithographie et
fabrication du lead frame par matrices progressives

Pin Grid Array

Ball Grid Array

- **Les Multi Chip Module**

MCM-S

MCM-C

MCM-D

MCM-L

- **Le circuit imprimé**

Substrat FR-4 (4 couches)

- **Les boîtiers hybrides**

Couches épaisses: circuit monoconducteur avec résistances et
circuit multicouches

Couches minces

Chip Scale Package

Boîtier interposeur flexible

Boîtier à moulage par transfert

Boîtier à interposeur rigide

Boîtier à "lead frame"

Boîtier à assemblage au niveau tranche

Boîtier TCP

Les renseignements recueillis pour décrire les étapes proviennent des ouvrages spécialisés et des publications que l'on peut retrouver dans les revues mensuelles, les résumés de conférences, etc. Certains ouvrages traitent complètement une filière, comme le Multi Chip Module par exemple, et il a fallu analyser les procédés qui étaient publiés. La recherche documentaire est parfois longue car de nombreux articles sont publiés en anglais.

Partie 3

La méthode de calcul de coût

La méthode utilisée ici pour les calculs de coût est la même que celle utilisée lors de l'étude de faisabilité, réalisée par System Plus, sur le circuit imprimé. La méthode qui est reportée ici est utilisable pour estimer de manière rapide les coûts de chaque produit en utilisant pour une part les coût de fabrication à chacune des étapes du procédé et pour une autre part les coûts globaux de fabrication liés eux au fonctionnement de l'unité de fabrication.

Dans un premier temps, les différentes étapes du procédé considéré sont définies les unes après les autres. Ces différentes étapes sont considérées comme étant des étapes génériques, donc ce sont des étapes qui doivent permettre de réaliser à moindre coût la technologie considérée.

A chacune des étapes vont être associées la ou les machines de réalisation du procédé, la ou les machines de mesure, la ou les machines de nettoyage nécessaire (cf. Pages annexe 1).

A chaque équipement sera associé le prix d'achat, le coût de maintenance, le niveau de productivité, le % de temps opérationnel pour le procédé considéré. Les consommations fixes et variables pourront être définies pour chaque équipements si elles sont connues (dans le cas contraire, elles seront prises en compte de manière globale).

La capacité mensuelle de chaque machine est calculée en prenant en compte la durée du temps de travail ainsi que la productivité de la machine; de là il est possible de calculer le nombre d'équipements nécessaires pour l'unité de fabrication considérée.

Pour chacune des étapes, il est réalisé **un calcul de coût mensuel** lié au paramètres suivants :

- Amortissement des machines
- Maintenance
- Consommation fixe
- Consommation variable
- Temps opérateurs
- Surface au sol

Le calcul final permet d'estimer un coût de fabrication de produit en partant des coûts de salle (en utilisant la surface de la salle et son coût de construction), des coûts d'amortissement d'équipement (calculé d'après les descriptions d'étapes), des coûts de fournitures et consommables (dont certains sont estimés de façon globale) et d'après les frais de personnel (qui dépendent du nombre d'opérateurs calculé et de l'encadrement technique et de gestion de chacune des équipes).

Les unités de fabrication ont été considérées comme travaillant 5 jours sur 7 en 3 équipes.

1. DEFINITION DES ETAPES ET DE LEURS PARAMETRES :

1.1 Etapes

La description des étapes est faite de manière séquentielle en faisant référence aux différentes publications qui ont pu être analysées.

Dans la première colonne est donné le numéro de l'étape.

La seconde colonne fait référence à l'appellation de l'étape, donc à la fonction de l'étape dans le procédé de fabrication.

La troisième colonne donne le nom de l'équipement utilisé pour réaliser une opération au sein de l'étape. La prise en compte de l'utilisation possible d'un équipement pour réaliser d'autres étapes s'effectue en utilisant les références donnée de type : « Presse n°1, Presse n°2 ... ».

La quatrième colonne donne le prix d'achat de l'équipement (à la date de l'achat pour la technologie considérée) en milliers de Francs.

La cinquième colonne donne le taux des coûts de maintenance annuelle en pourcentage du prix d'achat de la machine.

La sixième colonne donne l'activité en produit (ex: le flan de PCB) par heure pour le procédé considéré sur la machine considérée. Si plusieurs opérations sont réalisées sur une machine pour réaliser l'étape, il en est tenu compte dans la valeur de l'activité.

La septième colonne donne les consommations fixes lorsqu'elles sont identifiables de manière indépendante. Elles sont exprimées en kilo francs par mois.

La huitième colonne donne les consommations variables lorsqu'elles sont identifiables de manière indépendante. Elles sont exprimées en kilo francs par flans.

La neuvième colonne exprime le temps opérateur nécessaire à la réalisation de l'opération en minute par flan.

La dixième étape donne la surface au sol (en m²) occupée par la machine et la surface périphérique nécessaire pour effectuer la maintenance et le procédé de fabrication.

La onzième colonne comporte la valeur du temps opérationnel de chaque équipement exprimée en pourcentage du temps total de travail. Ce temps est le temps durant lequel il est possible de réaliser un procédé de fabrication.

La douzième colonne indique le nombre de flans qui sont utilisés lors du changement de technologie sur la ligne de fabrication pour réaliser la mise au point de la machine.

La treizième colonne indique le nombre de flans qui sont utilisés lors du changement de produit sur la ligne de fabrication pour réaliser la mise au point de la machine.

La quatorzième et quinzième colonnes sont facultatives, elles sont utilisées lorsque les renseignements fournis dans les douzième et treizième colonnes sont insuffisants pour calculer les temps perdus lors des changements de produits et de technologies sur la ligne de fabrication.

La seizième colonne comporte le calcul de la capacité mensuelle de fabrication de l'étape considérée avec une seule machine. C'est une valeur calculée en fonction de l'activité, du nombre d'heures effectuées par mois, du nombre de jours travaillés par semaine, du pourcentage uptime et des pertes de temps dues au goulot d'étranglement.

La dix-septième colonne est le coefficient d'utilisation: rapport entre la capacité mensuelle et le nombre de tranches devant être fabriquées.

Ces deux derniers champs sont donc calculés dynamiquement en fonction des valeurs telles que le nombre de tranches lancées par mois, le nombre d'heure effectuées,

1.2 Paramètres

Les paramètres utilisés pour caractériser chaque opération et chaque étape ont pour origine des données ou bien des estimations faites à partir de valeurs connues. Le tableau suivant définit l'origine de ces différentes données et valeurs.

	Origine données	Estimation valeurs utilisées	Remarque
Coût équipement	Constructeurs et utilisateurs	Coût moyen de l'équipement nécessaire	Les prix négociés ne sont pas pris en compte
Maintenance	Contrats de maintenance annuels	Coûts généralement constatés	
Activité	Constructeurs, utilisateur et publications	Temps de procédé / donnée constructeur	L'activité peut regrouper plusieurs procédés
Consommation fixe	Savoir faire	Valeurs mensuelles	

	fabricants	par étape estimées	
.../ ...			
Consommation variable	Savoir faire fabricants et constructeurs	Valeurs des coûts d'étapes par substrat (ou flan)	
Temps opérateur	Constructeurs et utilisateurs	Temps nécessaire aux opérations manuelles	Estimation nécessaire du temps « raisonnable » de présence opérateur
Surface sol	Constructeurs	Surface machine + surface d'utilisation	La surface au sol est doublée pour prendre en compte les zones de couloirs et maintenance
Uptime	Constructeurs utilisateurs	Temps machine opérationnel	
Capacité mensuelle	Calculée	Prise en compte d'un coefficient d'efficacité opérationnelle	L'efficacité opérationnelle dépend de l'organisation et du phénomène de goulot d'étranglement

2. COUT DE PRODUIT

Les coûts de produit (ex: le flan) incluent les coûts de salle blanche, les coûts d'équipement, les coûts de consommables et les coûts de personnel. Certains coûts proviennent de calculs et d'estimations que nous allons décrire maintenant.

2.1 Salle blanche

Les coûts de salle blanche sont liés à l'investissement initial (qui dans notre calcul est amorti sur une durée de 10 ans), à l'entretien et au nettoyage de la salle, aux assurances qui prennent en compte les bâtiments et les équipements et aux frais de maintenance de la salle blanche.

Le coût d'investissement est calculé en prenant en compte la surface totale de salle blanche qui est la surface utile calculée en prenant en compte tous les équipements et leur surface au sol et en la multipliant par un facteur 2 qui est le rapport habituellement constaté entre les surfaces totales et les surfaces

opérationnelles. Une fois la surface connue, il est possible de calculer le montant de l'investissement en prenant en compte le coût de la construction et le coût des installations de fluides. Les coûts au mètre carré ont été obtenus d'après différentes études et rapports.

Exemple: il a été retenu les valeurs suivantes: **10 000 francs/m²** (pour le PCB) et **20000 francs/m²** (pour le MCM-S).

Les surfaces de salle blanche et les coûts par unité de surface apparaissent en colonne 2 et 3 à la ligne amortissement (cf. annexe 2 : tableaux coût mensuel de fabrication).

L'entretien et le nettoyage de la salle de fabrication est une valeur estimée en **francs/m²** et par année. Ces données correspondent aux valeurs pratiquées par les sous traitants des sociétés de nettoyage spécialisées.

L'assurance est calculée sur la base en pourcentage du montant total d'investissement (salle et équipement) comme prime annuelle.

Les frais de maintenance sont évalués en pourcentage du coût total de la construction.

2.2 Fournitures et consommables

Les fournitures et les consommables de fabrication ont été évalués de façon globale lorsqu'ils n'étaient pas calculés au niveau de chacune des étapes. Nous avons pris en compte les consommations électriques, les consommations de produit, les consommations de gaz et de fluide (autres que les résines et les développeurs), les consommations de matériaux de cible (produits source) et les consommables de fabrication de type tenues de travail, gants, etc.

- La consommation électrique est due à la climatisation de la salle blanche d'une part et à la consommation des équipements d'autre part. Les données que nous avons utilisées pour le circuit imprimé apparaissent dans le tableau suivant :

Climatisation + éclairage	30 francs/m ²
Equipements	0 franc/produit.étape

Les consommations des machines ont été prises en compte au niveau du flux de fabrication.

- Le montant d'achat du substrat de base est calculé d'après un prix de vente en volume qui est donné dans le tableau suivant en fonction de la taille et des caractéristiques du substrat.

Exemple: le flan de PCB, de surface 18"x 24", coûte 50 francs.

- Le montant de dépense de gaz et de fluides est lié pour une part au nombre de machines utilisées dans la salle blanche et d'autre part au volume de produit traité. Nous avons utilisé une dépendance avec la surface de salle blanche, la dépendance vis à vis de la surface de produit traitée étant prise en compte dans le flux. Le tableau de données entrant dans nos calculs est le suivant.

Kf (salle blanche)	10 francs/m ² (pour le circuit imprimé) et 20 francs/m ² (pour le MCM)
Ks (surface produit)	0 F/m ²

- Les consommables de fabrication ont été calculés en tenant compte des postes les plus importants qui sont les gants et les tenues de travail. Le calcul effectué prend en compte l'achat et le nettoyage des tenues.

Coût annuel	700 francs/personne
-------------	---------------------

2.3 Frais de personnel

Le besoin en personnel opérateur est calculé en prenant en compte le nombre total d'heures obtenues dans nos tableaux et en multipliant cette valeur par deux pour tenir compte des temps perdus entre opérations, des temps de pause et de réunions. Les besoins en support de techniciens et d'ingénieurs ont été pris en compte à travers une organisation de fabrication minimale basée sur les différents métiers de la fabrication.

2.4 Détail du calcul du temps de perçage

Le perçage étant l'opération nous semblant la plus susceptible d'amener des variations dans le coût de fabrication, nous jugeons utile de détailler les hypothèses à partir desquelles nous avons calculé des temps de perçage.

$$\text{Durée de l'opération par flanc : } N \times t \times m / p / n$$

N = nombre de trous/flans = 3 à 5000 en moyenne; 20000 max

t = temps de perçage unitaire environ 1s

m = nombre d'ensemble / machine =4

p = nombre de tête / machine = 4

n = nombre de flans superposés = 5 à 8 pour couches internes et 3 à 4 pour couches externes

e = nombre d'étapes de perçage

Consommation forêts + plaques Aluminium : $(N/1000+4)/n$

3. Mise en place des méthodes d'analyse dans un environnement informatique

La procédure de mise en place des méthodes d'analyse a été effectuée à l'aide des logiciels Excel et Access. Les données de base et les calculs simples sont stockés sous forme de feuilles Excel, les traitements plus complexes étant effectués sous Access.

Les données de base, c'est à dire les tableaux de description de chaque technologie, ont été saisies dans une feuille de calcul d'Excel. Chaque feuille comporte, en plus des renseignements donnés à chaque étape, les informations suivantes :

- Le nombre de jours travaillés par semaine.
- Le nombre d'heures de travail effectuées par mois.
- Le nombre de semaines ouvrées par an.
- Le nombre de plaques lancées par mois.
- La perte due à des goulots d'étranglement dans l'unité de fabrication, et la capacité de charge en ligne.

Ces données ont été ensuite transférées sous ACCESS pour pouvoir être analysées plus facilement à l'aide de requêtes.

La structure des tables sous Access reprend celle des tableaux créés sous Excel, à un détail près ; on a rajouté un champ nommé « Taux d'utilisation max. ». Celui-ci représente la capacité maximale (en %) de traitement des plaques par l'équipement. Ce champ est calculé et exploité à l'aide des requêtes décrites ci-après.

Le traitement sous Access a été décomposé en trois étapes représentées par trois requêtes :

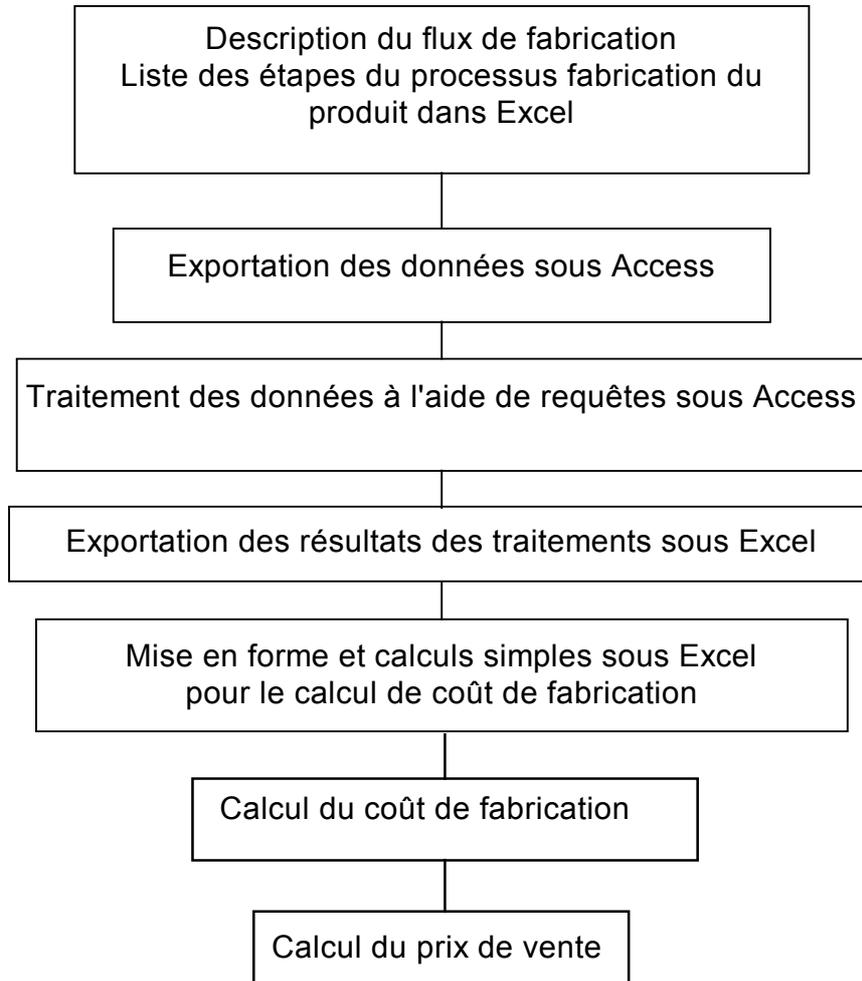
- La première requête calcule le nombre d'équipement nécessaire pour fabriquer les n produits lancés en fonction de la capacité de chacun. Quand cela a été possible, nous avons regroupé les différentes machines quand les procédés étaient compatibles entre eux. Cette requête crée une table intermédiaire permettant de vérifier la cohérence des données saisies et calculées.
- La deuxième requête met à jour le champ « Taux d'utilisation max. » par la valeur :

$$TauxUtilisationMax = TauxUtilisationReel \times \frac{NbEquipement}{\sum_{Etape} TauxUtilisationReel}$$

- La troisième requête calcule les coûts de fabrication mensuels par étape des différents paramètres. Les résultats de cette requête sont ensuite exportés vers Excel pour pouvoir être exploités facilement.

L'exploitation des résultats sous Excel consiste à mettre en forme et réaliser des calculs simples permettant de trouver le coût de fabrication d'un produit par mois.

En résumé le déroulement d'une évaluation de coût est représenté dans le diagramme sur la page suivante.



Partie 4

Résultats

Dans cette partie seront étudiés les résultats concernant le circuit imprimé et le MCM-S.

1. Le circuit imprimé

Dans un premier temps l'étude de faisabilité réalisée par System Plus, avait permis de livrer des résultats sur les cinq technologies différentes du PCB. Mais au détriment de la méthode de calcul qui était bonne, des modifications s'avéraient nécessaires dans les données.

Des contacts et une visite à l'entreprise BULL à Angers, fabriquant de circuits imprimés, ont permis les modifications de données suivantes :

- photolithographie : les coûts d'équipement ont été doublés.
- protection de la couche : suppression d'un bain d'étain.
- perçage (cause importante de l'augmentation du coût) :
 - consommation plaques aluminium et forêts diminuée.
 - ensemble tête/machine.
 - temps de perçage unitaire diminué.

Ceci se répercute sur la durée de l'opération par flan.

- pertes par goulot d'étranglement : il existe une relation entre l'en cours de fabrication et le temps de cycle.
- contrôle visuel en fin de chaque grande étape.

Suite à ces modifications, pour la technologie PCB («Printed Circuit Board»)ou circuit imprimé), nous avons obtenu la série de résultats de coûts de fabrication suivante :

Techno	Nombre flans lancés	Coût au dm ² en franc	Prix de vente/ dm ² en franc
PCB 4C	5000	14.39	18.44
PCB 8C	5000	21.27	27.27
PCB 8C TE	3000	26.58	34.07
PCB 8C TE&TB	2000	36.62	46.94
PCB 16C TE&TB	1000	79.88	102.40

Nota:

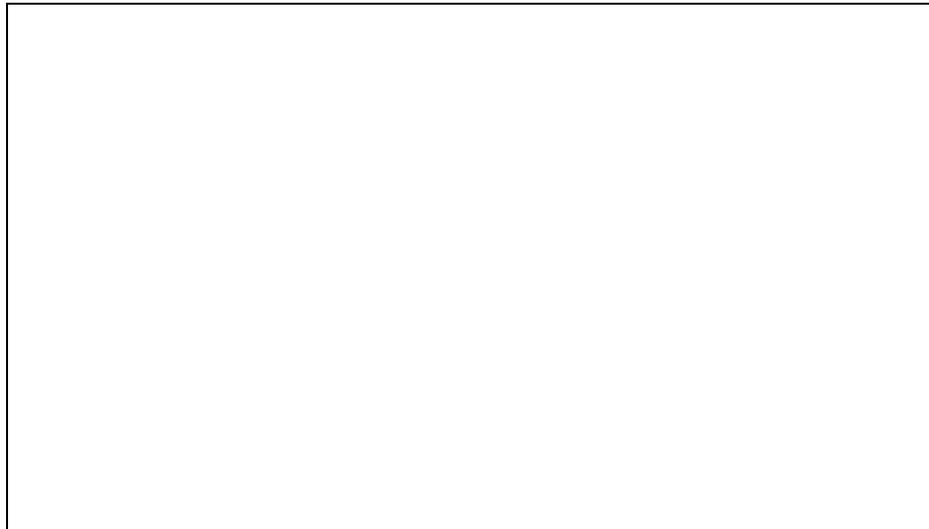
PCB 4C: circuit imprimé à 4 couches conductrices;

PCB 8C TE: circuit imprimé à 8 couches conductrices avec des trous enterrés;
PCB 8C TE&TB: circuit imprimé à 8 couches conductrices avec des trous enterrés et des trous borgnes.

Cette nouvelle série de résultats a permis une comparaison avec:

- les coûts annoncés par l'entreprise BULL.
- la base de données du logiciel ABACUS qui donne, pour un PCB 4C standard, le prix proposé pour les clients.
- le prix sur le marché du PCB (art. Printed Circuit Fabrication, *Built-Up Multilayers*, juin 1997, 22-24).

Examinons le tableau de la revue Printed Circuit Fabrication:



Prix pratiqués sur les différents marchés du PCB.

Si l'on se réfère au «Commodity Boards» et pour un PCB classique avec 4 couches, alors le prix annoncé en 1997 est environ 7 cents par pouce carré pour 4 couches (1pouce correspond à 2.54 cm) :

Alors le prix constaté est de 4.3 \$/dm²; ce prix transposé en franc (1\$ = 5 francs) correspond à 21 francs/dm².

Pour notre cas, le prix que nous avons déterminé est de 18.44 francs/dm²: ces deux résultats sont donc assez proches.

D'autre part dans la base de données du logiciel ABACUS, le prix annoncé est de 20 francs/dm².

⇒ Ces résultats, proches de la réalité, ont permis de valider la méthode de calcul.

Afin de constater la variation du coût en fonction du volume de produits lancés, une autre évaluation a permis d'obtenir les résultats qui suivent :

- Résultats en ayant multiplié par 2 le nombre de flans lancés par mois :

Techno	Nombre flans lancés	Coût au dm ² en franc	Prix de vente/dm ² en franc
PCB 4C	10 000	12.34	15.81
PCB 8C	10 000	18.91	24.24
PCB 8C TE	6000	22.93	29.39
PCB 8C TE&TB	4000	29.85	38.27
PCB 16C TE&TB	2000	59.68	76.50

- Résultats en ayant multiplié par 4 le nombre de flans lancés par mois :

Techno	Nombre flans lancés	Coût au dm ² en franc	Prix de vente/dm ² en franc
PCB 4C	20 000	11.19	14.34
PCB 8C	20 000	17.59	22.55
PCB 8C TE	12 000	20.73	26.57
PCB 8C TE&TB	8000	25.91	33.21
PCB 16C TE&TB	4000	50.64	64.91

⇒ Nous constatons une baisse évidente du coût de fabrication des flans. Toutefois cette baisse n'est pas proportionnelle à l'augmentation du nombre de flans lancés.

Dans le tableau suivant sont exprimées les variations relatives du coût de fabrication, en fonction de l'augmentation du nombre de flans lancés :

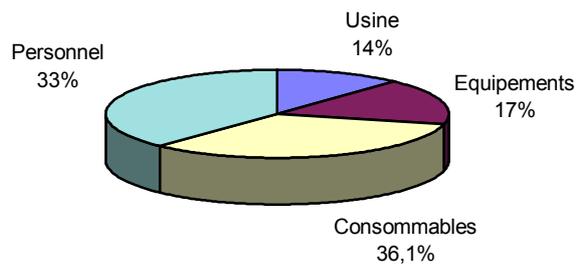
Techno	Nombre multiplié par 2	Nombre multiplié par 4
PCB 4C	14%	22%
PCB 8C	11%	17%
PCB 8C TE	14%	22%
PCB 8C TE&TB	18%	29%
PCB 16C TE&TB	25%	37%

D'autre part la répartition de l'origine des coûts est donnée dans le tableau suivant:

Techno	Usine	Equipements	Consommables	Personnel
PCB 4C	12%	17%	33%	38%
PCB 8C	13%	21%	30%	36%
PCB 8C TE	14%	21%	30%	36%
PCB 8C TE&TB	15%	21%	30%	34%
PCB 16C TE&TB	14%	21%	35%	30%

⇒ Ces pourcentages sont proches de ce qui a été obtenu dans l'étude publiée dans le magazine « Pistes et Pastilles n°6 », dont la répartition est donnée ci-après.

Répartition du coût d'un circuit imprimé



Les deux parts importantes que l'on retrouve dans la répartition du coût pour les cinq technologies de PCB sont imputables aux consommables et au personnel.

Remarques:

- Le calcul du coût de chaque produit a été réalisé et apparaît dans les tableaux en annexe 2 dans lesquels sont reportés pour chaque technologie :

Le coût mensuel de salle blanche,
le coût des équipements,
le coût des fournitures et consommables,
le coût en personnel,
le coût par flan.

Les détails des résultats des calculs sont donnés en annexe 2 sous la forme de 4 tableaux.

- Le premier tableau présente les cinq technologies simulées avec pour chaque technologie le nombre de flans lancés et le nombre de trous par flans.
- Le deuxième tableau présente les résultats obtenus suite au regroupement, puis à la répartition des coûts de fabrication liée aux procédés de fabrication.
- Le troisième tableau présente les coûts de fabrication et les prix de vente par dm^2 . Les prix de vente ont été obtenus en utilisant des coefficients représentant les frais généraux, les frais de développement, les frais de vente et la marge du fabricant.
- Le quatrième tableau présente la répartition des coûts de fabrication.

2. Le MCM-S

L'étude de coût du MCM-S, et des boîtiers en général, est différente de celle du PCB en ce sens que l'on étudie plus un flan mais un ensemble qui est constitué d'un support et de puces.

Le support du MCM-S est une tranche de silicium de 125 mm de diamètre sur laquelle on peut exploiter un substrat de 9 x 9 cm.

Selon les dimensions du ou des modules désirés, on pourra retirer de cette tranche un ou plusieurs modules ; les dimensions des puces interviennent pour déterminer le nombre de puces qu'il est possible de reporter par module.

Il a donc fallu séparer les étapes de fabrication de substrat (découpé en modules prêt à recevoir les puces), et les étapes de montage des puces sur les modules découpés dans cette tranche. L'évaluation a donc porté sur le coût de tranche et sur le coût de montage de puces.

Les produits à traiter n'étant pas les mêmes, il faut exécuter deux calculs à partir de deux tableaux sous Excel; les paramètres dont les unités changent sont l'activité, la consommation variable et le temps opérateur.

Première étape

A partir du tableau concernant la fabrication d'une tranche de silicium, on lance une évaluation, et l'on obtient un résultat de coût d'une manière analogue à celle du PCB.

Cette étude a porté sur trois technologies de MCM-S: le MCM-S à deux couches (c'est à dire deux niveaux conducteurs), le MCM-S à huit couches et le MCM-S à seize couches.

Nous avons obtenu la série de résultats suivants :

Techno	Nombre tranches lancées	Coût de la tranche en franc
MCM-S 2C	5000	559.60
MCM-S 8C	5000	1786.90
MCM-S 16C	5000	3153.80

La répartition de l'origine des coûts est donnée dans le tableau suivant:

Techno	Usine	Equipements	Consommables	Personnel
MCM-S 2C	10%	20%	46%	24%
MCM-S 8C	10%	21%	42%	27%
MCM-S 16C	10%	22%	42%	26%

Nous pouvons remarquer que la plus grande partie du coût est due aux consommables qui représente en moyenne près de 43% du coût de fabrication des tranches MCM-S.

Deuxième étape

A partir du tableau propre au report des puces sur les modules, une évaluation est lancée pour obtenir le coût de report des puces sur les modules qui ont été découpés dans les tranches.

Les ratios de fonctionnement de l'usine concernant l'amortissement, l'entretien, l'assurance et la maintenance sont inchangés ; notons qu'il n'y a pas d'achat de matières premières puisque les tranches MCM-S ont été fabriquées dans la même usine.

Spécificité de l'activité de report des puces :

- la taille des puces est identique pour tous les MCM : 100 mm².
- le nombre d'entrées-sorties par puce est 100.
- le nombre d'entrées-sorties par MCM est 255.

Une entrée-sortie correspond à un fil d'or qui permet la connexion.

Deux évaluations ont été lancées pour deux MCM de dimensions différentes.

Les caractéristiques sont les suivantes :

Pour le premier montage,

Surface Puce en mm ²	100
Longueur MCM en mm	25
Largeur MCM en mm	25
Surface MCM en mm ² =	625
nbre MCM/Substrat:	12
nbre Puces/MCM possibles :	3
nbre E/S /Puce	100
nbre E/S sur MCM	255

Le coût de montage de 3 puces sur un MCM est 638,70 francs.

Pour le second montage,

Surface Puce en mm ²	100
Longueur MCM en mm	50
Largeur MCM en mm	50
Surface MCM en mm ² =	2500
nbre MCM/Substrat:	2
nbre Puces/MCM possibles :	12
nbre E/S /Puce	100
nbre E/S sur MCM	255

Le coût de montage de 12 puces sur un MCM est 741,10 francs.

Nous avons enfin regroupé les coûts des activités de fabrication de tranche MCM-S et de report de puces.

Pour obtenir le coût de fabrication d'un boîtier MCM-S, il suffit de faire le raisonnement suivant :

Coût boîtier MCM-S = (Coût fabrication tranche MCM-S/nombre de MCM par tranche) + Coût report puces sur MCM.

Résultats :

	MCM (25 mm x 25 mm)	MCM (50 mm x 50 mm)
Coût de boîtier MCM-S à 2 couches (en franc)	685,40	918,50
Coût de boîtier MCM-S à 8 couches (en franc)	787,60	1532,20
Coût de boîtier MCM-S à 16 couches (en franc)	901,50	2215,60

les résultats sont tout à fait cohérents avec la réalité ; en effet si l'on compare le prix de vente d'un microprocesseur Pentium Pro, monté sur un MCM-S, qui est environ de 1000 francs, notre coût de fabrication d'un MCM-S à deux niveaux conducteurs qui est de 918,50 francs se situe donc très prêt de la référence du pentium .

Les résultats laissent apparaître le fait que la consommation variable est un facteur très important dans les variations des coûts de boîtier lorsque l'on passe d'un boîtier MCM-S à deux couches au boîtier MCM-S contenant un plus grand nombre de couches ou niveaux conducteurs. Ceci est en partie lié au fait que les frais fixes ne diffèrent pas car l'investissement est le même pour les deux MCM-S de dimensions différentes.

Remarque :

Comme pour le circuit imprimé, le détail des résultats est en annexe 2.

Bilan

Bilan technique

L'objectif de cette étude était de décrire les procédés de fabrication des filières technologiques d'interconnexion et d'en évaluer les coûts.

Il fallait donc utiliser le plus de renseignements possibles concernant chaque filière afin d'établir les gammes de fabrication en se rapprochant le plus possible des procédés utilisés par les fabricants.

La majeure partie du stage a été dédiée à la recherche d'informations en partant des technologies de base, comme le circuit imprimé, vers les technologies plus sophistiquées, comme les Chip Scale Package ou les Multi Chip Module, qui tendent à être de plus en plus utilisées dès à présent.

Points positifs

Cette étude a permis d'établir les gammes de fabrication qui serviront à enrichir les prochaines bases de données pour le prochain logiciel qui sera proposé par la société System Plus S.A.

L'utilisation de la technique de modélisation des coûts de fabrication est intéressante car elle a permis de souligner les aspects qui seront repensés : comme les étapes de report de puces sur les modules qui sont des étapes où l'on travaille des produits différents.

Points négatifs

Toutes les gammes de fabrication ne sont pas transposables à 100% dans Excel car il manque des détails qui n'ont pu les compléter. Il faudra donc reprendre le travail de description dans les tableaux dans Excel. Cet aspect est dû au fait que l'emploi du temps prévu pour réaliser complètement le travail n'a pas été respecté : en effet, trop de temps a été consacré à la description des filières.

Bilan personnel

L'expérience de ce stage fut réellement enrichissante car elle m'a permis de me situer au sein d'une société, expérience que je n'avais pas vécu auparavant.

Difficultés

Le temps prévu pour chaque phase du stage n'a pas été respecté car la recherche documentaire et la description des filières ont pris trop de temps. J'ai éprouvé une certaine difficulté à évaluer le travail initial de recherche ; l'aide du maître de stage m'a souvent été précieuse.

Points positifs

Désirant m'orienter vers le domaine de la production, le sujet de stage fut intéressant car il m'a permis de me familiariser avec les techniques utilisées dans la microélectronique.

Les connaissances que j'ai acquises au cours de ce séjour dans la société System Plus S.A viennent compléter celles acquises pendant les cours du D.E.S.S suivis dans l'année.

D'autre part ce stage m'a permis de comprendre l'importance du travail en équipe qui, au travers de ma participation dans la vie de la société, aide à prendre conscience que le travail n'est plus personnel mais s'enrichit des compétences de tous.

Conclusion

Ce stage de quatre mois au sein de la société System Plus S.A a été pour moi très riche d'enseignements sur les plans technique et humain.

J'ai participé au travail d'enrichissement des données techniques dans le domaine des interconnexions des composants qui serviront à l'élaboration d'un nouveau logiciel ; j'ai aussi découvert les procédés et les moyens utilisés dans le domaine de la production en microélectronique.

Par ailleurs, ce stage m'a permis de découvrir le fonctionnement d'une petite société de conseil et d'étude en microélectronique.

Annexes

Gammes de fabrication

ANNEXE 1

SiNGLE CHIP MODULE

Les boîtiers céramiques :

Leadless Chip Carrier

Référence étape	Equipement
Préparation du mélange	Broyeur
Laminage	Presse
Nettoyage	Bain N° 1
Sérigraphie	Appareil à sérigraphie
Cuisson	Four (atmosphère réductrice)
Nettoyage	Bain N° 2
Dépôt couche nickel	Bain N° 3
Dépôt couche or	Bain N° 4
Nettoyage	Bain N° 5
Dépôt couche époxy-argent	Sérigraphie
Report puce	Machine automatique
Soudage puce	Four à passage
Nettoyage	Bain N° 2
Inspection	Visuelle
Liaison puce-piste conductrice	Machine de câblage filaire
Inspection	Visuelle
Encapsulation (capot métallique) : dépôt de pâte à souder	Buse
Soudage capot	Four à passage
Nettoyage	Bain N° 2
Métallisation des sorties	Bain N° 6
Nettoyage	Bain N° 7
Inspection	Banc de contrôle
Test électrique	Testeur

Quad Flat Pack

Référence étape	Equipement
Préparation du mélange	Broyeur
Laminage	Presse
Nettoyage	Bain N° 1
Sérigraphie	Appareil à sérigraphie
Cuisson	Four (atmosphère réductrice)
Nettoyage	Bain N° 2
Dépôt couche nickel	Bain N° 3
Nettoyage	Bain N° 4
Dépôt crème à braser	Sérigraphie
Dépôt lead frame	Machine de report
Soudage lead frame	Four à passage
Nettoyage	Bain N° 2
Dépôt couche nickel	Bain N° 5
Dépôt couche or	Bain N° 6
Nettoyage	Bain N° 3
Dépôt couche époxy-argent	Sérigraphie
Report puce	Machine automatique
Soudage puce	Four à passage
Nettoyage	Bain N° 2
Inspection	Visuelle
Liaison puce-piste conductrice	Machine de câblage filaire
Inspection	Visuelle
Encapsulation (capot métallique) : dépôt de pâte à souder	Buse
Soudage capot	Four à passage
Nettoyage	Bain N°
Cambrage et découpe lead frame	Cambreuse
Inspection	Banc de contrôle
Test électrique	Testeur

Pin Grid Array

Référence étape	Equipement
Préparation du mélange	Broyeur
Réalisation des plaques	Convoyeur
Découpe des plaques	Massicot
Poinçonnage des vias	Poinçonneur
Nettoyage	Bain N° 1
Métallisation des vias	Bain N° 2
Nettoyage	Bain N° 3
Couche de cuivre dessus-dessous	Bain N° 4
Enduction du photoresist	Banc N° 1
Exposition	Exposer
Développement	Developper
Gravure cuivre dessus-dessous	Bain N° 5
Nettoyage	Bain N° 6
Enlèvement du photoresist	Bain N° 7
Dépôt nickel	Bain N° 8
Dépôt or sur nickel	Bain N° 9
Nettoyage	Bain N° 10
Insertion/emboutissage des broches	Emboutisseuse
Inspection	Visuelle
Dépôt couche époxy-argent	Sérigraphie
Report puce	Machine de report
Soudage puce	Four à passage
Inspection	Visuelle
Nettoyage	Bain N° 1
Liaison puce-piste conductrice	Fil d'or ; soudure thermosonique
Inspection	Testeur
Encapsulation (capot métallique) : dépôt de pâte à souder	Buse
Soudage capot	Four à passage
Nettoyage	Bain N° 1
Marquage	Encre ou laser (majorité)
Cuisson	Four
Inspection	Visuelle ou rayons X ...
Test électrique	Testeur

Ball Grid Array

Référence étape	Equipement
Préparation du mélange	Broyeur
Réalisation des plaques	Convoyeur
Découpe des plaques	Massicot
Poinçonnage des vias	Poinçonneuse
Nettoyage	Bain N° 1
Métallisation des vias.	Bain N° 2
Nettoyage	Bain N° 3
Couche de cuivre dessus-dessous	Bain N° 4
Enduction du photoresist	Banc N° 1
Exposition	Exposer
Développement	Developper
Gravure cuivre dessus-dessous	Bain N° 5
Nettoyage	Bain N° 6
Enlèvement du photoresist	Bain N° 7
Dépôt nickel	Bain N° 8
Dépôt or sur nickel	Bain N° 9
Nettoyage	Bain N° 10
Dépôt flux	Machine de fluxage
Positionnement des billes	Robot
Chauffage	Atmosphère d'azote dans étuve
Nettoyage	Bain N° 11
Inspection	Visuelle
Dépôt couche époxy-argent	Sérigraphie
Report puce	Machine de report
Soudage puce	Four à passage
Nettoyage	Bain N° 1
Inspection	Visuelle
Liaison puce-piste conductrice	Fil d'or ; soudure thermosonique
Inspection	Visuelle
Encapsulation (capot métallique) : dépôt de pâte à souder	Buse
Soudage capot	Four à passage
Nettoyage	Bain N° 1
Marquage	Encre ou laser (majorité)
Cuisson	Four
Inspection	Visuelle ou rayons X ...
Test électrique	Testeur

Les boîtiers plastiques :

Leaded Chip Carrier

- Première méthode : fabrication du lead frame par procédé photolithographique.

Référence étape	Equipement
Poinçonnage de trous sur la bande de métal	Poinçonneuse
Nettoyage	Bain N° 1
Enduction du film photoresist	Banc N° 1
Exposition	Exposer UV
Développement	Developper
Cuisson	Four
Gravure du métal	Spray (vaporisation)
Nettoyage	Bain N° 3
Enlèvement du photoresist	Bain N° 4
Nettoyage	Bain N° 5
Métallisation lead frame	Bain N° 6
Nettoyage	Bain N° 7
Dépôt couche époxy-argent	Sérigraphie
Report puce	Machine de report
Soudage puce	Four à passage
Nettoyage	Bain N° 8
Inspection	Visuelle
Liaison puce-piste conductrice	Câblage filaire
Inspection	Visuelle
Encapsulation	Moulage
Cambrage et découpe lead frame	Cambreuse
Test électrique	Testeur

- Deuxième méthode : fabrication du lead frame par l'utilisation de matrices progressives.

Référence étape	Equipement
Poinçonnage de trous sur la bande de métal	Poinçonneuse
Estampage de la bande	Presse à matrices progressives
Nettoyage	Bain N° 1
Métallisation lead frame	Bain N° 2
Nettoyage	Bain N° 3
Dépôt couche époxy-argent	Sérigraphie
Report puce	Machine de report

.../ ...

Soudage puce	Four à passage
Nettoyage	Bain N° 4
Inspection	Visuelle
Passage dans four	Four
Liaison puce-piste conductrice	Câblage filaire
Inspection	Visuelle
Encapsulation	Moulage
Cambrage et découpe lead frame	Cambreuse
Inspection / test électrique	Testeur

Pin Grid Array

Référence étape	Equipement
Poinçonnage des vias	Poinçonneuse
Métallisation des vias.	Bain N° 1
Couche de cuivre dessus-dessous	Bain N° 2
Enduction du photoresist	Banc N° 1
Exposition	Exposer
Développement	Developper
Gravure cuivre dessus-dessous	Bain N° 3
Nettoyage	Bain N° 4
Enlèvement du photoresist	Bain N° 5
Dépôt nickel	Bain N° 6
Dépôt or sur nickel	Bain N° 7
Nettoyage	Bain N° 8
Insertion/emboutissage des broches	Emboutisseuse
Inspection	Visuelle
Dépôt couche époxy-argent	Sérigraphie
Report puce	Machine de report
Cuisson	Four à passage
Nettoyage	Bain N° 9
Inspection	Visuelle
Liaison puce-piste conductrice	Fil d'or; soudure thermosonique
Inspection	Visuelle
Encapsulation	Moulage par transfert
Cuisson	Four
Marquage	Encre ou laser(majorité)
Cuisson	Four
Nettoyage	Bain N° 9
Inspection	Visuelle ou rayons X ...

Test électrique	Testeur
-----------------	---------

Ball Grid Array

On part d'un substrat (Bismaleimide Triazine / Verre renforcé : 0.35 mm épaisseur)

Billes (30 mils ou 0.76 mm de diamètre) de composition (62Sn / 36Pb / 2Ag).

Référence étape	Equipement
Poinçonnage des vias	Poinçonneuse
Métallisation des vias.	Bain N° 1
Couche de cuivre dessus-dessous	Bain N° 2
Enduction du photoresist	Banc N° 1
Exposition	Exposer
Développement	Developper
Gravure cuivre dessus-dessous	Bain N° 3
Nettoyage	Bain N° 4
Enlèvement du photoresist	Bain N° 5
Dépôt nickel	Bain N° 6
Dépôt or sur nickel	Bain N° 7
Nettoyage	Bain N° 8
Dépôt flux	Machine de fluxage
Positionnement des billes	Robot
Chauffage	Atmosphère d'azote dans étuve
Nettoyage	Bain N° 9
Inspection	Visuelle
Dépôt couche époxy-argent	Pulvérisation
Report puce	Machine de report
Soudage puce	Four à passage
Inspection	Visuelle
Nettoyage	Bain N° 10
Liaison puce-piste conductrice	Fil d'or ; soudure thermosonique
Inspection	Visuelle
Encapsulation	Moulage par transfert
Cuisson	Four
Marquage	Encre ou laser(majorité)
Cuisson	Four
Nettoyage	Bain N° 10
Inspection	Visuelle ou rayons X ...
Test électrique	Testeur

MULTI CHIP MODULE

- MCM-S

Référence étape	Equipement
Nettoyage silicium	Bain n°1
Dépôt diélectrique SiO2	Chambre plasma
Mesure diélectrique	Ellipsomètre
Nettoyage diélectrique	Bain n°2
Dépôt conducteur aluminium	Pulvérisation conducteur
Mesure conducteur	Quatre pointes
Nettoyage conducteur	Bain n°3
Enduction du photoresist	Piste d'étalement
Exposition	Projection 1/1
Développement	Developper
Mesure dimensions	Microscope
Gravure aluminium	Bain n°4
Mesure dimensions	Microscope
Enlèvement du photoresist et nettoyage	Bain n°6
Dépôt diélectrique SiO2	Chambre plasma
Mesure diélectrique	Ellipsomètre
Nettoyage diélectrique	Bain n°2
Enduction du photoresist	Piste d'étalement
Exposition	Projection 1/1
Développement	Developper
Mesure dimensions	Microscope
Gravure diélectrique	Gravure plasma 1
Mesure diélectrique	Ellipsomètre
Nettoyage diélectrique	Bain n°2
Dépôt conducteur aluminium	Pulvérisation conducteur
Mesure conducteur	Quatre pointes
Nettoyage conducteur	Bain n°3
Enduction du photoresist	Piste d'étalement
Exposition	Projection 1/1
Développement	Developper

.../ ...

Mesure dimensions	Microscope
Gravure aluminium	Bain n°4
Mesure dimensions	Microscope
Enlèvement du photoresist et nettoyage	Bain n°6
Dépôt Si ₃ N ₄	Pulvérisation diélectrique
Mesure diélectrique	Ellipsomètre
Nettoyage diélectrique	Bain n°2
Enduction du photoresist	Piste d'étalement
Exposition	Projection 1/1
Développement	Developper
Mesure dimensions	Microscope
Gravure Si ₃ N ₄	Gravure plasma 2
Mesure dimensions	Microscope
Enlèvement du photoresist et nettoyage	Bain n°6
Test	Testeur param .
Découpe	Scie diamantée
Nettoyage	Bain n°7
Dépôt couche époxy-argent	Dépôt par seringue
Report puce	Machine de report
Soudage puce	Four à passage
Inspection visuelle	Microscope
Liaison puce-piste conductrice	Machine câblage filaire
Inspection visuelle	Microscope
Encapsulation	Buse
Soudage capot	Four à passage
Nettoyage	Bain n°5
Marquage	Laser
Inspection	Banc de contrôle
Test électrique	Testeur 500 broches

- **MCM-C**: Substrat de base : céramique (grains d'alumine avec adjuvant organique, colorants éventuels, solvants) crue en bandes : « green sheet ».

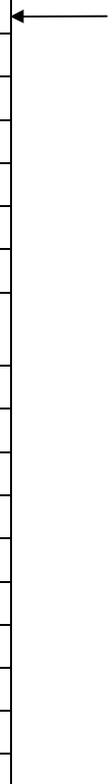
Référence étape	Equipement
Préparation céramique (barbotine)	Broyeur
Stockage barbotine	Support mylar
Séchage préparation	Etuve
Bobinage	Bobine
Découpe, trous d'indexation	Massicot poinçonneuse
Perçage des vias	Poinçonneuse
Sérigraphie vias	Appareil à sérigraphie
Séchage	Etuve
Sérigraphie conducteurs	Appareil à sérigraphie
Inspection	Banc de contrôle
Séchage	Etuve
Empilage	Presse
Découpe	Massicot
Compression	Presse
Pré-cuisson	Etuve
Frittage	Four
Finitions métalliques	Procédé électrolytique
Post-cuisson sérigraphie	Etuve
Cuisson	Four
Dépôt nickel	Bain N° 1
Test	Testeur param .
Découpe	Scie diamantée
Nettoyage	Bain n°7
Dépôt couche époxy-argent	Dépôt par seringue
Report puce	Machine de report
Soudage puce	Four à passage
Inspection visuelle	Microscope
Liaison puce-piste conductrice	Machine câblage filaire
Inspection visuelle	Microscope
Encapsulation	Buse
Soudage capot	Four à passage
Nettoyage	Bain n°5
Marquage	Laser
Inspection	Banc de contrôle
Test électrique	Testeur 500 broches

x n

Gamme de fabrication d'un substrat MCM-C multicouches

• **MCM-D** : Substrat : céramique / **Première méthode** : (IBM)

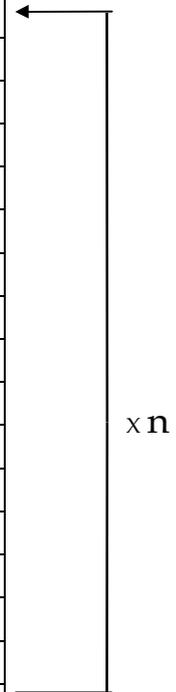
Référence étape	Equipement
Nettoyage substrat	Bain N° 1
Définition des plots de capture par sous-gravure de Cr-Cu-Cr	Bain N° 2
Nettoyage	Bain N° 3
<i>Définition des vias par photolithographie :</i>	
Enduction polyimide photosensible	Banc N° 1
Exposition	Exposer
Développement	Developper
Nettoyage	Bain N° 4
Enlèvement du photoresist	Bain N° 5
Nettoyage	Pulvérisation cathodique
Pulvérisation de la couche d'accrochage Cr-Cu	
<i>Définition du niveau d'interconnexion par photolithographie</i>	Banc N° 1
Enduction photoresist	Exposer
Exposition	Developper
Développement	Bain N° 3
Nettoyage	Bain N° 6
Dépôt électrolytique cuivre	Bain N° 7
Elimination du photoresist	Bain N° 8
Evaporation de la couche d'accrochage	?
Répétition des étapes 3 à 17 pour terminer un niveau	
Test	Testeur param .
Découpe	Scie diamantée
Nettoyage	Bain n°7
Dépôt couche époxy-argent	Dépôt par seringue
Report puce	Machine de report
Soudage puce	Four à passage
Inspection visuelle	Microscope
Liaison puce-piste conductrice	Machine câblage filaire
Inspection visuelle	Microscope
Encapsulation	Buse
Soudage capot	Four à passage
Nettoyage	Bain n°5
Marquage	Laser
Inspection	Banc de contrôle
Test électrique	Testeur 500 broches



x n

Deuxième méthode :

Référence étape	Equipement
Nettoyage substrat	Bain N° 1
Dépôt diélectrique	Tournette
Nettoyage	Bain N° 2
Métallisation	Bain N° 3
Nettoyage	Bain N° 4
Enduction du photoresist	Banc N° 1
Pré-cuisson	Four à passage
Exposition	Exposer
Développement	Developper
Nettoyage	Bain N° 5
Post-cuisson	Four à passage
Gravure	Bain N° 6
Nettoyage	Bain N° 7
Enlèvement du photoresist	Bain N° 8
Séchage	Four à passage
Métallisation	Bain N° 3
Nettoyage	Bain N° 4
Contrôle visuel	Banc de contrôle
Test	Testeur
Répétition des étapes 2 à 18 jusqu'à finition des couches	
Test	Testeur param .
Découpe	Scie diamantée
Nettoyage	Bain n°7
Dépôt couche époxy-argent	Dépôt par seringue
Report puce	Machine de report
Soudage puce	Four à passage
Inspection visuelle	Microscope
Liaison puce-piste conductrice	Machine câblage filaire
Inspection visuelle	Microscope
Encapsulation	Buse
Soudage capot	Four à passage
Nettoyage	Bain n°5
Marquage	Laser
Inspection	Banc de contrôle
Test électrique	Testeur 500 broches



- MCM-L

Support : cyanate-ester/aramide

Référence étape	Equipement	
Nettoyage support	Bain N° 1	Assemblage série et/ou parallèle 
Dépôt cuivre	Bain N° 2	
Enduction photoresist	Banc N° 1	
Exposition	Exposer	
Développement	Developper	
Gravure cuivre	Bain N° 3	
Nettoyage	Bain N° 4	
Enlèvement du photoresist	Bain N° 5	
Inspection	Visuelle	
Oxydation	Bain N° 6	
Laminage	Presse	
Perçage vias	Perçeuse, laser ou gravure plasma	
Nettoyage	Réacteur plasma	
Métallisation vias	Bain N° 7	
Nettoyage	Bain N° 8	
Assemblage, laminage	Presse	
Contrôle visuel	Banc de contrôle	
Test	Testeur param .	
Découpe	Scie diamantée	
Nettoyage	Bain n°7	
Dépôt couche époxy-argent	Dépôt par seringue	
Report puce	Machine de report	
Soudage puce	Four à passage	
Inspection visuelle	Microscope	
Liaison puce-piste conductrice	Machine câblage filaire	
Inspection visuelle	Microscope	
Encapsulation	Buse	
Soudage capot	Four à passage	
Nettoyage	Bain n°5	
Marquage	Laser	
Inspection	Banc de contrôle	
Test électrique	Testeur 500 broches	

CIRCUIT IMPRIME

PCB 4 couches

Référence étape	Equipement
Nettoyage	Bain N°1
Dépôt résine + photosensible	Banc N°1
Exposition	Exposer
Développement	Developper
Gravure cuivre	Bain N°2
Nettoyage	Bain N°3
Retrait de la résine +	Bain N°4
Oxydation (Amélioration de l'adhérence)	Bain N°5
Contrôle visuel	Banc de contrôle
Empilage	Banc d'empilement
Pressage chaud	Presse n°1
Pressage froid	Presse n°2
Contrôle visuel	Banc de contrôle
Perçage	Perceuse
Nettoyage	Bain n°6
Préparation	Bain n°7
Métallisation des trous	Bain n°8
Contrôle visuel	Banc de contrôle
Nettoyage	Bain n°9
Dépôt résine - photosensible	Banc N°1
Exposition	Exposer
Développement	Developper
Retrait de la résine -	Bain n°10
Gravure cuivre	Bain n°11
Nettoyage	Bain n°12
Contrôle visuel	Banc de contrôle
Rectification	Rectifieuse
Fraisage	Fraiseuse
Bain d'étain + couteau d'air chaud	Bain d'étain
Résine de protection	Pulvérisateur
Contrôle visuel	Banc de contrôle
Test électrique	Testeur

HYBRIDES

Couches épaisses

Référence étape	Equipement
Réalisation des mylars	Film mylar
Réduction photos (typons)	Appareil à photoréduire
Réalisation des masques	Coordinatographe
Réalisation des écrans	Toile présensibilisée
Exposition de l'écran	Insolation aux ultraviolets
Développement	Aspersion d'un jet d'eau tiède
Séchage	Air comprimé
Broyage préparation céramique (barbotine)	Broyeur à galets
Stockage barbotine	Support acier ou polyester
Séchage préparation	Etuve
Calibration épaisseur	Raclette à réglage micrométrique, sous pression
Bobinage	Bobine
Découpe, trous d'indexation	Massicot poinçonneuse
Séchage	Etuve
Nettoyage	Bain
Sérigraphie conducteurs	Appareil à sérigraphie
Séchage	Etuve
Cuisson	Four tunnel
Sérigraphie des résistances	Appareil à sérigraphie
Séchage	Etuve
Cuisson	Four à passage
Ajustages des résistances	Sablage, laser
Contrôle - Mesures	Banc de mesure
Report des composants	Machine de report
Câblage des connexions	Machine de câblage
Contrôle	Banc de contrôle
Test électrique	Testeur
Enrobage / Encapsulation	Buse / boîtier étanche
Test électrique	Testeur

← x n

Gamme de fabrication d'un circuit monoconducteur avec résistances

Référence étape	Equipement
Réalisation des mylars	Film mylar
Réduction photos (typons)	Appareil à photoréduire
Réalisation des masques	Coordinatographe
Réalisation des écrans	Toile présensibilisée
Exposition de l'écran	Insolation aux ultraviolets
Développement	Aspersion d'un jet d'eau tiède
Séchage	Air comprimé
Broyage préparation céramique (barbotine)	Broyeur à galets
Stockage barbotine	Support acier ou polyester
Séchage préparation	Etuve
Calibration épaisseur	Raclette à réglage micrométrique, sous pression
Bobinage	Bobine
Découpe, trous d'indexation	Massicot poinçonneuse
Nettoyage	Bain
Sérigraphie 1 ^{er} conducteur	Appareil à sérigraphie
Séchage	Etuve
Cuisson	Four tunnel
Sérigraphie diélectrique	Appareil à sérigraphie
Séchage	Etuve
Perçage des vias	Poinçonneuse
Sérigraphie vias	Appareil à sérigraphie
Séchage	Etuve
Cuisson	Four à passage
Sérigraphie conducteur	Appareil à sérigraphie
Séchage	Etuve
Cuisson	Four à passage
Contrôle - Mesures	Banc de mesure
Report des composants ; câblage des connexions	Machine de report
Contrôle	Banc de contrôle
Tests électriques	Testeur
Enrobage / Encapsulation	Buse / boîtier étanche

Gamme de fabrication d'un circuit multicouches

Couches minces

Référence étape	Equipement
Réalisation des mylars	Film mylar
Réduction photos (typons)	Appareil à photoréduire
Réalisation des masques	Coordinatographe
Réalisation des écrans	Toile présensibilisée
Exposition de l'écran	Insolation aux ultraviolets
Développement	Aspersion d'un jet d'eau tiède
Séchage	Air comprimé
Broyage céramique (barbotine) préparation	Broyeur à galets
Stockage barbotine	Support acier ou polyester
Séchage préparation	Etuve
Calibration épaisseur	Raclette à réglage micrométrique, sous pression
Bobinage	Bobine
Découpe, trous d'indexation	Massicot poinçonneuse
Nettoyage	Bain N° 1
Grillage	Four atmosphérique (1400 °C)
Dépôt double face Ta ₂ N/TiW/Au	Evaporation ou pulvérisation cathodique
Tests	Banc de test
Nettoyage	Bain N° 1
Enduction résine photosensible	Bain N° 2
Procédé additif	
<i>Exposition</i>	Exposer
<i>Développement</i>	Developper
<i>Electrodéposition Au</i>	Bain N° 4 (électrolyte)
<i>Gravure TiW</i>	Voie humide ou voie sèche

.../ ...

Procédé soustractif	
<i>Recharge galvanique (optionnelle)</i>	
<i>Exposition</i>	Exposer
<i>Développement</i>	Developper
<i>Gravure Au/TiW</i>	Voie humide ou voie sèche
Nettoyage	Bain N° 5
Exposition	Exposer
Développement	Developper
Gravure résistances	Voie humide ou voie sèche
Nettoyage	Bain N° 6
Tests	Testeur
Stabilisation thermique 1	Atmosphère (4 heures, 300 °C)
Contrôle	Banc de contrôle
Ajustage de résistances	Sablage, laser ou chimique
Nettoyage	Bain N° 1
Stabilisation thermique 2	Atmosphère (20 heures, 150 °C)
Contrôle	Banc de contrôle
Tests électriques	Testeur
Enrobage / Encapsulation	Buse / boîtier étanche

CHIP SCALE PACKAGE

- Boîtiers à interposeur flexible (General Electric) :

Support : film flexible

Référence étape	Equipement
Dépôt adhésif sur flex	Sérigraphie
Report de la puce	Machine de report
Perçage vias	Laser
Pulvérisation titane/cuivre	Spray
Electrolyse Cu	Bain N° 1
Nettoyage	Bain N° 2
Enduction du photoresist	Banc N° 1
Exposition	Exposer
Développement	Developper
Gravure cuivre	Bain N° 3
Nettoyage	Bain N° 2
Elimination du photoresist	Bain N° 4
Encapsulation	Buse
Nettoyage	Bain N° 5
Dépôt flux	Machine de fluxage
Soudage des billes	Robot
Chauffage	Atmosphère d'azote dans étuve
Nettoyage	Bain N° 6
Inspection	Visuelle ou rayons X ...
Découpe du flex	Machine à découpe
Test électrique	Testeur

Boîtiers à moulage par transfert (Mitsubishi) :

Référence étape	Equipement
Nettoyage	Bain N° 1
Métallisation	Bain N° 2
Nettoyage	Bain N° 3
Enduction du photoresist	Banc N° 1
Exposition	Exposer
Développement	Developer
Gravure humide	
Nettoyage	Bain N° 4
Elimination du photoresist	Bain N° 5
Nettoyage	Bain N° 6
Enduction du film polyimide	Banc N° 2
Exposition	Exposer
Développement	Développer
Gravure polyimide	Bain N° 7
Nettoyage	Bain N° 8
Elimination du photoresist	Bain N° 4
Cuisson polyimide	Four à passage
Enduction du photoresist épais	Banc N° 1
Exposition	Exposer
Développement	Développer
Gravure	Bain N° 7
Nettoyage	Bain N° 8
Elimination photoresist	Bain N° 4
Evaporation du métal (Pb/Sn)	Evaporateur
<i>Définition des emplacements pour les « inner bump »</i> : Enduction du photoresist sur frame	Banc N° 1
Exposition	Exposer
Développement	Développer

.../ ...

Gravure frame	Bain N° 9
Nettoyage	Bain N° 10
Elimination du photoresist	Bain N° 4
Nettoyage	Bain N° 11
Collage des plots de soudure sur frame	Résine polyimide
Cuisson	Four à passage
Report de la puce sur frame	Machine de report
Cuisson	Atmosphère H ₂ et N ₂ , à 350° C
Encapsulation	Moulage par transfert
Séparation du lead frame	?
Nettoyage	Bain N° 12
Dépôt flux sur plots	Machine de fluxage
Dépôt masque de métal	Sérigraphie
Attache des billes de soudure sur les plots	Robot
Soudage des billes	Four à passage
Nettoyage	Bain N° 13
Inspection/test électrique	Testeur

Boîtiers à interposeur rigide (Matsushita) : Substrat : couche verre-céramique entre couches d'alumine.

Référence étape	Equipement
Nettoyage substrat	Bain N ° 1
Perçage des vias	Laser, mécanique
Nettoyage	Bain N ° 1
Sérigraphie des pistes dessus-dessous, remplissage des vias	Appareil de sérigraphie
Nettoyage	Bain N ° 1
Formation bumps sur puce	Thermosonique
Nettoyage	Bain N ° 1
Inspection	Visuelle
Dépôt couche époxy conducteur sur surface	Bain N ° 2
Mise en contact puce avec couche époxy	Machine de report
Report puce	Machine de report
Remplissage espacement résine puce-substrat	Appareil à injection
Inspection	Visuelle
Cuisson	Four à passage
Nettoyage	Bain N ° 3
Inspection/test électrique	Testeur

Boîtiers à « lead frame » (Hitachi) :

Référence étape	Equipement
Dépôt ruban adhésif sur lead frame	Machine à déposer
Nettoyage puce	Bain N° 1
Report puce sur lead frame	Machine de report
Fixation	Presse et four
Nettoyage	Bain N° 2
Liaison puce-lead	Fil d'or ; soudure thermosonique
Inspection	Visuelle
Découpe	Machine à découpe
Nettoyage	Bain N° 2
Encapsulation	Moulage
Cuisson	Four à passage
Cambrage « lead »	Cambreuse
Inspection/test électrique	Testeur

Boîtiers à assemblage au niveau tranche (Shell Case) :

Substrat : couche de verre

Référence étape	Equipement
Nettoyage tranche silicium	Bain N° 1
Dépôt couche métal	Bain N° 2
Enduction du photoresist	Banc N° 1
Exposition	Exposer
Développement	Developer
Gravure métal	Bain N° 3
Nettoyage	Bain N° 4
Elimination du photoresist	Bain N° 5
Dépôt couche adhésif sur surface active wafer	Sérigraphie
Nettoyage substrat	Bain N° 1
Dépôt tranche de silicium sur substrat	Machine de report avec presse
Polissage tranche silicium	Polisseuse
Nettoyage	Bain N° 1
Inspection	Visuelle

.../ ...

Enduction du photoresist	Banc N° 1
Exposition	Exposer
Développement	Developer
Gravure silicium	Bain N° 6
Nettoyage	Bain N° 7
Elimination du photoresist	Bain N° 5
Polissage tranche silicium	Polisseuse
Nettoyage	Bain N° 1
Inspection	Visuelle
Application adhésif	Sérigraphie
Collage sur substrat verre	Machine de report avec presse
Nettoyage	Bain N° 1
Enduction du photoresist	Banc N° 1
Exposition	Exposer
Développement	Developer
Gravure verre	Bain N° 7
Nettoyage	Bain N° 8
Elimination du photoresist	Bain N° 5
Dépôt couche métal	Bain N° 9
Nettoyage	Bain N° 10
Enduction du photoresist	Banc N° 1
Exposition	Exposer
Développement	Developer
Gravure métal	Bain N° 11
Nettoyage	Bain N° 12
Elimination du photoresist	Bain N° 5
Séparation des puces encapsulées	Scie à ruban fin
Inspection	Visuelle
Test électrique	Testeur

Boîtiers TCP (Rohm) :

Référence étape	Equipement
Nettoyage puce	Bain N° 1
Dépôt couche métal	Bain N° 2
Enduction du photoresist	Banc N° 1
Exposition	Exposer
Développement	Developer
Gravure métal	Bain N° 3
Nettoyage	Bain N° 4
Elimination du photoresist	Bain N° 5
Report puce sur « tape frame »	Machine de report
Inspection	Visuelle
Encapsulation	Moulage
Cuisson	Four à passage
Découpe	Machine à découpe
Inspection/test électrique	Testeur

Résultats de calcul de coût

ANNEXE 2

Bibliographie

Ouvrages

- [1] Rao R.Tummala & Eugene J.Rymaszewski, *Microelectronics Packaging Handbook*, Van Nostrand Reinhold, 1989.
- [2] Olivier Sauvage & Jean-Jacques Senèze, *Technologie CMS*, Hermès, 1988.
- [3] Sylvain Schmitt, *La Microélectronique hybride. La couche épaisse*, Hermès, 1990.
- [4] Sylvain Schmitt, *Le composant électronique monté en surface*, Masson, 1994.
- [5] Michel Massénat, *Multi-Chip Modules*, Mentor Sciences, 1994.

Articles

- [6] E 3 III, Conception des circuits imprimés rigides, M.Brémond.
- [7] E 3 III, Circuits imprimés souples: conception, M.Brémond.
- [8] Electronique International Hebdo (12 Décembre 1996) - N°246. Article *Circuits imprimés*, Laurence Mizrahi.
- [9] Proceedings of the 1994 International Conference on Multi Chip Modules.

Revues

- [10] Printed circuit fabrication (Juin 1997). Article *Built-Up Multilayers*, Charles Lassen.
- [11] Pistes et pastilles (Juin 1996).

Terminologie française

ASIC.....	Circuit intégré à la demande
BGA.....	Surface de protubérance
C4.....	Première technique de pastilles à protubérances de IBM
CMS.....	Composant monté en surface
CSP.....	Boîtier de la taille d'une puce
DIP.....	Boîtier de composants à deux rangées de connexions piquées
LLCC.....	Boîtier porteur de puce céramique sans broches
LCC.....	Boîtier porteur de puce céramique avec broches
MCM.....	Module à plusieurs puces
MCM-C.....	Module céramique à plusieurs puces
MCM-D.....	Module couche mince à plusieurs puces
MCM-L.....	Module sur circuit imprimé à plusieurs puces
MCM-S.....	Module tout silicium à plusieurs puces
PCB.....	Circuit imprimé
QFP.....	Boîtier à sorties sur quatre faces
SCM.....	Boîtier simple puce
SOP.....	Petite encapsulation en plastique
TAB.....	Transfert automatique sur bande